J. L. Dalmasso

électronique de puissance

commutation

- cours, applications, problèmes corrigés
- BTS, IUT
- écoles d'ingénieurs
- maîtrise EEA, 3e cycle

DIA

TECHNIQUE SUPÉRIEUR

BELIN

électronique de puissance

commutation

- **cours, applications, problèmes corrigés**
- **BTS, IUT**
- **écoles d'ingénieurs**
- **maîtrise EEA, 3e cycle**

Jean-Louis Dalmasso
Ancien élève de l'École Normale Supérieure
de l'Enseignement Technique
Agrégé de l'Université
Professeur au Lycée technique Rouvière, Toulon

Collections DIA
dirigées par Daniel et Martin Andler

BELIN 8, rue Férou - 75006 Paris

DIA TECHNIQUE SUPÉRIEUR

Avant-Propos

« L'électronique de puissance ne peut être qu'une électronique de commutation. »
(Guy SEGUIER)

L'électronique de puissance est la branche de l'électrotechnique (discipline qui rassemble, en France, l'étude des techniques de production, de transport, de traitement et de transformation de l'énergie électrique) qui utilise des dispositifs électroniques (diodes, thyristors, triacs, transistors,...) pour réaliser des matériels, nommés convertisseurs, assurant la transformation de la forme, de l'amplitude et/ou de la fréquence des ondes qui transportent l'énergie électrique.

Ces composants permettent d'obtenir à moindre poids, à moindre coût et avec une plus grande souplesse d'emploi des fonctions autrefois élaborées par des machines électro-magnétiques ou électro-mécaniques : commutatrices, machines en cascade (groupe Ward-Leonard, cascade de Kramer).

Mais la mise en œuvre de composants électroniques dans le domaine de l'électrotechnique impose, compte tenu des puissances à contrôler, des conditions sévères d'emploi dont la plus importante est désignée par l'expression « fonctionnement en commutation ». La notion de commutation apparaît donc d'abord comme une nécessité de base : c'est le seul régime de fonctionnement des composants électroniques disponibles qui permette d'envisager leur utilisation, en toute sécurité, dans les conditions de tensions et de courants rencontrés en électrotechnique.

Ce mode de service des composants actifs fait que la conception et la réalisation d'un convertisseur se réduisent essentiellement à deux questions :

1. Comment obtenir un type défini de conversion en n'utilisant que des éléments qui se comportent comme des interrupteurs ?
2. Comment employer les dispositifs électroniques de puissance pour qu'ils soient assimilables à des interrupteurs ?

La commutation devient donc ainsi le principe de base de la synthèse des convertisseurs et le carcan qui définit la mise en œuvre des composants électroniques.

Ces trois aspects (nécessité, principe, contrainte) de la commutation en font un concept plus complexe que le simple « phénomène » initialement décrit par ce mot. Ils en font surtout le « passage obligé » à emprunter pour parvenir dans le champ de l'électronique de puissance.

Cet ouvrage se propose de rassembler quelques éléments de l'analyse de cette « commutation » en fixant trois buts à cette étude :

1. Rechercher une classification des fonctions essentielles de la Commutation et des Interrupteurs réalisant ces fonctions.

2. Montrer qu'un projet de conversion des ondes électriques (continu-continu, continu-alternatif, alternatif-continu, alternatif-alternatif) implique, compte tenu des contraintes imposées par la charge et la source, la réalisation de commutations bien définies et établir comment on choisit les interrupteurs électroniques nécessaires.

3. Analyser la mise en œuvre des composants de puissance de l'électronique destinés à servir d'Interrupteurs.

La loi du 11 mars 1957 n'autorise que les « copies ou reproductions strictement réservées à l'usage privé du copiste et non destinées à une utilisation collective ». **Toute représentation ou reproduction, intégrale ou partielle, faite sans le consentement de l'éditeur est illicite.** Cette représentation ou reproduction, par quelque procédé que ce soit, constituerait donc une contrefaçon sanctionnée par les articles 425 et suivants du Code pénal.

© Librairie Belin 1986
ISBN 2-7011-1043-2

Table des matières

Avant-propos 2
Bibliographie 5
Index des notations 6

A. Commutation et interrupteurs

I. Généralités 7

1. Nécessité de la commutation 7
2. Problèmes posés par la commutation 8
   a. Interrupteurs électroniques *8.* — b. Environnement *8.*

II. Les interrupteurs de l'électronique de puissance 10

1. Fonctions élémentaires du travail en commutation 10
   a. Définitions *10.* — b. Dualité *10.* — c. Réalisation des fonctions élémentaires *11.*
2. Fonctions avec commutations commandées 12
   a. Définitions *13.* — b. Auto-commutation ou commutation forcée *13.* — c. Interrupteurs commandés de base *13.*
3. Les interrupteurs électroniques 15
4. Interrupteurs électroniques fondamentaux 15
5. Performances des interrupteurs électroniques 17

III. Des interrupteurs aux convertisseurs statiques 18

1. Construction d'un convertisseur 18
   a. Introduction *18.* — b. Méthode de travail *18.* — c. Rappels concernant la dualité *20.*
2. Hacheurs 20
   a. Récepteur inductif *20.* — b. Récepteur capacitif *22.*
3. Onduleurs autonomes 25
   a. Fonctionnement sur charge inductive *25.* — b. Fonctionnement sur charge capacitive *29.* — c. Onduleur à modulation de largeur d'impulsion *33.*
4. Onduleurs non autonomes (onduleurs assistés) 34
   a. Montages monophasés *34.* — b. Montages triphasés *36.*
5. Redresseurs 39
   a. Redressement monophasé *40.* — b. Montages polyphasés *44.*
6. Gradateurs et cycloconvertisseurs 49
   a. Gradateurs *51.* — b. Cycloconvertisseurs *53.*
7. Conclusions 56
   a. Description d'un convertisseur *56.* — b. Structure des convertisseurs. Quelques remarques *57.* — c. Relations entre conversion et commutation *61.*

B. Commutation et composants

I. Généralités 64

II. Commutation d'une diode 65

1. Rappel des caractéristiques statiques 65
   a. En direct *65.* — b. En inverse *65.*
2. Fermeture 66
   a. Description. Grandeurs caractéristiques *66.* — b. Conséquences *68.*
3. Ouverture 69
   a. Description *69.* — b. Grandeurs caractéristiques *77.* — c. Conséquences *80.*
4. Choix et protection d'une diode 83
   a. Diodes rapides *83.* — b. Choix d'une diode *84.* — c. Refroidissement *84.* — d. Protection *85.* — e. Limitation de la surtension inverse par circuit R-C *85.*

III. Commutation d'un thyristor 92

1. Rappels 92
   a. États stables de fonctionnement *92.* — b. Commutations *93.* — c. Caractéristique d'entrée *95.* — d. Sécurité du thyristor *96.*
2. Commande de la fermeture 99
   a. Circuit de commande *100.* — b. Génération des signaux de commande *109.*
3. Blocage d'un thyristor 117
   a. Blocage en tension *120.* — b. Blocage en tension amélioré *134.* — c. Blocage en courant *144.* — d. Procédés mixtes (ou hybrides) de blocage *161.* — e. Blocage réciproque de Mac Murray *171.* — f. Choix et calcul d'un circuit de blocage *182.*

ANNEXE 1 : Circuit de commande synchronisé 200
ANNEXE 2 : Multivibrateur intégré ; le C.I. 555 203

IV. Commutation des composants dérivés du thyristor 206

1. Thyristor blocable ou à extinction par la gâchette 206
   a. Principe *206*. — b. Amorçage du thyristor blocable *211*. — c. Ouverture d'un thyristor blocable *213*. — d. Protection d'un thyristor blocable *217*. — e. Circuits d'aide à la commutation *222*. — f. Circuit de commande d'un thyristor blocable *227*.
2. Triac 228
   a. Fonction. Principales caractéristiques *228*. — b. Commande d'un triac *230*. — c. Perspectives d'évolution du triac *234*.

V. Commutation d'un transistor de puissance bipolaire 235

1. Rappel des limites de fonctionnement 235
   a. États stables de fonctionnement *235*. — b. Commutations *236*. — c. Aires de sécurité *239*.
2. Problèmes posés par la commutation d'un transistor 240
3. Principes de l'aide à la commutation 242
4. Étude d'un circuit d'aide à la commutation 243
   a. Étude de la fermeture du transistor *244*. — b. Étude de l'ouverture du transistor *247*. — c. Étude énergétique du CALC *254*. — d. Calcul et choix des composants du CALC *256*.
5. Autres circuits d'aide à la commutation 257
   a. Montages simples *257*. — b. Montages améliorés *258*. — c. Montages avec récupération d'énergie *263*.
6. Protection des transistors de commutation 269
7. Choix de la commande et des circuits de protection et d'aide à la commutation des transistors de puissance 271
   a. Critères *271*. — b. Circuits de protection et d'aide à la commutation *271*. — c. Circuits de commande *273*.
8. Association de transistors bipolaires 276
   a. Commutation de transistors de puissance en série *276*. — b. Commutation de transistors montés en parallèle *283*.
9. Montage Darlington 289
   a. Comportement du Darlington en commutation *289*. — b. Caractéristiques du Darlington de commutation *298*. — c. Commande, aide à la commutation et protection *301*. — d. Montages dérivés du Darlington *302*.

VI. Commutation d'un transistor de puissance à effet de champ 304

1. Transistor de puissance à effet de champ 304
   a. Généralités *304*. — b. Caractéristiques statiques *305*. — c. Caractéristiques dynamiques *307*. — d. Aires de sécurité *312*.
2. Problèmes posés par la fermeture d'un TEC 312
   a. Fermeture sur charge à fort appel de courant *312*. — b. Fermeture sur charge inductive (conduction interrompue) *316*. — c. Fermeture sur charge inductive (conduction ininterrompue) *319*.
3. Problèmes posés par l'ouverture d'un TEC 322
   a. Ouverture sur charge capacitive *323*. — b. Ouverture sur charge inductive *324*. — c. Aide à l'ouverture sur charge inductive *327*.
4. Mise en œuvre des TEC de puissance 337
   a. Logistique du transistor de puissance *337*. — b. Mise en parallèle des TEC de puissance *338*. — c. Circuits de commande *338*.

VII. Composants hybrides ou associations hybrides de transistors 341

1. Généralités 341
2. Cascade (Darlington) TEC-bipolaire (ou BITEC, ou BipMOS) 342
3. Transistor à porte isolée (TPI) 344
4. Cascade (ou Darlington, ou distique) TPI-Bipolaire 346
5. Association en série (cascode) TEC-bipolaire 348
6. Thyristor à gâchette isolée (cascode TEC-thyristor) 348

Problèmes corrigés 351

P.1 Modulation de largeur d'impulsion 351
P.2 Diode de roue libre 360
P.3 Hacheurs à thyristors 370
P.4 Transistor en commutation (BTS Électrotechnique, 1985) 373

Index 383

Bibliographie

OUVRAGES GÉNÉRAUX :

SEGUIER, *L'électronique de puissance* (Dunod, 1974).
BRICHANT, *Électronique de puissance* (E.T.S.F., 1977).
LETURCQ, REY, *Physique des composants actifs à semi-conducteurs* (Dunod U., 1978).
MARSTON, *110 études pratiques à thyristors et à triacs* (Eyrolles, 1978).
THOMSON-CSF, *Le transistor de puissance dans son environnement* (1978).
CŒURDACIER, *Électronique 1* (Dunod, 1979).
BRICHANT, *Les onduleurs autonomes* (Dunod, 1982).
THOMSON-CSF, *Le transistor de puissance dans la conversion d'énergie* (1983).
BUHLER, *Électronique de réglage et de commande* (Dunod, 1983).
FOCH, ESCAUT, MARTY, METZ, ROUX, SCHONEK, *Hacheurs et onduleurs autonomes* (Polycop. ENSEEIH, 1983).
HÉBERT, NAUDET, PINARD, *Machines électriques. Électronique de puissance* (Dunod, 1985).

ARTICLES :

Généralités :

PETER, COULTHARD, *Transistor ou thyristor pour la conversion d'énergie* (EI n° 13 : 1.04.1981).
ESCAUD, MARTY, *Introduction à l'étude des structures des convertisseurs statiques* (EI n° 65/1.09.1983, EI n° 58/1.10.1983, EI n° 60/1.11.1983).
DU PARC, *Comment choisir une structure de convertisseur* (E. de P. n° 12/nov. 1985).

Diodes

MARQUÈS, *Diodes rapides : la mise en conduction* (TLE n° 486/août-sept. 1983).
REDOUTEY, PETER, *Diodes rapides : conduction et blocage* (TLE n° 486/08.09.1983).
PAPOULAR, WOODWORTH, *Un principe de mesure du temps de recouvrement des diodes* (E. de P. n° 10/juin 1985).
PETER, *Diodes rapides : de nouveaux paramètres mieux adaptés à l'utilisateur* (É. de P. n° 10/juin 1985).

Thyristors

GOUTHIÈRE, GRÉGOIRE, HOLOGNE, *Les hacheurs à thyristors en traction électrique* (ACEC, n° 2/1970).
MACHEFERT, TASSIN, MÉTAUT, *Les trains à grande vitesse Paris-Sud-Est* (Revue Jeumont-Schneider).
IVANÈS, *Les circuits d'extinction des onduleurs et des hacheurs* (Polycop. ESIM).
BACUVIER, PEZZANI, SALBREUX, SENES, *Thyristors asymétriques : puissance et rapidité pour de nouvelles applications* (EI n° 11/1.03.1981).
THOUVENIN, *Onduleurs à thyristors pour le chauffage par induction* (EI n° 29/1.03.1982).
LE HUY, JAKUBOWICZ, ROYE, *Commande numérique d'un pont complet 6 thyristors* (EAI n° 282/1.04.1980).
BARBAROUX, MAHMOUD, *Générateur sinusoïdal triphasé* (EI n° 55/15.06.1983).
CHÉRON, FOCH, MOPTY, *Convertisseur moyenne fréquence à thyristors asymétriques et transistors de puissance* (EI (EI n° 49/15.03.1983).
MARÉCHAL, *Les thyristors ASCR dans les onduleurs pour équipements de soudure* (TLE n° 481/fév. 1983).
LEBLANC, *Le courant de maintien des thyristors, un paramètre à mieux connaître* (É. de P. n° 9/avril 1985).
BERGMANN, *Commande numérique de pont 6 thyristors* (É. de P. n° 10/juin 1985).
LEBLANC, *Le courant d'accrochage des thyristors : un paramètre à mieux connaître* (É. de P. n° 11/sept. 1985).

Triac, thyristor blocable

Coupleur opta 8 A et 380 V (EAI n° 271/15.06.1979).
SOUSSI, *La commande optique des courants alternatifs de puissance* (EAI n° 281/15.03.1980).
RAULT, PETER, *Conversion d'énergie et commande de moteurs : triacs ou alternistors* (EI n° 43/1.12.1982).
DURBECQ, *Commande par triac sur charge inductive : quelle solution choisir ?* (EI n° 65/15.02.1984).
AEG, échantillonne les premiers GTO européens de grande puissance (É. de P. n° 1).
Le thyristor GTO : principes d'utilisation (Électron. Applicat. n° 40/02.03.1985).
Circuits d'aide à la commutation des GTO (É. de P. n° 11/sept. 1985).

Transistor bipolaire

GLAIZE, *Hacheur 3 kW de faible coût* (EAI n° 264/mars 1979).
DE MONTAIGNE, *Les transistors de puissance pour les applications à la commutation* (EAI n° 267/15.04.1979).
COHEN, *Utilisation des transistors de commutation et environnement inductif* (EAI n° 267/15.04.1979).
ARCHES, FOCH, *Évolution des circuits d'aide à la commutation des transistors de puissance* (EAI n° 276/15.11.1979).
PETER, *La protection des transistors contre les courts-circuits* (EAI n° 281/15.03.1980).
LE ROUX, CLAUDE, *La sécurité par la maîtrise de la commande des transistors de puissance* (EI n° 7/1.12.1980).
ITICOHN, *Des transistors en série, une méthode originale pour la commutation en haute tension* (EI n° 25/1.12.1981).
RISCHMULLER, *Transistors de commutation : des composants mieux adaptés* (EI n° 27/1.02.1982).
REDOUTEY, *La protection décentralisée des transistors de puissance* (EI n° 30/15.03.1982).
LAMBOLEY, *Commande directe et protection totale du transistor de commutation avec l'UAA 4002* (EI n° 32/15.04.1982).
RISCHMULLER, *Des transistors de puissance simples à utiliser* (EI n° 38/15.09.1982).
BOUILLAULT, DEPREZ, *Interface de puissance 2 kW* (EI n° 39/1.10.1982). *Une alimentation à découpage 60 W avec l'UAA 4006 DP* (TLE n° 481/fév. 1983).

PETER, *Aide à la commutation et limitation des surtensions* (EI n° 47/15.02.1983).
REDOUTEY, *Conception d'un convertisseur à transistors alimentés sur le réseau 380 V triphasé* (TLE n° 481/fév. 1983).
RISCHMULLER, *Amélioration des ponts à transistors de puissance* (EI n° 48/1.03.1983).
BARRET, *Grande puissance : aujourd'hui le transistor* (EI n° 50/1.04.1983).
FOCH, ROUX, ESCAUT, *Convertisseur moyenne fréquence à transistors de puissance en 380 V* (EI n° 50/1.04.1983).
MAUGEST, *Une commutation sûre dans les ponts à transistors* (É. de P. n° 7/nov. 1984).
ANDREJAK, ARCHES, CABALEIRO, *La mise en série des transistors de puissance : présentation d'un hahcuer 200 kW-4 kV* (É. de P. n° 10/juin 1985).
MOPTY, BOISDON, AMIET, *Hacheur à transistors compact 450 V-1 kVA* (É. de P. n° 12/nov. 1985).

Darlington

ALOISI, *Darlingtons pour triphasé 380-420 V* (EI n° 9/1.02.1981).
PETER, *Comment optimiser un Darlington* (EI n° 24/15.11.1981). *Réduction du temps de coupure* (EI n° 60/1.11.1983).
BRAJDER, CODECHÈVRE, *Protection des transistors de puissance contre les surintensités par la surveillance de* U_{BE} (É. de P. n° 11/sept. 1985).
PETER, *Les besoins évoluent, le transistor se diversifie* (É. de P. n° 11/sept. 1985).

Transistor de commutation à effet de champ

HEWLETT-PACKARD, *Note d'application 977.*
SILICONIX, VMOS, *Note d'application.*
SILICONIX, MOSPOWER, *Note d'application.*
GOELDEL, ABIGNOLI, *Utilisation et protection des transistors MOSFET dans la commutation des charges inductives de quelques kilowatts* (RGE 9/81 sept. 1981).
OLIVIER, BARBAROUX, PÉRARD, *Réalisation d'un onduleur triphasé 2 kW à transistors MOSFET* (EIA n° 35/1982).
ALOISI, *Mosfet de puissance, l'ère de la sécurité* (Électron. Applic. n° 29/1983).
VERBEEK, *Les MOS de puissance pour la commande des moteurs* (TLE n° 460/janv. 1981).
SEVERNS, ALEMANY, *Les MOS et les d V/d t* (É. de P. n° 7/nov. 1984).
SEVERNS, ALEMANY, *Aire de sécurité et calculs thermiques pour les MOS de puissance* (É. de P. n° 8/fév. 1985).
SEVERNS, ALEMANY, *Tenue des MOS de puissance aux radiations* (É. de P. n° 9/avril 1985).
GOLDBERG, KASSAKIAN, *Application d'un MOS de puissance à 10 MHz* (É. de P. n° 11/sept. 1985).

Composants hybrides : transistor bipolaire-transistor à effet de champ

ITICSOHN, *Transistor de puissance. MOS + bipolaire : vers un mariage de raison* (EI n° 19/1.09.1981).
ALOISI, *Motorola introduit ses GEMFET en Europe* (É. de P. n° 7/nov. 1984).
GRAFHAM, SMITH, *L'emploi du transistor à porte isolée (IGT) en élément de commande de transistors bipolaires* (É. de P. n° 8/fév. 1985).
SCHREIBER, *Un anti-Miller nommé cascode* (Électron. Applic. n° 44).
LUTTEKE. RAETS, *Convertisseur 220 V en classe E à 500 kHz utilisant un cascode BIPMOS* (É. de P. n° 11/sept. 1985).

Index des notations

i, v, u	Valeurs instantanées de grandeurs fonctions du temps
v_K, i_K	d.d.p. aux bornes d'un interrupteur K, intensité du courant traversant cet interrupteur (généralement liés par la convention « récepteur »)
v_F, v_{FR}, i_F	Tension directe, tension inverse, intensité du courant direct d'une diode
v_T, i_T	Tension directe, intensité du courant direct (thyristor, triac)
v_{BE}, v_{CE}, i_C	Tension base-émetteur, tension collecteur-émetteur, intensité du courant de collecteur (transistor bipolaire)
v_{ce}, i_c	Variations de v_{CE} et i_C par rapport aux valeurs associées à un fonctionnement « référence »
v_{GS}, v_{DS}, i_D	Tension grille-source, tension drain-source, intensité du courant de drain (transistor à effet de champ)
I, V, U	Constantes, valeurs particulières des grandeurs variables (valeurs moyennes, efficaces, maximales, minimales, à une date spécifiée ; le contexte et les indices préciseront la définition de ces constantes)
f, T	Fréquence, période
ω $(2\pi f)$	Pulsation (uniquement pour des grandeurs fonctions sinusoïdales du temps)
t_0, t_f	Dates particulières (ici dates d'ouverture et de fermeture)
$\Delta t_0, \Delta t_F$	Durées (ici durées d'ouverture et de fermeture)
P (C), P (B)	Perte moyenne de puissance à l'état conducteur (C) ou à l'état bloqué (B)
P (O), P_F (O), P_{Th} (O), P_T (O), P (F), P_F (F), P_{Th} (F), P_T (F)	Supplément moyen de puissance perdue, du fait de la commutation d'un composant à l'ouverture (O) ou à la fermeture (F), dans un circuit (sans indice), une diode (indice F), un thyristor (Th) ou un transistor (T)
W (O), ou W_{tot} (O), W_F (O), W_{Th} (O), W_T (O) W (F) ou W_{tot} (F) W_F (F), W_{Th} (F), W_T (F)	Énergie dissipée durant l'ouverture (O) ou la fermeture (F) d'un interrupteur dans un circuit (pas d'indice ou « tot »), dans une diode (indice F), un thyristor (Th) ou un transistor (T)
Q_s, Q_{RR}	Quantité d'électricité (ou charge électrique) stockée dans un composant ou recouvrée à la commutation

A. Commutation et interrupteurs

A.I. GÉNÉRALITÉS

1. Nécessité de la commutation

L'électronique de puissance a pour ambition la conversion des ondes électriques (de continu en continu, de continu en alternatif et inversement, d'alternatif en alternatif) et la commande de la puissance électrique ainsi convertie au moyen de composants électroniques, c'est-à-dire d'éléments de petites dimensions devant les machines alimentées.

Lorsque ces opérations s'effectuent à forte puissance (par rapport à celles facilement commandées en électronique linéaire) elles doivent obligatoirement l'être à très faibles pertes relatives ; non seulement pour des raisons de rentabilité (rendement) mais surtout parce qu'il est alors exclu que les composants électroniques utilisés puissent dissiper sans risque un pourcentage non négligeable de la puissance mise en jeu.

Autrement dit, les grandes puissances (par exemple au-delà d'un kilowatt) nécessitant des tensions et des intensités élevées, un élément de convertisseur parcouru par une portion importante du courant nominal ne pourra provoquer qu'une chute de tension très faible pour que ses pertes soient compatibles avec ses dimensions et sa température maximale de travail ; inversement, s'il supporte tout ou partie de la tension nominale il ne pourra être traversé que par un courant d'intensité négligeable.

En définitive, les composants électroniques ne pourront travailler que dans deux types d'états :

- courant de l'ordre de grandeur du courant nominal, très faible tension ;
- tension de l'ordre de grandeur de la tension nominale, très faible courant.

Pour réaliser les conversions recherchées il faudra de plus que les composants passent d'un type d'états à l'autre au cours de transitions rapides et peu dissipatrices (c'est-à-dire respectant leurs contraintes thermiques) ; on dira alors qu'ils commutent.

Ce mode de fonctionnement des composants électroniques ressemble à celui des interrupteurs mécaniques.

En conclusion, l'électronique de puissance est bien nécessairement une électronique de commutation et on peut l'analyser intégralement en remplaçant les composants électroniques par des Interrupteurs électroniques (ou interrupteurs statiques) dont on définira plus loin les caractéristiques.

On adoptera désormais le vocabulaire relatif aux interrupteurs : état ouvert, état fermé, ouverture, fermeture.

2. Problèmes posés par la commutation

a. Interrupteurs électroniques

On va successivement envisager par la suite :

– la définition et la classification de ces dipôles (chapitre A.II) ;

– le choix des interrupteurs à mettre en œuvre pour réaliser une Conversion projetée (chapitre A.III) ;

– la réalisation de ces interrupteurs à partir des composants de puissance de l'électronique (chapitre B).

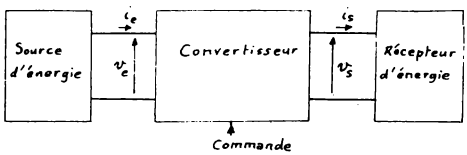


Figure A.I.1

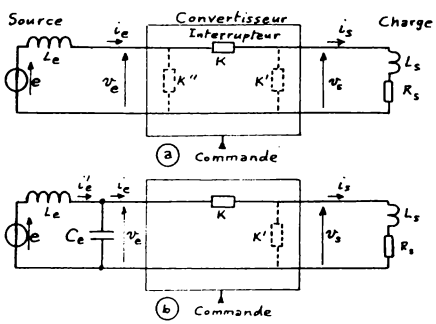


Figure A.I.2

b. Environnement

Le fonctionnement en commutation des éléments d'un convertisseur électronique n'est pas sans effet sur la source d'énergie et la charge qu'il relie (figure A.I.1).

Prenons l'exemple du montage de la figure A.I.2 : un récepteur inductif série L_s-R_s est alimenté par l'intermédiaire d'un convertisseur comprenant un interrupteur K disposé en série entre source et charge.

Les commutations de K (fermeture et ouverture) vont poser des problèmes.

– Du côté de la charge, l'ouverture de K provoque une décroissance rapide de i_s et, comme dans le cas choisi on a :

$$v_s = R_s \cdot i_s + L_s \cdot \frac{di_s}{dt}$$

le récepteur et l'interrupteur vont devoir supporter une surtension (négative) d'autant plus importante, en valeur absolue, que L_s est plus grande et la durée d'ouverture plus courte.

Cette surtension est en général inacceptable et il convient de prévoir un dispositif assurant la continuité de i_s (exemple : interrupteur K' se fermant à l'ouverture de K).

– Du côté de la source, les commutations de K provoquent des discontinuités de i_e.

Si la source a un comportement inductif (figure A.I.2.a) on retrouve, à l'ouverture de K, le phénomène déjà observé côté récepteur : surtension due à la variation rapide de i_e et à :

$$v_e = e - L_e \cdot \frac{di_e}{dt} .$$

On pourrait songer à pallier ce défaut en disposant un interrupteur K'' fermant à l'ouverture de K mais cette solution n'est pas satisfaisante : à la fermeture de K (K' et K'' s'ouvrent pour permettre au récepteur d'être alimenté par la source) i_e et i_s n'ont pas même valeur et on va retrouver une surtension inacceptable.

Il n'y a donc pas possibilité de commuter un récepteur inductif sur un générateur inductif.

La solution consiste en une source de tension (figure A.I.2.b) obtenue en disposant un condensateur de capacité C_e en parallèle sur l'entrée du convertisseur. La fermeture de K va imposer :

$$i'_e - C_e \cdot \frac{dv_e}{dt} = i_e = i_s$$

soit : $$\frac{dv_e}{dt} = \frac{i'_e - i_s}{C_e}$$

La vitesse de variation de la tension v_e est d'autant plus faible que la valeur de C_e est plus élevée.

De même, à l'ouverture de K : $i'_e - C_e \cdot \frac{dv_e}{dt} = 0$; $\frac{dv_e}{dt} = \frac{i'_e}{C_e}$.

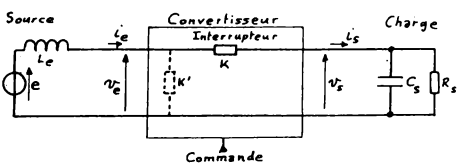


Figure A.I.3

Le problème dual se poserait si un récepteur capacitif devait être commuté sur une source (figure A.I.3). La charge impose la continuité de la tension de sortie. Il est indispensable que le générateur n'ait pas la même exigence ; la fermeture de K entre deux dipôles capacitifs de tension *a priori* différentes provoquerait une surintensité destinée à égaliser les tensions pendant la durée de fermeture.

Si la source est inductive la fermeture de K implique une variation de i_e telle que :

$$v_s = e - L_e \cdot \frac{di_e}{dt} ; \quad \frac{di_e}{dt} = \frac{e - v_s}{L_e} .$$

La vitesse d'évolution de i_e est d'autant plus faible que la valeur de L_e est plus grande.

Une charge capacitive nécessite donc une source de courant.

Cette analyse avait pour but de nous montrer :

1. Que les contraintes liées aux conditions d'utilisation d'un convertisseur influent sur sa structure (interrupteur K' assurant la continuité du courant dans les éléments inductifs).

2. Que l'on peut définir deux types de dipôles :

– les « dipôles-courant », ou « dipôles inductifs », qui imposent la continuité du courant qui les traverse ;

– les « dipôles-tension », ou « dipôles capacitifs », qui imposent la continuité de la tension à leurs bornes.

3. Que l'on ne peut commuter directement entre eux, au moyen d'un simple interrupteur en série, deux dipôles de même nature.

4. Que l'on ne peut commuter directement entre eux que des dipôles de natures différentes : charge « courant » sur source « tension » ou récepteur « tension » sur générateur « courant ».

A.II. LES INTERRUPTEURS DE L'ÉLECTRONIQUE DE PUISSANCE

1. Fonctions élémentaires du travail en commutation

a. Définitions

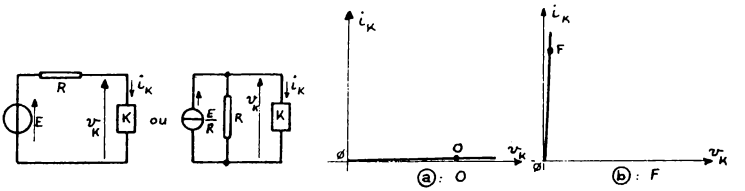


Figure A.II.1

Les dispositifs qui vont servir d'interrupteurs en électronique de puissance doivent travailler dans l'un des états stables suivants : état ouvert (ou bloqué, noté désormais O), état fermé (ou conducteur, noté F).

Si on note K un dipôle-interrupteur et v_k et i_k la d.d.p. à ses bornes et l'intensité du courant direct (dans la convention des récepteurs indiquée sur la figure **A.II.1**) ces états sont décrits, lorsque K est alimenté par un générateur de f.e.m. E et de résistance interne R, par les relations :

$$\textit{Etat ouvert O :}\quad \left.\begin{aligned} v_k &\approx E \\ i_k &\ll \frac{E}{R} \end{aligned}\right\} (1) \qquad\qquad \textit{Etat fermé F :}\quad \left.\begin{aligned} i_k &\approx \frac{E}{R} \\ v_k &\ll E \end{aligned}\right\} (2)$$

L'ensemble des couples (v_k, i_k) associés aux états stables d'un interrupteur K a pour image une courbe du plan $v_k - i_k$ nommée caractéristique de cet interrupteur (voir figure **A.II.1**).

b. Dualité

Les systèmes (1) et (2) de relations mettent en évidence une dualité entre les états O (ouvert) et F (fermé).

Deux dispositifs ou deux états sont dits duaux lorsque les systèmes de relations qui les décrivent se déduisent l'un de l'autre par substitution des grandeurs physiques employées.

Dans notre cas, la substitution :

v_k devient i_k, grandeur duale de v_k
i_k devient v_k, grandeur duale de i_k

appliquée au système : $\left.\begin{aligned} v_k &\approx a \\ i_k &\ll b \end{aligned}\right\} (1')$ donne : $\left.\begin{aligned} i_k &\approx a' \\ v_k &\ll b' \end{aligned}\right\} (2')$

On reconnaît les systèmes décrivant l'état fermé et l'état ouvert. Les états O et F sont donc duaux et la transformation qui permet de passer de l'un à l'autre (dans les deux sens car elle est identique à son inverse) s'écrit :

$$v_k \rightarrow i_k$$
$$i_k \rightarrow v_k$$

et par voie de conséquence (dans notre cas) :

$$E \rightarrow \frac{E}{R}$$
$$\frac{E}{R} \rightarrow E$$

On remarque que cette transformation a pour effet de faire se correspondre les caractéristiques des fonctions duales O et F dans une symétrie par rapport à la première bissectrice du plan $v_k - i_k$ (voir figure A.II.1) ; cette symétrie servira désormais de critère de dualité (pour la dualité v, $i \rightarrow i, v$ qui sera la seule envisagée ici).

Cette propriété de dualité va essentiellement nous permettre de réduire l'analyse du comportement des interrupteurs électroniques : lorsqu'un dispositif aura été étudié les propriétés du dipôle dual d'en déduiront immédiatement.

Le concept de dualité est plus riche puisqu'à chaque convertisseur de l'électronique de puissance il permettra d'associer un montage dual.

c. *Réalisation des fonctions élémentaires*

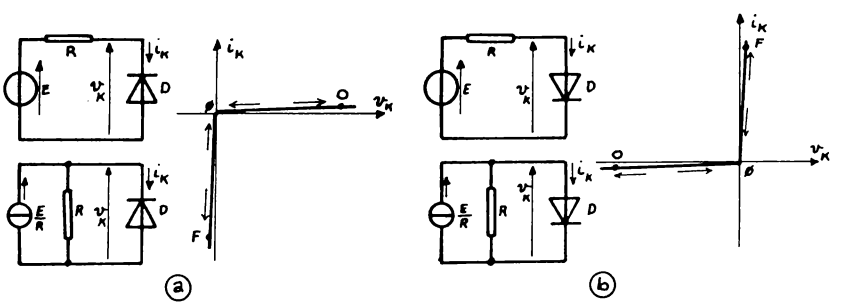


Figure A.II.2

Les fonctions O et F peuvent être réalisées au moyen d'une diode, comme l'indiquent les figures A.II.2.a (pour O) et A.II.2.b (pour F). On n'a pas tenu compte des limites d'utilisation liées au composant employé.

Cette réalisation nous permet d'introduire plusieurs notions :

– *Caractéristiques totales d'un interrupteur statique :* les courbes caractéristiques du comportement d'un composant réel sortent du premier quadrant du plan $v - i$ où ont été définies les fonctions O et F : un dipôle-interrupteur sera décrit par sa *caractéristique directe* (pour E positive donc dans le premier quadrant) et sa *caractéristique inverse* (pour E négative ; c'est une courbe du troisième quadrant puisque dans le système de conventions choisi le produit $v_k \cdot i_k$ ne peut être que positif ou nul pour un interrupteur).

– *Dipôles duaux :* les relations décrivant le fonctionnement du dipôle de la figure **A.II.2**.a s'écrivent :

$$\left.\begin{array}{l} \text{pour } E>0 : \; v_k \approx E \\ \qquad\qquad i_k \ll \dfrac{E}{R} \end{array}\right\} (1) \qquad\qquad \left.\begin{array}{l} \text{pour } E<0 : \; i_k \approx \dfrac{E}{R} \\ \qquad\qquad |v_k| \ll |E| \end{array}\right\} (1')$$

tandis que la composant de la figure **A.II.2**.b satisfait à :

$$\left.\begin{array}{l} \text{pour } E>0 : \; i_k \approx \dfrac{E}{R} \\ \qquad\qquad v_k \ll E \end{array}\right\} (2) \qquad\qquad \left.\begin{array}{l} \text{pour } E<0 : \; v_k \approx E \\ \qquad\qquad |i_k| \ll \left|\dfrac{E}{R}\right| \end{array}\right\} (2')$$

On voit que les systèmes (2) et (2') se déduisent de (1) et (1') lorsqu'on remplace v_k par i_k et i_k par v_k (ainsi que, dans notre cas E par $\frac{E}{R}$ et $\frac{E}{R}$ par E).

Les deux dipôles choisis sont donc duaux dans leur intégralité (c'est-à-dire pour l'ensemble des comportements en direct et en inverse), ce qui s'observe aussi dans le plan $v_k - i_k$ où leurs caractéristiques sont symétriques par rapport à la première bissectrice ; la description des deux composants que donne la figure **A.II.3**, compte tenu de la dualité des états O et F, montre aussi leur dualité intégrale.

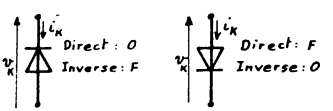


Figure A.II.3

– *Dipôles inverses :* par construction, les deux dispositifs choisis sont inverses (on passe de l'un à l'autre par permutation des bornes) ; leurs caractéristiques dans le plan $v - i$ se correspondent dans une symétrie par rapport à l'origine. Deux interrupteurs dont les caractéristiques se correspondent au moyen d'une symétrie par rapport à l'origine du plan $v_k - i_k$ seront donc réalisés avec un même dipôle utilisé soit en direct soit en inverse.

– *Commutation naturelle (ou spontanée) :* le passage de l'état ouvert à l'état fermé (et inverment) du dipôle étudié (diode) se fait en suivant la courbe caractéristique du composant ; il est donc fixé par des contraintes extérieures à l'interrupteur (changement de signe de E ou de $\frac{E}{R}$) ; on dit qu'un tel interrupteur commute de façon naturelle, ou spontanée, c'est-à-dire que c'est la source d'alimentation ou la charge qui définit les dates des changements d'état (ou commutations).

2. Fonctions avec commutations commandées

Les convertisseurs de l'électronique de puissance ne se contentent pas d'interrupteurs réalisant spécifiquement et uniquement les fonctions O (ouvert) et F (fermé) ; il convient de réaliser des dispositifs assurant le passage d'un état à l'autre. On peut concevoir trois fonctions avec commutations, représentées sur la figure **A.II.4**, définies ainsi :

a. Définitions

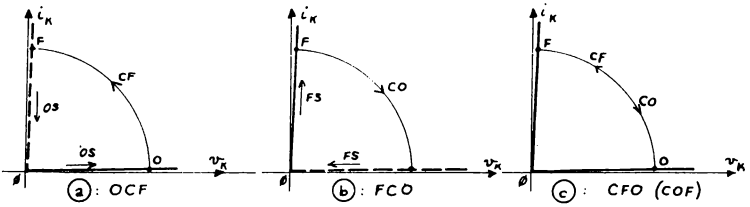


Figure A.II.4

– figure **A.II.4**.a : *fonction* OCF : l'interrupteur est naturellement à l'état ouvert (O) mais se ferme sur commande (CF), le retour à l'état ouvert ne pouvant s'effectuer que de façon naturelle (spontanée) ;

– figure **A.II.4**.b : *fonction* FCO : c'est la fonction duale de la précédente : l'interrupteur est naturellement fermé, s'ouvre sur commande puis se ferme de façon naturelle ;

– figure **A.II.4**.c : *fonction* CFO *(ou* COF*)* : l'état (O ou F) de l'interrupteur dépend de sa commande et on peut commander son ouverture et sa fermeture ; cette fonction est sa propre duale.

b. Auto-commutation ou commutation forcée

Le changement commandé d'état (ou commutation commandée) ne s'effectue plus par une succession d'états stables voisins, c'est-à-dire en suivant les caractéristiques du plan $v_k - i_k$. C'est pourquoi on a représenté symboliquement par un arc de cercle la transition d'un état O à un état F (ou la transition inverse) ; cet arc de cercle ne représente pas le trajet réel du point figuratif dans ce plan $v_k - i_k$ lors des commutations, le trajet réel dépendant du composant commuté, de son environnement et de sa commande.

On note surtout que les commutations commandées sont indépendantes des conditions d'utilisation (source, charge) pour peu que ces dernières permettent les deux états extrêmes de la transition : on dit que l'interrupteur est auto-commuté ou qu'il impose une commutation forcée (par opposition à « naturelle ») à l'ensemble des éléments (source, charge) qu'il relie.

c. Interrupteurs commandés de base

On peut associer à chacune des fonctions commandées OCF, FCO et CFO un interrupteur ayant ces caractéristiques en direct et, par exemple, ouvert en sens inverse.

La figure **A.II.5** indique les caractéristiques complètes, le symbole choisi et quelques exemples de synthèse des trois interrupteurs commandés ainsi définis.

α. *L'interrupteur* OCF – O peut être un thyristor (on le désignera Th) mais, dans certaines conditions d'emploi (hautes fréquences), il pourra être nécessaire de le réaliser dans d'autres technologies.

La figure **A.II.5**.b donne un exemple théorique de dipôle équivalent à un thyristor et obtenu à partir d'un transistor. A la mise sous tension de Tr (à signal de commande v_{CF} nul) le transistor reste bloqué (les deux entrées de OU sont nulles) ; un signal v_{CF} enclenche Tr ; la conduction de D amène, après amplification de la chute de tension entre ses bornes, l'entrée E_2 à une tension suffisante pour maintenir la conduction lorsque v_{CF} est redevenue nulle ; l'extinction naturelle du courant direct de Tr et D peut, seule, ramener l'entrée E_2 à zéro et donc provoquer l'ouverture.

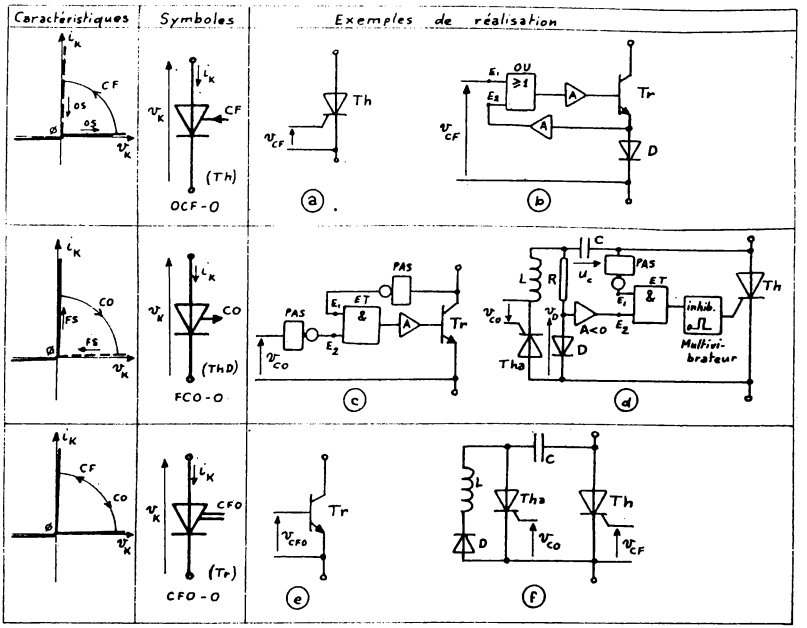


Figure A.II.5

β. L'interrupteur FCO-O, noté ThD, peut être réalisé aisément à l'aide d'un transistor (figure A.II.5.c). En l'absence de signal de commande (v_{CO} nulle, entrée E_2 alimentée à l'état 1 du fait de l'inverseur PAS) et de tension directe appliquée (entrée E_1 à l'état 1) Tr est maintenu (fonction ET) dans un état potentiellement conducteur (état fermé naturel) ; un signal v_{CO} de commande ramène à zéro l'entrée E_2 et donc bloque Tr ; si l'interrupteur est dans une branche sous tension directe la d.d.p. aux bornes de Tr augmente et maintient à zéro l'entrée E_1, ce qui perpétue le blocage de Tr, tant que la tension directe est non nulle.

On pourrait imaginer d'autres schémas de principe pour obtenir FCO-O. La figure A.II.5.d indique un montage à thyristor. En l'absence de tension directe aux bornes de Th (donc E_1 à l'état 1) et lorsque u_c est positive (donc v_D négative et E_2 à l'état 1, du fait de l'amplificateur inverseur A) la sortie de ET est non nulle et le multivibrateur fonctionne : Th est potentiellement conducteur. Lorsque Th est passant, un signal v_{CO} enclenche Ta ; la tension aux bornes de C s'inverse dans la maille C-Th-Ta-L en une demi-période du régime oscillant ; puis le condensateur C se décharge à travers R et D, privant Th de courant direct (si C, sa tension initiale de charge et R sont bien calculées) et le polarisant sous tension inverse ; le thyristor reste bloqué si la durée de cette phase est suffisante. La croissance de u_c, depuis $-U_{co}$ (l'opposé de la tension initiale) jusqu'à la valeur de la tension directe bloquée par Th, s'effectue à tension v_D nulle (D conduit) : l'entrée E_2 est donc à la masse et le multivibrateur d'amorçage de Th est inhibé. Cette inhibition est ensuite assurée par l'entrée E_1 qui reste nulle tant que la tension bloquée par Th est non négligeable. A l'enclenchement naturel du dipôle (après retour à zéro de la tension bloquée) D interdit la décharge de C tant que Ta est ouvert.

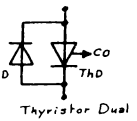


Figure A.II.6

REMARQUE. – L'interrupteur FCO-O n'est pas un thyristor dual (de description FCO-F, fonctions duales de OCF-O) que l'on pourra obtenir en ajoutant une diode anti-parallèle (figure **A.II.6**).

γ. *L'interrupteur* CFO-O est un transistor (figure **A.II.5.***e*) ou un thyristor muni de sa commande de fermeture et d'un circuit de blocage. La figure **A.II.5.***f* donne un schéma de principe mais l'étude détaillée de la commande et du blocage d'un thyristor sera effectuée dans le chapitre consacré à ce composant.

REMARQUE 1. – Les réalisations proposées pour les trois interrupteurs commandés de base ne sont que des exemples ou, plus précisément, des principes de montage synthétisant les commutations commandées au moyen de composants différents (thyristors, transistors bipolaires, que l'on peut remplacer par des transistors de puissance à effet de champ). Le choix définitif des composants de puissance et des circuits de protection et de commande (non représentés sur la figure **A.II.5**) dépendra des contraintes imposées aux interrupteurs par le fonctionnement envisagé : valeurs maximales de l'intensité des courants à commuter et des tensions à bloquer, durées de commutation, fréquence de travail...

REMARQUE 2. – La recherche d'une classification purement fonctionnelle des interrupteurs commandés, apparente au niveau des symboles choisis, peut sembler contradictoire avec la diversité des composants de puissance disponibles et, surtout, avec la disparité de leurs modes de commande : en courant permanent de base pour les transistors bipolaires, en tension pour les TEC de puissance, par impulsions de courant pour les thyristors et les triacs. En fait, il serait possible d'ignorer la nature du composant essentiel d'un interrupteur et de standardiser les signaux de commande ; on montrera par exemple (§ B.V.7.*c*) que l'on peut piloter un transistor de commutation au moyen d'impulsions : une impulsion positive commande la fermeture, un impulsion négative provoque l'ouverture.

REMARQUE 3. – Il est bien évident que l'on nomme interrupteur électronique l'ensemble comprenant le composant de puissance essentiel ainsi que tous ses auxiliaires : logique de commutation, circuits de commande, de protection, et éventuellement d'aide à la commutation.

3. Les interrupteurs électroniques

Ce sont des dipôles présentant, en direct et en inverse, des propriétés décrites par l'une des cinq fonctions essentielles : O, F, OCF, FCO, CFO.

Si on élimine les couples de fonctions sans grand intérêt (O-O, dipôle ouvert dans les deux sens ; F-F, court-circuit permanent bidirectionnel) et si on ne retient qu'une fois chaque dispositif original (mais qui pourra être utilisé en direct ou en inverse) on obtient le tableau de la figure **A.II.7** présentant les 13 dipôles-interrupteurs possibles, chaque ligne du tableau indiquant deux éléments duaux.

4. Interrupteurs électroniques fondamentaux

Le tableau des interrupteurs statiques (figure **A.II.7**) montre qu'on peut les réaliser à partir de quatre dipôles de base que l'on nommera « interrupteurs fondamentaux ». On pouvait aisément prévoir ce résultat à la suite de l'analyse des cinq fonctions essentielles de la commutation.

On pourra éventuellement désigner ces interrupteurs en utilisant le nom du composant le plus simple réalisant les mêmes fonctions mais on ne devra pas oublier :

– que chaque dipôle peut être synthétisé de diverses façons ;

– que l'interrupteur électronique complet comprend, en plus du composant de puissance et de ses auxiliaires, les circuits de protection et de commande.

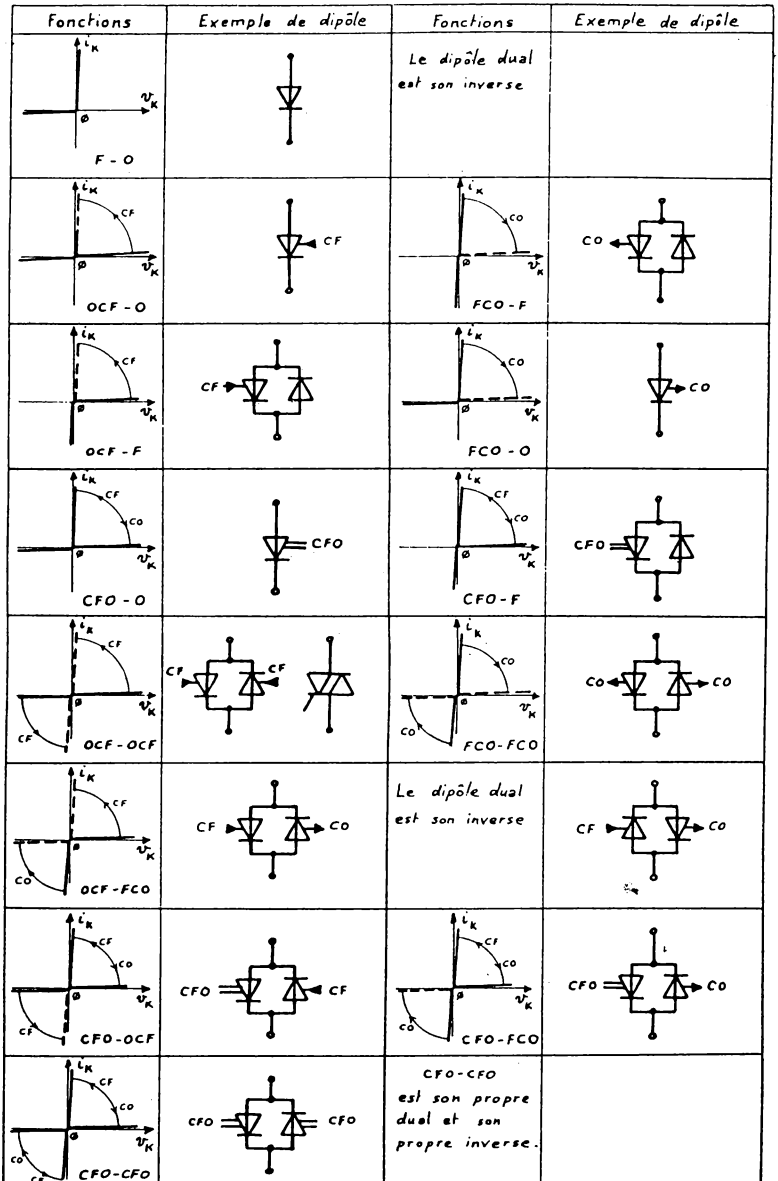

Fonctions
Exemple de dipôle
Fonctions
Exemple de dipôle
Le dipôle dual est son inverse
F - O
OCF - O
FCO - F
OCF - F
FCO - O
CFO - O
CFO - F
OCF - OCF
FCO - FCO
Le dipôle dual est son inverse
OCF - FCO
CFO - OCF
CFO - FCO
CFO - CFO
CFO - CFO est son propre dual et son propre inverse.
CF
CO
CFO

Figure A.II.7

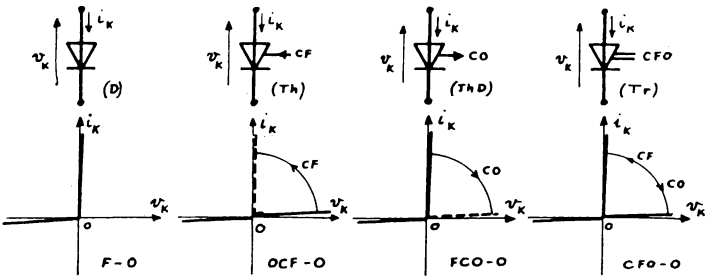


Figure A.II.8

Les quatre interrupteurs fondamentaux sont donc (figure **A.II.8**) :

– l'interrupteur unidirectionnel non commandé (ou diode, D) : F-O ;

– l'interrupteur unidirectionnel commandé à la fermeture (thyristor ou dipôle équivalent ; Th) : OCF-O ;

– l'interrupteur unidirectionnel commandé à l'ouverture (ThD), qui n'est pas le dual du thyristor mais a un comportement dual en direct : FCO-O ;

– l'interrupteur unidirectionnel commandé à la fermeture et à l'ouverture (transistor ou équivalent, Tr) : CFO-O

> **REMARQUE.** – Ni les quatre interrupteurs fondamentaux choisis ni la réalisation des 13 interrupteurs électroniques proposés par le tableau de la figure **A.II.7** n'ont un caractère absolu ou unique. On a arbitrairement choisi des interrupteurs de base ouverts (O) en inverse ; un choix différent des dipôles fondamentaux (exemple : O-F, OCF-F, FCO-F, CFO-F, l'essentiel étant que l'on retrouve les cinq fonctions de la commutation) conduirait à d'autres assemblages pour réaliser les 13 interrupteurs que prévoit la théorie.

5. Performances des interrupteurs électroniques

L'utilisateur des interrupteurs statiques s'intéressera essentiellement aux grandeurs caractéristiques suivantes :

– valeurs maximales de la tension bloquée en régime permanent direct (V_D) ou inverse (V_R) ;

– valeurs maximales de pointe de la tension bloquée en régime répétitif direct (V_{DRM}) ou inverse (V_{RRM}) ;

– valeurs maximales de pointe de la tension bloquée en régime non répétitif direct (V_{DSM}) ou inverse (V_{RSM}) ;

– valeurs maximales de l'intensité moyenne du courant direct (I_{DAV}) et éventuellement inverse (I_{RAV}) ;

– valeurs maximales de l'intensité efficace du courant direct (I_{DRMS}) et éventuellement inverse (I_{RRMS}) ;

– valeurs maximales de l'intensité du courant non répétitif de surcharge direct (I_{DSM}) et éventuellement inverse (I_{RSM}) ;

– durées typiques de fermeture (t_{ON}) et d'ouverture (t_{OFF}) ;

– caractéristiques des entrées « commande » : tension d'attaque, intensité du courant d'entrée, durée des signaux.

Ces performances impliquent celles des composants électroniques (et de leur environnement) utilisés pour réaliser ces matériels.

A.III. DES INTERRUPTEURS AUX CONVERTISSEURS STATIQUES

1. Construction d'un convertisseur

a. Introduction

Historiquement, les électrotechniciens ont conçu successivement les principaux convertisseurs de l'électronique de puissance en fonction des composants susceptibles de fonctionner en commutation ; puis ils ont établi le catalogue des interrupteurs électroniques utilisés.

Les composants actuels permettent de réaliser toutes les commutations imaginables (ou presque). La technologie (thyristor, transistor bipolaire, TEC) est parfois fonction des contraintes d'utilisation (tension, puissance, fréquence) mais on est assuré de trouver des dispositifs générant les fonctions souhaitées, quelles qu'elles soient.

C'est pourquoi nous avons défini les interrupteurs électroniques sans faire référence à leur utilisation future, la seule nécessité étant de recenser exhaustivement les fonctions indispensables en commutation.

Le problème que se pose désormais l'électrotechnicien est le suivant : soit une conversion projetée, assortie de contraintes (charge, source, etc.) ; quel montage, quels interrupteurs et quel cycle de fonctionnement (diagramme de conduction des interrupteurs) faut-il mettre en œuvre pour la réaliser ?

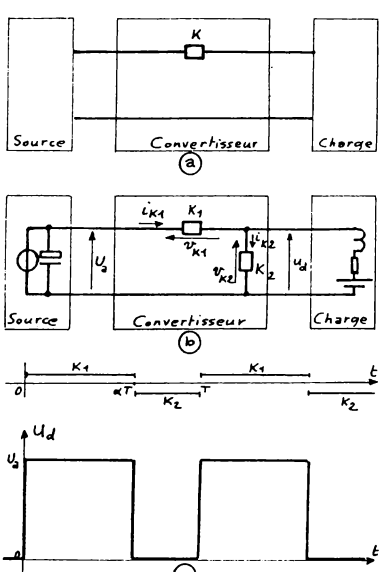


Figure A.III.1

Nous allons aborder l'étude des convertisseurs sous cet angle. Pour tester la méthode proposée pour ébaucher une synthèse de ces dispositifs, nous nous contenterons de « retrouver » quelques montages « classiques » de l'électronique de puissance.

Nous essaierons surtout d'établir une relation entre d'une part la conversion recherchée et les contraintes imposées et, d'autre part, la nature des commutations à réaliser pour remplir le contrat. Tant il est probable que c'est des commutations réalisées en son sein que le convertisseur tire sa fonction et ses performances.

b. Méthode de travail

La « construction » d'un convertisseur s'effectuera en suivant le plan ci-dessous :

– le convertisseur est défini par sa fonction ou par son but.

> **EXEMPLE.** – Hacheur. Sa fonction est de produire des grandeurs unidirectionnelles (ou plus rigoureusement de valeurs moyennes non nulles) réglables, à partir de grandeurs d'entrée de même nature.

– On peut aisément imaginer un montage de principe simple susceptible de réaliser la fonction projetée.

> **EXEMPLE** du hacheur : un interrupteur K placé entre source et charge permet facilement de moduler l'alimentation de cette dernière. L'interrupteur, de fonction encore inconnue, est représenté par un rectangle (voir figure **A.III.1**.a).

– On complète le schéma en tenant compte des contraintes liées au cahier des charges.

> **EXEMPLE.** – Hacheur sur charge inductive : la nature de la charge interdit un courant de sortie discontinu, ce qui impose la présence d'un second interrupteur, entre les bornes de sortie (figure **A.III.1**.b).
>
> Si la source n'est pas imposée, on voit qu'elle doit accepter des discontinuités de courant (source de tension).

– On élabore le diagramme de fonctionnement des interrupteurs en fonction du but recherché et des contraintes d'emploi.

> **EXEMPLE.** – Hacheur : à la fréquence de travail $f = \frac{1}{T}$, si on ferme K_1 pendant la portion αT de la période T, K_2 doit être fermé pendant la durée complémentaire $T - \alpha T$ (si la conduction dans la charge est ininterrompue). D'où le chronogramme de u_d :
>
> $u_d = U_a$ lorsque K_1 est fermé
> $u_d = 0$ lorsque K_2 est fermé
>
> La valeur moyenne U_d de $u_d(t)$, qui vaut ici αU est bien réglable par action sur le rapport cyclique α (cf. figure **A.III.1**.c).

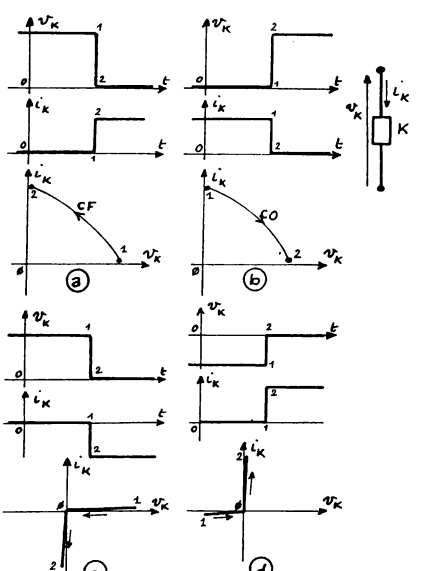


Figure A.III.2

– On construit les chronogrammes des grandeurs v_k et i_k associées à chaque interrupteur ; on en déduit l'évolution du point figuratif du plan $v_K - i_K$ et cette évolution permet d'identifier chaque interrupteur, c'est-à-dire de déterminer les fonctions de commutation qu'il réalise.

> **REMARQUE.** – La transcription de l'évolution de $v_K(t)$ et $i_K(t)$ dans le plan $v_K - i_K$, lors d'une commutation, s'effectue en notant que deux cas de figure peuvent se présenter :
>
> – les deux états extrêmes de la transition sont représentés par des points situés tous deux dans le quadrant I (ou bien dans le quadrant III) du plan $v_K - i_K$ (v_K et i_K étant mesurés dans la convention récepteur) ; alors, si v_K et i_K évoluent simultanément, on est en présence d'une commutation commandée de l'interrupteur K (figures **A.III.2**.a et **A.III.2**.b) ;
>
> – les points figuratifs des deux états extrêmes de la commutation ne sont pas tous deux dans le quadrant I (ou bien tous deux dans III) ; la commutation de K ne peut alors être que naturelle (spontanée) : en effet, on ne peut concevoir qu'un interrupteur blo-

quant initialement une tension positive (figure A.III.2.c) soit traversé par un courant d'intensité négative après une fermeture commandée de cet interrupteur ; seule une inversion de la tension appliquée à la branche contenant K peut justifier une telle transition : c'est bien le montage qui provoque la commutation de l'interrupteur.

c. Rappels concernant la dualité

On a introduit et défini plus haut le concept de dualité au niveau des fonctions de commutation, des composants et des interrupteurs. Cette dualité n'est qu'une extension de celle établie en électrocinétique et qui va être utile lors de l'analyse de montages complexes.

Il n'est peut-être pas sans intérêt de rappeler quelques couples de dispositifs duaux.

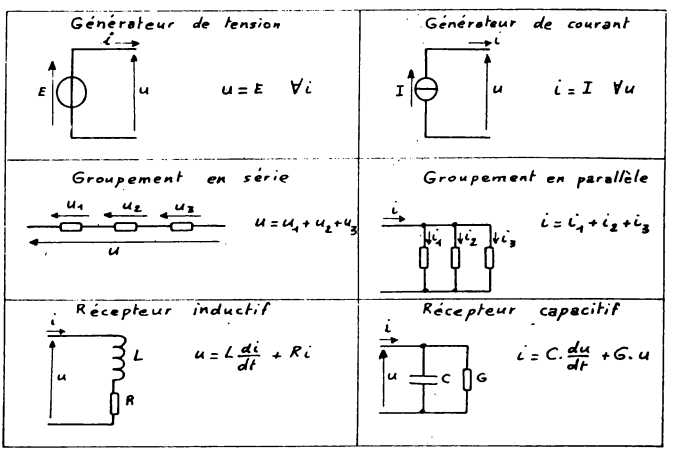


Figure A.III.3

2. Hacheurs

Ce sont des convertisseurs produisant une tension et un courant unidirectionnels (ou plus rigoureusement de valeur moyenne non nulle) à partir d'une alimentation de mêmes performances.

Un interrupteur placé en série entre source et charge permet d'atteindre ce but ; d'où un schéma de principe, indiqué sur la figure A.III.4.a.

Les contraintes liées au fonctionnement de l'environnement (charge et source) permettent de préciser le schéma et d'identifier les interrupteurs à utiliser.

a. Un récepteur inductif (« courant ») impose un second interrupteur K_2 se fermant à l'ouverture de K_1 (continuité de i_d) et un générateur de tension (discontinuité de i_{K_1}, d'où le condensateur-tampon C_f).

Dans le cas d'une conduction ininterrompue dans la charge (i_d strictement positive) il est aisé d'établir le diagramme de conduction de K_1 et K_2 : ils sont fermés de façon complémentaire car ils ne peuvent être simultanément ouverts (continuité de i_d non assurée) ou fermés (court-circuit de la source).

On en déduit l'évolution des grandeurs v_K et i_K de chaque interrupteur :

- si K_1 est fermé : $v_{K_1} = 0$, $i_{K_1} = i_d$ (K_2 ouvert), $v_{K_2} = u_d = U$, $i_{K_2} = 0$;
- si K_1 est ouvert : $v_{K_1} = U$ (K_2 fermé), $i_{K_1} = 0$, $v_{K_2} = 0$, $i_{K_2} = -i_d$.

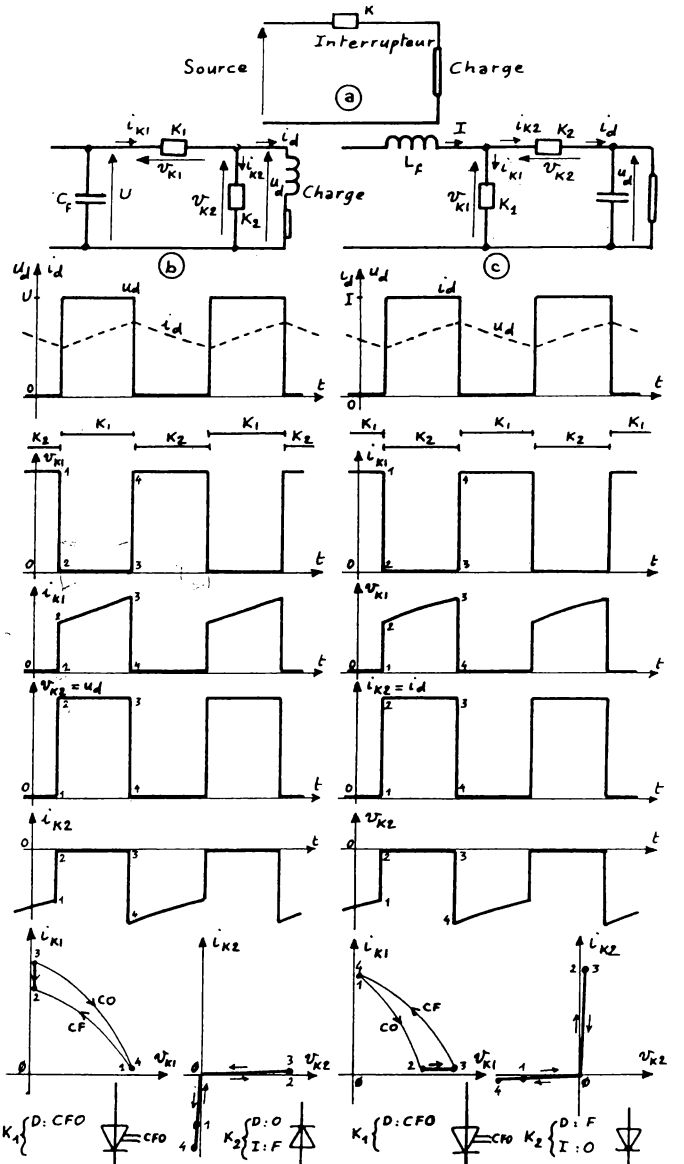


Figure A.III.4

D'où les caractéristiques du plan $v_K - i_K$ pour chaque dipôle (figure **A.III.4.b**) et leur description fonctionnelle :

K_1 : CFO (« transistor »)

K_2 : O – F (diode en inverse)

b. Un récepteur capacitif (« tension ») réclame une source de courant (d'où la bobine L_f), laquelle impose un interrupteur K_1 assurant la continuité du courant d'alimentation (cf. figure **A.III.4.c**).

Si la tension de sortie ne devient jamais nulle K_1 et K_2 doivent encore avoir des fonctionnements complémentaires et on peut construire les formes d'ondes des grandeurs v_K et i_K des deux dipôles inconnus et en déduire leurs caractéristiques du plan $v_K - i_K$; d'où :

K_1 : CFO (« transistor »)

K_2 : F – O (diode en direct).

L'observation des figures **A.III.4.b** et **A.III.4.c** impose quelques remarques :

– le comportement en inverse de l'interrupteur K_1 est indéterminé à la fin de notre analyse. Il ne pourra éventuellement être imposé que par des contraintes supplémentaires dues à la charge et/ou au mode de fonctionnement (f.e.m. interne et conduction interrompue par exemple) ou à la réalisation de K_1 (thyristor pourvu d'un circuit de blocage) ;

– les chronogrammes établis pour analyser les deux montages mettent en évidence une dualité intégrale de ces deux dispositifs ; on passe de ceux de **A.III.4.b** à ceux de **A.III.4.c** en substituant i_d à u_d, u_d à i_d, i_{K_1} à v_{K_1}, v_{K_1} à i_{K_1}, i_{K_2} à v_{K_2}, v_{K_2} à i_{K_2}. On en déduit le mode d'élaboration d'un convertisseur dual :

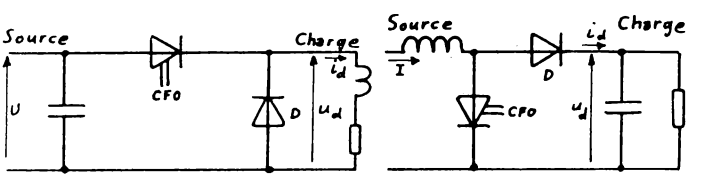


Figure A.III.5

la charge inductive	devient une charge capacitive
la diode inverse parallèle	devient une diode directe série
le « transistor » (CFO) série	devient un « transistor » parallèle
la source de tension	devient une source de courant

On note que la dualité ne concerne pas seulement la fonction des interrupteurs (diode inverse devient diode directe, transistor inverse devient transistor direct), elle porte aussi sur leur disposition (parallèle devient série, série devient parallèle).

– l'élaboration des schémas des figures **A.III.4.b** et **A.III.4.c** à partir du schéma de principe **A.III.4.a** montre que les deux hacheurs étudiés sont strictement de même principe. Les désignations « hacheur série » et « hacheur parallèle » souvent utilisées, par référence à la disposition de l'interrupteur commandé K_1 auquel on attribue ainsi un rôle privilégié arbitraire, ne traduisent que la dualité des conditions de fonctionnement ;

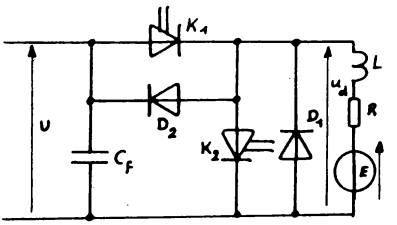


Figure A.III.6

– les deux hacheurs étudiés effectuent des transferts d'énergie inverses (source « tension » et charge « courant » pour le premier, source « courant » et récepteur « tension » pour son dual) ; on peut aisément en déduire le schéma d'un hacheur réversible entre dipôle capacitif et dipôle inductif (figure **A.III.6**) de force électromotrice unidirectionnelle.

c. Si la charge et la source sont de même comportement (toutes deux « tension » ou bien toutes deux « courant ») il est exclu de mettre en œuvre directement le schéma de principe (figure **A.III.4**.a) du fait que les contraintes alors imposées (continuité des tensions d'entrée et de sortie ou continuité des courants d'entrée et de sortie) ne pourront être satisfaites à la fois à l'ouverture et à la fermeture de l'interrupteur (sauf si la charge n'a rien dissipé pendant que K est ouvert, cas d'un fonctionnement à vide donc sans intérêt).

Si l'on ne peut transformer la source ou la charge pour se ramener à l'un des cas déjà étudiés, ou si on souhaite des performances différentes, on peut introduire un élément intermédiaire de comportement dual de celui de la charge et de la source.

Si charge et source sont capacitives (figure **A.III.7**.a) une bobine intermédiaire d'inductance L reçoit de l'énergie pendant la fermeture de K_1 (K_2 est alors ouvert) puis la transmet au récepteur pendant que K_2 est fermé (et K_1 ouvert).

L'analyse des contraintes imposées aux interrupteurs est effectuée sur la figure **A.III.7**. On identifie en K_1 un « transistor » (CFO) et en K_2 une diode inverse.

Dans le cas dual où charge et source sont inductives (figure **A.III.7**.b) on parvient à un montage dual du précédent : la diode inverse K_2 montée en série devient une diode directe en parallèle sur la charge, la bobine L en parallèle devient un condensateur C en série, le transistor (CFO) K_1 disposé en série doit être remplacé par son dual (CFO) monté en parallèle aux bornes de la source.

REMARQUE. – On retrouve la même détermination du comportement en inverse des interrupteurs K_1 que pour les autres montages hacheurs analysés.

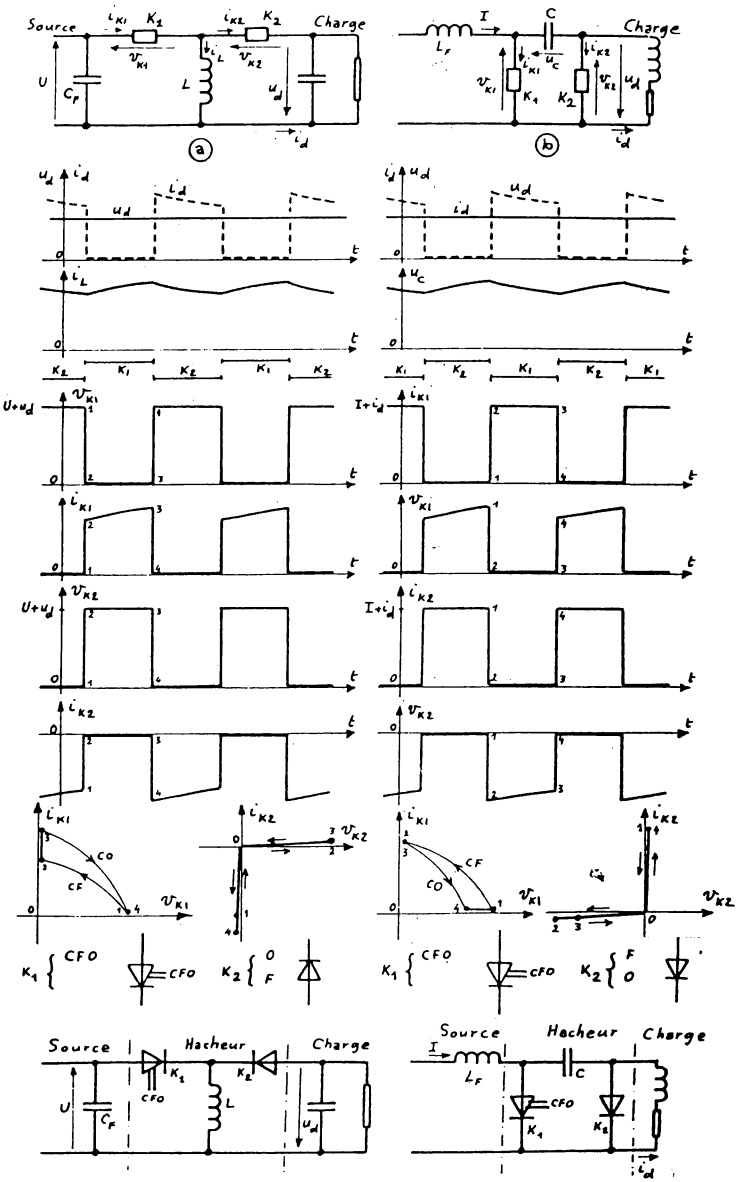


Figure A.III.7

3. Onduleurs autonomes

But : produire des grandeurs de sortie (tension, courant) alternatives à partir d'une source unidirectionnelle.

Le montage de principe de la figure **A.III.8**.a permet d'atteindre ce but si on commande judicieusement les interrupteurs K_1, K'_1, K_2 et K'_2 : lorsque K_1 et K'_2 sont fermés la charge est connectée en direct aux bornes de la source, elle est alimentée en inverse lorsque K_2 et K'_1 sont fermés.

Si K_1 et K'_2 sont commandés simultanément et de façon complémentaire à K_2 et K'_1 le montage est symétrique et les quatre interrupteurs doivent avoir mêmes caractéristiques.

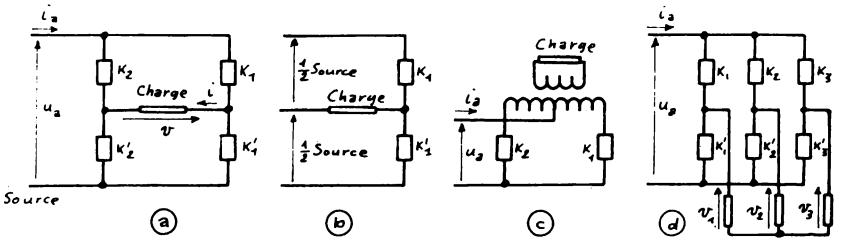


Figure A.III.8

On pourra modifier le montage de base lorsqu'on possède une source à point milieu (figure **A.III.8**.b), si on peut réaliser une charge à point milieu (grâce à un transformateur à deux demi-enroulements primaires, figure **A.III.8**.c) ou si la charge est triphasée (exemple : figure **A.III.8**.d).

La description fonctionnelle des interrupteurs à mettre en œuvre ne dépend pas du montage choisi ; elle est uniquement fonction des conditions d'utilisation (comportements de la source et de la charge, ordre des commandes). On n'étudiera donc désormais que le montage de base (figure **A.III.8**.a).

a. Fonctionnement sur charge inductive

Un récepteur « courant ne pourra être connecté directement qu'à un générateur « tension » ; d'où le condensateur-tampon C_F assurant la continuité de la tension d'alimentation et les schémas des onduleurs de tension.

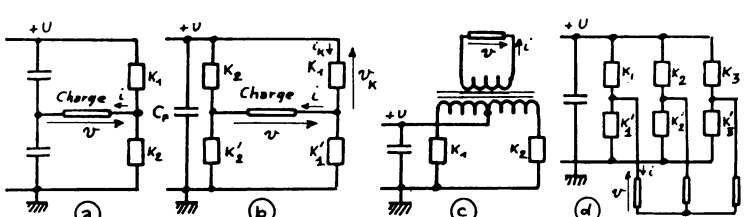


Figure A.III.9

La figure **A.III.10** analyse le fonctionnement de l'onduleur monophasé en pont de la figure **A.III.9**.b. L'évolution des grandeurs v, i, v_K et i_K au régime permanent établi se déduit de :

si K_1 et K'_2 fermés, K_2 et K'_1 ouverts : $v = U$, i évolue de $-I_M$ à $+I_M$,

$$v_K = 0, \qquad i_K = i$$

si K_1 et K'_2 ouverts, K_2 et K'_1 fermés : $v = -U$, i évolue de $+I_M$ à $-I_M$,

$$v_K = U, \qquad i_K = 0$$

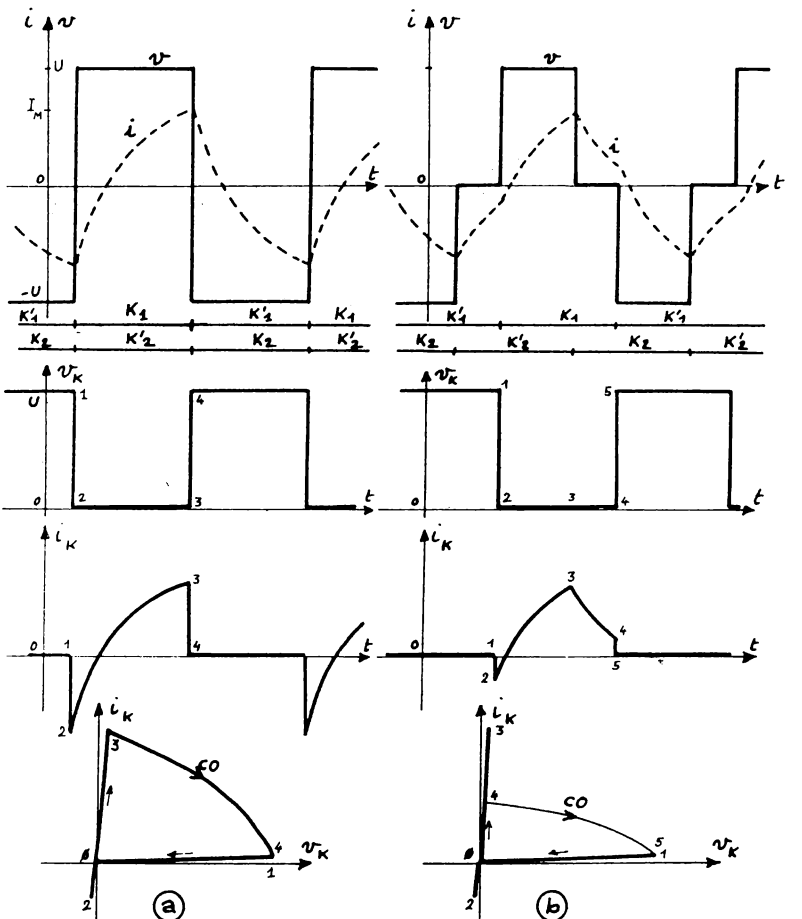


Figure A.III.10

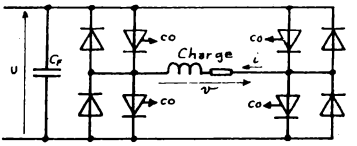


Figure A.III.11

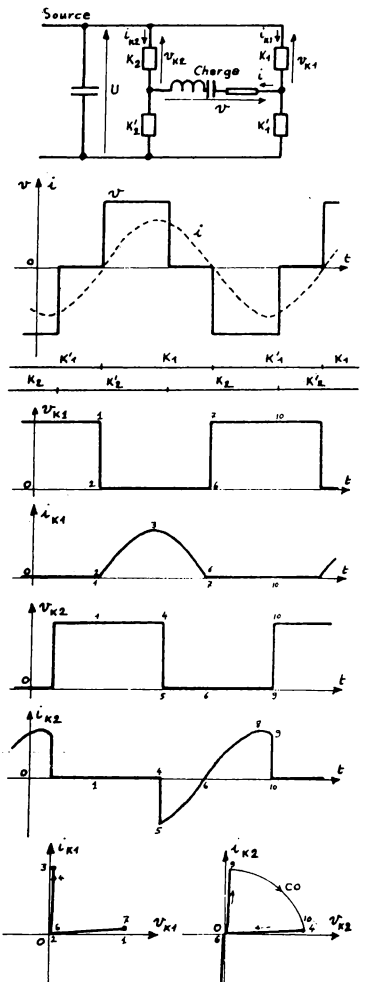


Figure A.III.12

Des courbes $v_K(t)$ et $i_K(t)$ on déduit les caractéristiques de l'interrupteur K_1 dans le plan $v_K - i_K$.

Les interrupteurs du pont doivent réaliser les fonctions suivantes :

Direct : FCO
Inverse : F

On reconnaît la description d'un thyristor dual et on en déduit un mode de réalisation de l'onduleur de tension (figure **A.III.11**).

Pour réduire le taux des harmoniques indésirables de la tension de sortie $v(t)$ on peut être amené à retarder les commutations de K_1 et K'_1 par rapport à celles de K'_2 et K_2 (figure **A.III.10**.b). On réalise ainsi un onduleur à commandes décalées ; le comportement des éléments K_2 et K'_2 n'est pas modifié ; tant que l'intensité du courant de charge $i(t)$ ne devient pas nulle pendant la durée du décalage (où $v(t) = 0$) les interrupteurs commandés en retard (K_1 et K'_1 dans notre cas) doivent avoir mêmes caractéristiques (FCO-F, thyristor dual).

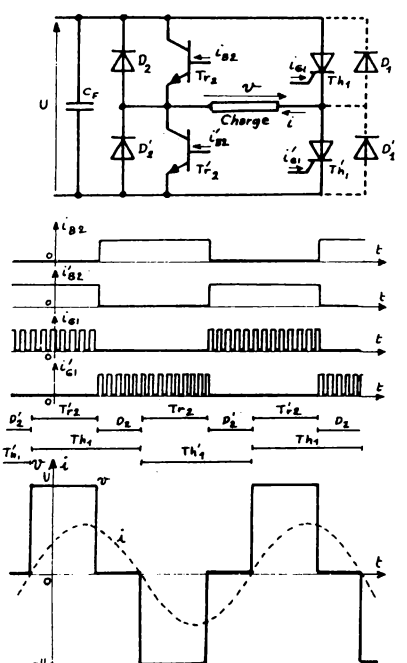


Figure A.III.13

On peut songer à décaler la commande du demi-pont $K_1 - K_1'$ jusqu'au passage à zéro de l'intensité du courant de charge $i(t)$; il faut pour cela que le récepteur le permette (exemple : circuit R-L-C au voisinage de sa fréquence de résonance). La figure **A.III.12** analyse l'évolution des grandeurs $v(t)$, $i(t)$, $v_{K_1}(t)$, $i_{K_1}(t)$, $v_{K_2}(t)$ et $i_{K_2}(t)$.

Les caractéristiques du plan $v_K - i_K$ des éléments K_1 et K_2 montrent que :

– le demi-pont $K_2 - K_2'$ est toujours constitué de thyristors duaux (FCO-F) ;

– les interrupteurs K_1 et K_1' doivent fonctionner en direct aux états ouvert et fermé sans avoir de commutations forcées à assurer.

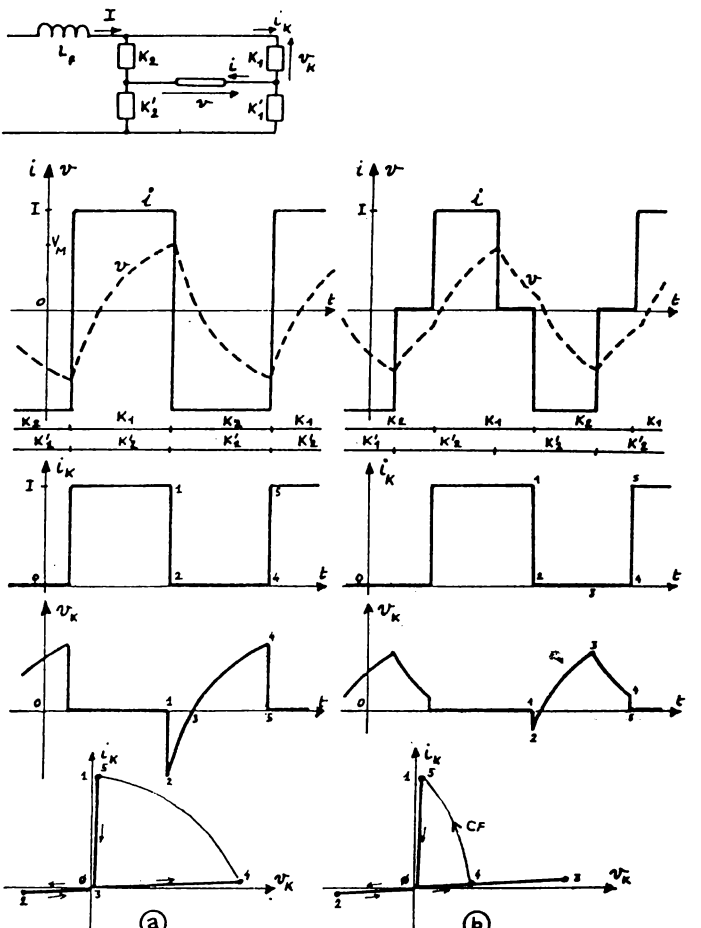


Figure A.III.14

Cette observation permet par exemple d'imaginer une réalisation pratique du type de celle représentée sur la figure **A.III.13** (pont onduleur hybride).

Les transistors Tr_2 et Tr'_2 réalisent les ouvertures forcées attendues de K_2 et K'_2. Les thyristors Th_1 et Th'_1, commandés respectivement au synchronisme de Tr'_2 et Tr_2, ne deviennent conducteurs qu'à l'inversion « naturelle » du courant de charge i ; cette inversion suppose une charge oscillante alimentée au voisinage de sa fréquence de résonance.

Les diodes D_1 et D'_1 protègent les composants Th_1 et Th'_1 contre les surtensions accidentelles et permettent éventuellement à l'onde de courant $i(t)$ d'être en avance sur celle de la tension (cas d'une fréquence de travail où la charge aurait un comportement capacitif).

L'intérêt d'un tel montage hybride (transistors et thyristors) réside dans le fait qu'il ne nécessite que deux composants « forçant » des commutations, ce qui réduit les durées de commutations (d'où possibilité d'une fréquence de travail plus élevée), les pertes de commutation et la complexité des circuits de commande et de protection.

b. Fonctionnement sur charge capacitive (« tension »)

Pour des raisons duales de celles développées précédemment un récepteur « tension » impose une source « courant » (d'où la bobine L_f) et le fonctionnement se décrira ainsi :

– si K_1 et K'_2 fermés, K_2 et K'_1 ouverts : $i = I$, v évolue de $-V_M$ à $+V_M$, $i_K = I$, $v_K = 0$;

– si K_1 et K'_2 ouverts, K_2 et K'_1 fermés : $i = -I$, v évolue de $+V_M$ à $-V_M$, $i_K = 0$, $v_K = -v$.

On en déduit $v_K(t)$ et $i_K(t)$ ainsi que l'évolution du point figuratif de l'état de K_1 dans le plan $v_K - i_K$ (voir figure **A.III.14**).

Les interrupteurs à mettre en œuvre dans ce commutateur de courant sont de caractéristiques OCF-O (thyristors).

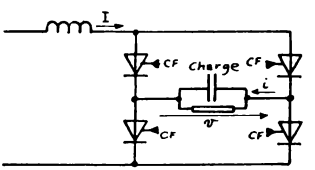


Figure A.III.15

REMARQUE 1. – Les résultats de l'étude d'un onduleur de courant sans décalage (figure **A.III.14.a**) ou avec décalage (figure **A.III.14.b**) sont strictement duaux de ceux obtenus lors de l'analyse d'un onduleur de tension (figures **A.III.10.a** et **A.III.10.b**).

REMARQUE 2. – On pourrait encore chercher à réduire le nombre des interrupteurs « forçant » des commutations, comme on l'a fait pour l'onduleur de tension (montage hybride des figures **A.III.12** et **A.III.13**).

REMARQUE 3. – Les schémas d'onduleurs établis jusqu'ici comportent de nombreux éléments réalisant le même type de commutation forcée. D'où multiplication de dipôles de synthèse parfois délicate (thyristors duaux), des circuits complexes de commande, des dispositifs de protection ou d'aide à la commutation.

On peut songer à réduire le nombre des commutations forcées ou le nombre des composants effectuant ces transitions.

Si on rassemble toutes les commutations forcées au niveau d'un seul interrupteur situé hors du pont on est amené aux schémas de principe de la figure **A.III.16** : interrupteur K en série entre source de tension et onduleur (figure **A.III.16.a**) ou bien en parallèle sur la source de courant (figure **A.III.16.b**).

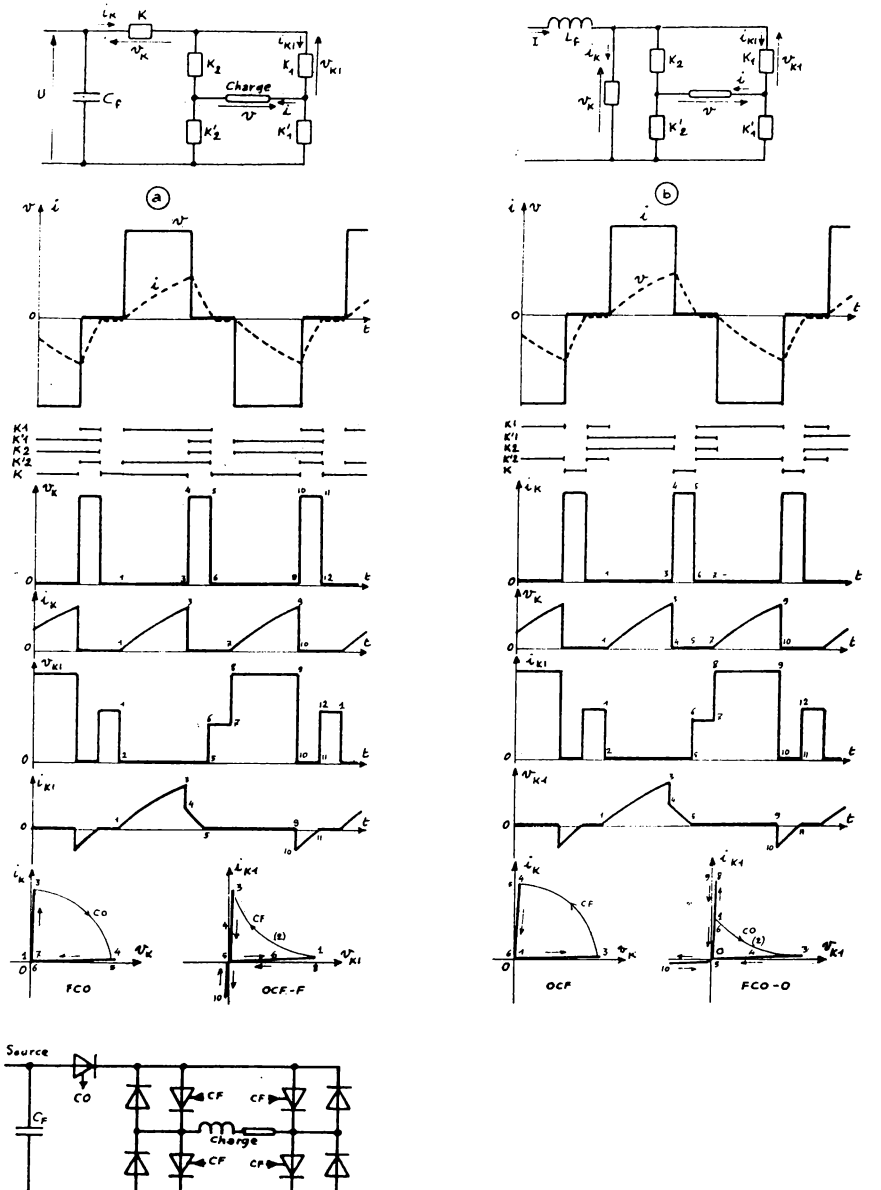


Figure A.III.16

Les courbes de la figure **A.III.16** analysent un premier type de fonctionnement possible que l'on peut décrire ainsi, en considérant l'onduleur de tension (figure **A.III.16.a**) : les ouvertures forcées indispensables sont assurées par K (d'où deux ouvertures forcées par période au lieu de quatre dans le cas d'un pont de thyristors duaux) ; pendant que K est ouvert le courant de charge s'éteint dans les deux dipôles $K_1 - K_2$ et $K'_1 - K'_2$ disposés en parallèles $\left(\text{d'où } \frac{i}{2} \text{ dans chaque élément du pont}\right)$.

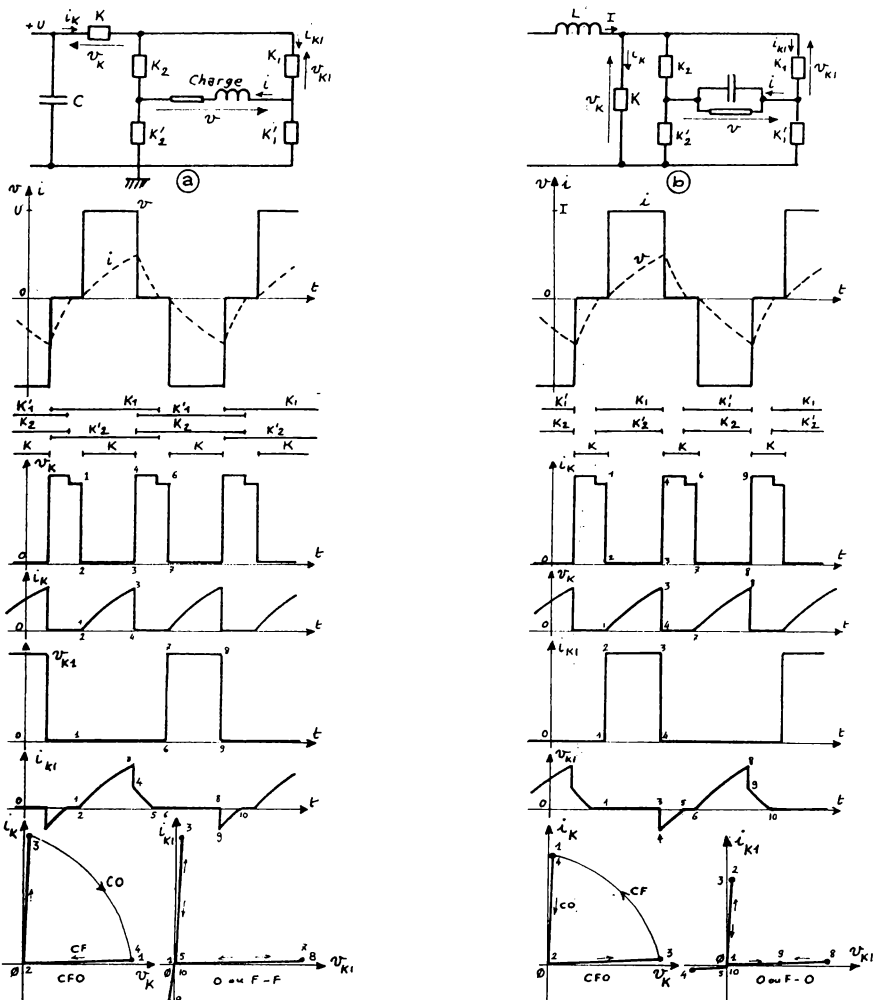


Figure A.III.17

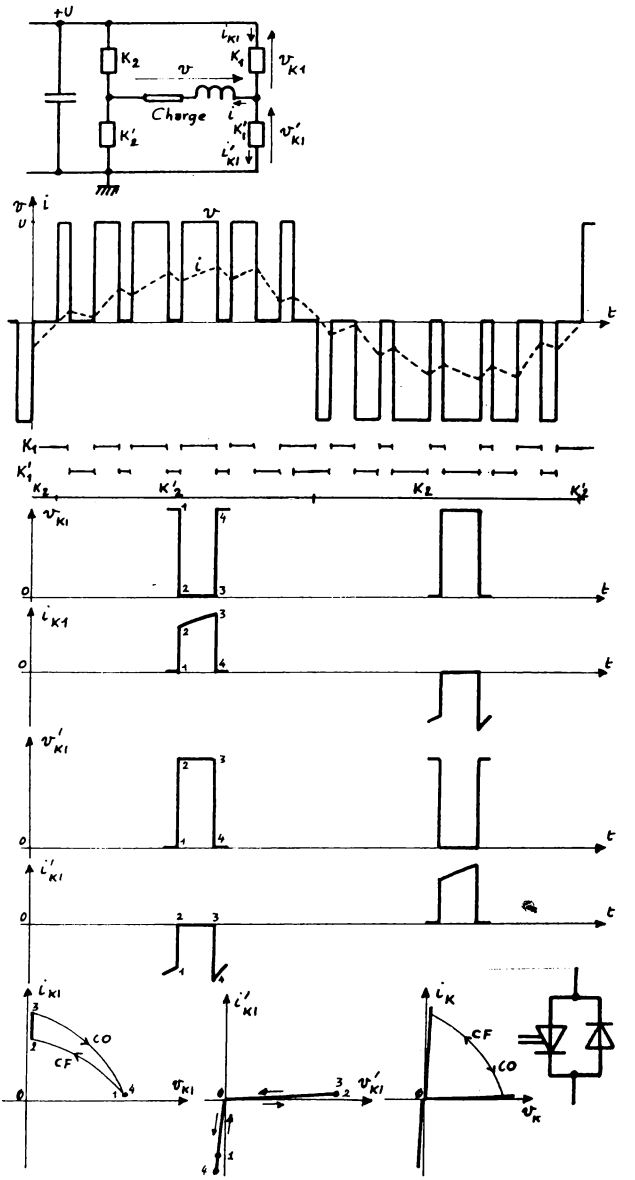


Figure A.III.18

On suppose que $i(t)$ s'annule rapidement (charge oscillante) et qu'à son extinction les interrupteurs du pont se bloquent spontanément, supportent la totalité de la tension de la source, provoquant la fermeture naturelle de K (si son courant de fuite est supérieur à celui du pont ouvert). La commande judicieuse d'un couple d'interrupteurs croisés amorce l'alternance suivante de $v(t)$.

Sans entrer plus avant dans le détail on voit que K est essentiellement un thyristor dual (placé hors du pont, ses contraintes seront différentes de celles des éléments d'un pont tout FCO-F) tandis que le pont est constitué de thyristors (se fermant à courant nul donc sans pertes de commutation) et de diodes anti-parallèles.

On pourrait commander aussi la fermeture du pont au moyen du même élément K (figure **A.III.17**) qui est alors un interrupteur CFO : la transition 1-2 est bien une fermeture forcée (cas de la figure **A.III.17.a**) car la charge inductive a un courant initial nul. Les éléments du pont ne commutent que spontanément mais doivent fonctionner à l'état ouvert ou à l'état fermé en direct : des thyristors commandés par des trains d'impulsions judicieux réalisent ces fonctions.

On analyserait de façon duale les commutateurs de courant des figures **A.III.16**.b et **A.III.17**.b.

En pratique, on a disposé en cascade un hacheur et un pont onduleur synchrones.

c. Onduleur à modulation de largeur d'impulsion

On se limite toujours à l'étude d'un onduleur monophasé en pont, les conditions de fonctionnement ayant plus d'influence sur le choix des interrupteurs que le montage lui-même.

Une commande particulière des interrupteurs (cf. le diagramme de conduction de K_1, K_1', K_2, K_2' porté sur la figure **A.III.18**) permet d'améliorer la forme des signaux de sortie (réduction du taux d'harmoniques du courant de charge). On se contentera ici d'établir la nature des interrupteurs nécessaires.

Le demi-pont $K_1 - K_1'$ provoque le découpage désiré de la tension de sortie. Pendant l'alternance positive de $i(t)$, K_1 doit être commandé à l'ouverture et à la fermeture tandis que K_1' est une diode inverse (O-F). Les rôles de K_1 et K_1' sont permutés lors de l'alternance négative et donc, en conclusion, K_1 et K_1' sont décrits par : CFO-F. Ce sont les caractéristiques d'un transistor dual (transistor, ou dipôle équivalent, et diode anti-parallèle).

Les contraintes imposées à K_2 et K_2' sont moindres : des thyristors (OCF-F) suffisent dans le cas de figure analysé.

Sur charge « tension » le montage dual utiliserait :

- pour K_1 et K_1' des interrupteurs CFO-O (« transistors ») ;
- pour K_2 et K_2' des éléments FCO-O (cf. figure **A.III.19**).

On montrerait aisément qu'il est possible d'obtenir une modulation de largeur d'impulsion symétrique (v prenant uniquement les valeurs + U et − U, dans le cas d'un onduleur de tension, ou i commutant entre + I et − I pour un onduleur de courant) au moyen des montages ⓒ et ⓓ de la figure **A.III.19**. La même figure indique les formes d'onde de v et i associées au montage ⓒ (qui ont même allure que leurs duales i et v pour le convertisseur de la figure ⓓ) et le diagramme de conduction des interrupteurs de ces onduleurs.

REMARQUE. – On pourrait chercher à simplifier les fonctions attendues des interrupteurs de tous ces montages (MLI symétrique ou dissymétrique) en affectant, comme on l'a proposé sur les figures **A.III.16** et **A.III.17**, les commutations forcées à un seul interrupteur câblé en série entre la source et le pont onduleur de tension (en parallèle dans le cas dual d'un commutateur de courant).

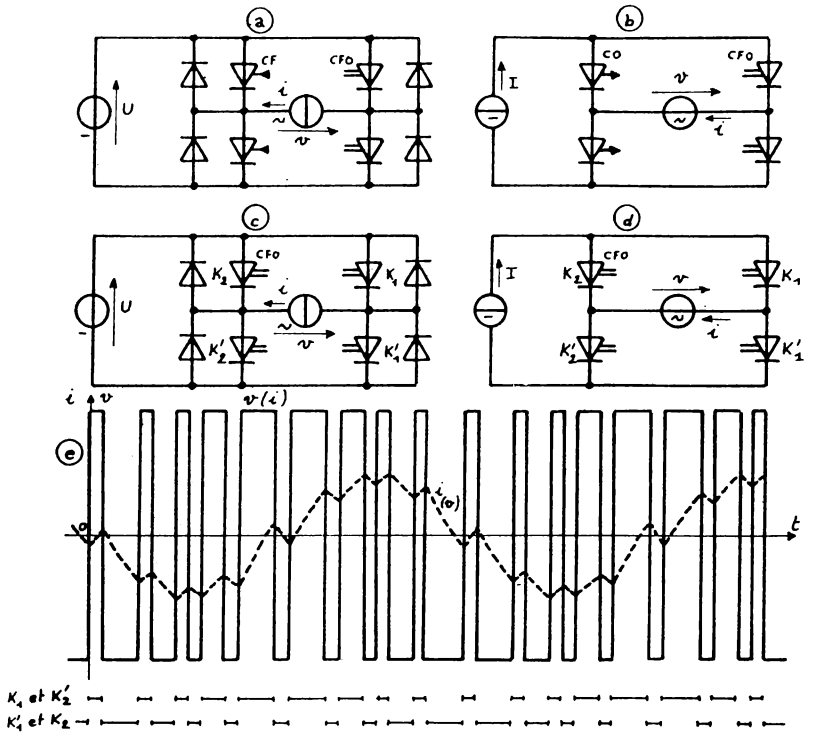


Figure A.III.19

4. **Onduleurs non autonomes (ou onduleurs assistés)**

Ils sont destinés à transférer de l'énergie depuis un réseau ou un générateur continu (unidirectionnel en tension ou en courant) vers un réseau alternatif alimenté par d'autres générateurs qui imposent donc certaines grandeurs de sortie (fréquence, tension alternative ou courant de charge).

a. Montages monophasés

Si le réseau de charge impose une tension $v(t)$ sinusoïdale (de pulsation ω) la source doit supporter des discontinuités de la tension $u(t)$; d'où une bobine L_f et on admet pour simplifier que l'alimentation se comporte comme un générateur de courant constant I.

Le réglage du flux d'énergie transférée s'effectue en décalant l'onde du courant de sortie $i(t)$ par rapport à $v(t)$; en effet, la puissance développée à la sortie s'exprime : $P_s = V \cdot I_f \cdot \cos\varphi_f$ où V est la valeur efficace de $v(t)$, I_f celle de la composante fondamentale $i_f(t)$ de $i(t)$ et φ_f le déphasage de cette composante par rapport à $v(t)$.

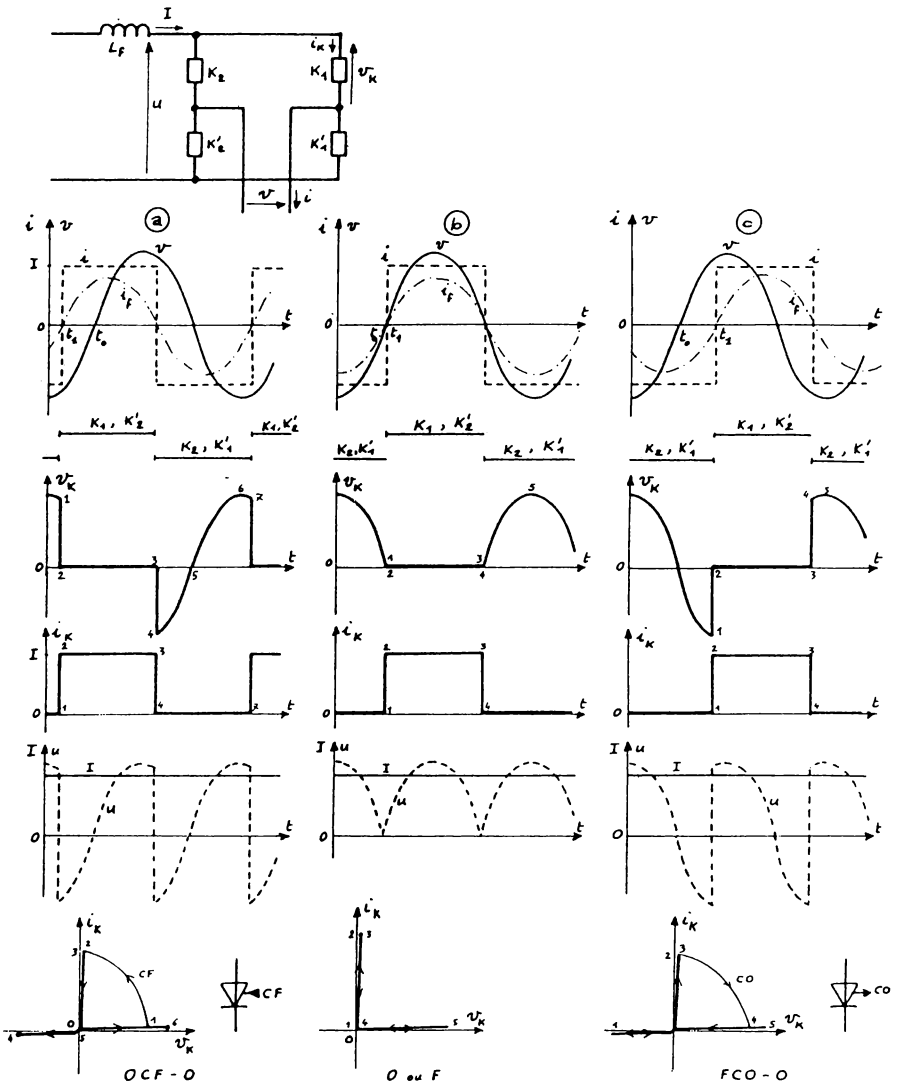


Figure A.III.20

La figure **A.III.20** porte l'analyse des contraintes supportées par les interrupteurs du pont onduleur dans trois cas possibles :

– on désire produire une onde $i(t)$ en avance sur $v(t)$ (figure **A.III.20**.a) ; l'onduleur « absorbe » alors de l'énergie réactive fournie par le réseau de charge ; les interrupteurs du pont sont de caractéristiques OCF-O (« thyristors ») ;

– l'onde fondamentale de $i(t)$ est en phase avec $v(t)$; les éléments du pont doivent pouvoir occuper les états O et F en direct (figure **A.III.20**.b) ;

– l'onde fondamentale $i_f(t)$ est en retard sur $v(t)$ (figure **A.III.20**.c) ; l'onduleur « fournit » de l'énergie réactive au réseau alternatif mais il est constitué de dipôles FCO-O (ThD, thyristor dual en direct).

REMARQUE 1. – Dans le cas général où on utilise des thyristors on ne peut donc réaliser que des ondes $i(t)$ en avance sur $v(t)$. Le réseau alternatif qui constitue la charge doit donc comporter des sources de puissance réactive (alternateurs, batterie de condensateurs) ; la commutation des thyristors de l'onduleur consomme de l'énergie réactive. La mise en service d'onduleurs assistés réalisés avec des interrupteurs FCO-O (ThD) produirait de l'énergie réactive.

REMARQUE 2. – Les formes d'ondes de $v(t)$ et $i(t)$ montrent que le déphasage φ_f de $i_f(t)$ par rapport à $v(t)$ est liée aux dates t_0 et t_1 (passages par zéro en croissant de $v(t)$ et $i(t)$) par la relation : $\varphi_f = \omega(t_1 - t_0)$. φ_f est donc aussi le retard angulaire à la fermeture des interrupteurs du pont onduleur, retard algébrique compté à partir de la date t_0 d'inversion naturelle du signe de $v(t)$. On note que $v(t)$ et $i(t)$ sont exprimés dans la convention de signe des générateurs pour la sortie du pont.

L'étude de la conversion duale (transfert depuis une source de tension continue vers un générateur de courant sinusoïdal) est indiquée sur la figure **A.III.21**. Elle conduit aux conclusions suivantes :

– pour produire une onde de tension en avance sur celle du courant de sortie il faut mettre en œuvre des interrupteurs FCO-F (thyristor dual) ;

– on obtient une onde de tension en retard sur $i(t)$ en utilisant des éléments OCF-F (thyristor plus diode anti-parallèle).

On retrouve le même comportement réactif : un pont commandé à la fermeture ne peut que consommer de l'énergie réactive tandis qu'un montage utilisant des interrupteurs commandés à l'ouverture en fournit.

b. Montages triphasés

Les commutations à réaliser ne dépendent pas du nombre de phases ou du montage ; toutes choses égales par ailleurs (natures de la charge et de la source, comportement réactif de l'onduleur) les montages monophasés et triphasés nécessiteront le même type d'interrupteur.

Dans le cas d'un onduleur non autonome transférant de l'énergie à un réseau triphasé de tensions on peut résumer ainsi les résultats :

– pour que la composante fondamentale $i_{1_f}(t)$ de $i_1(t)$ soit en avance sur $v_1(t)$, soit :

$$\varphi_1 = \omega(t_1 - t_0) < 0$$

(cas de la figure **A.III.22**.a) il faut des interrupteurs de caractéristiques OCF-O (thyristors) ;

– la composante $i_{1_f}(t)$ est en retard sur $v_1(t)$, c'est-à-dire que le déphasage φ_1 est positif, lorsque les éléments du pont sont décrits par les fonctions FCO-O (ThD) ; c'est le cas présenté sur la figure **A.III.22**.b.

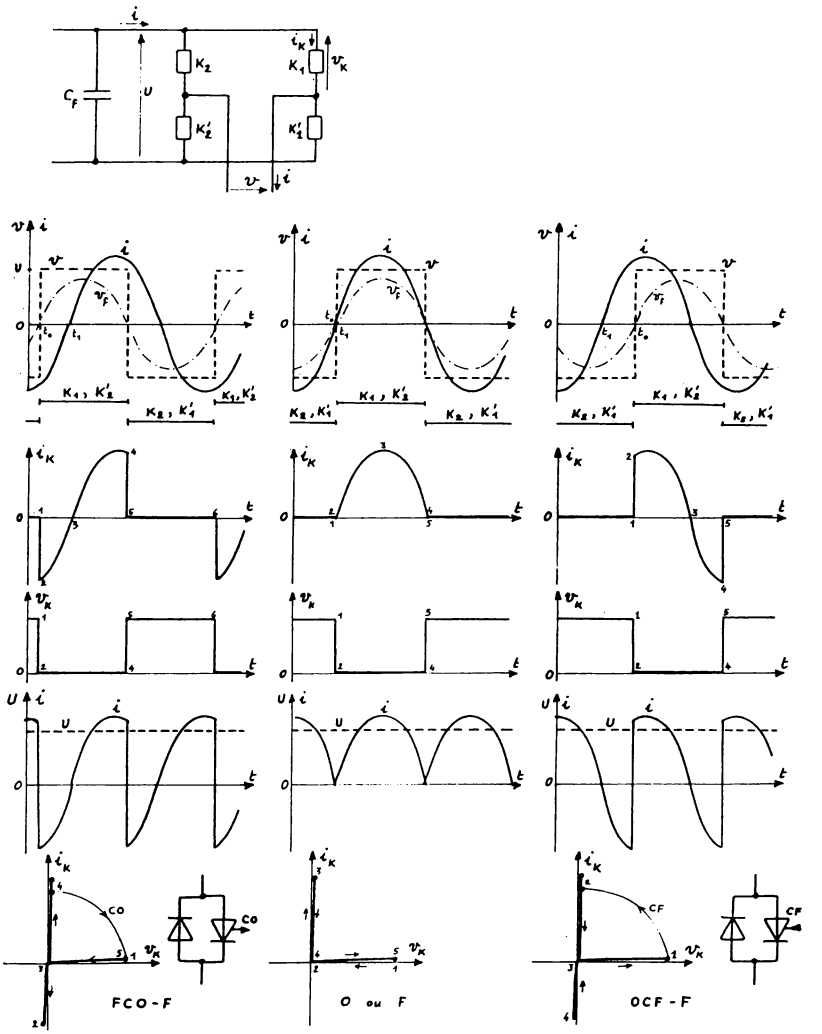


Figure A.III.21

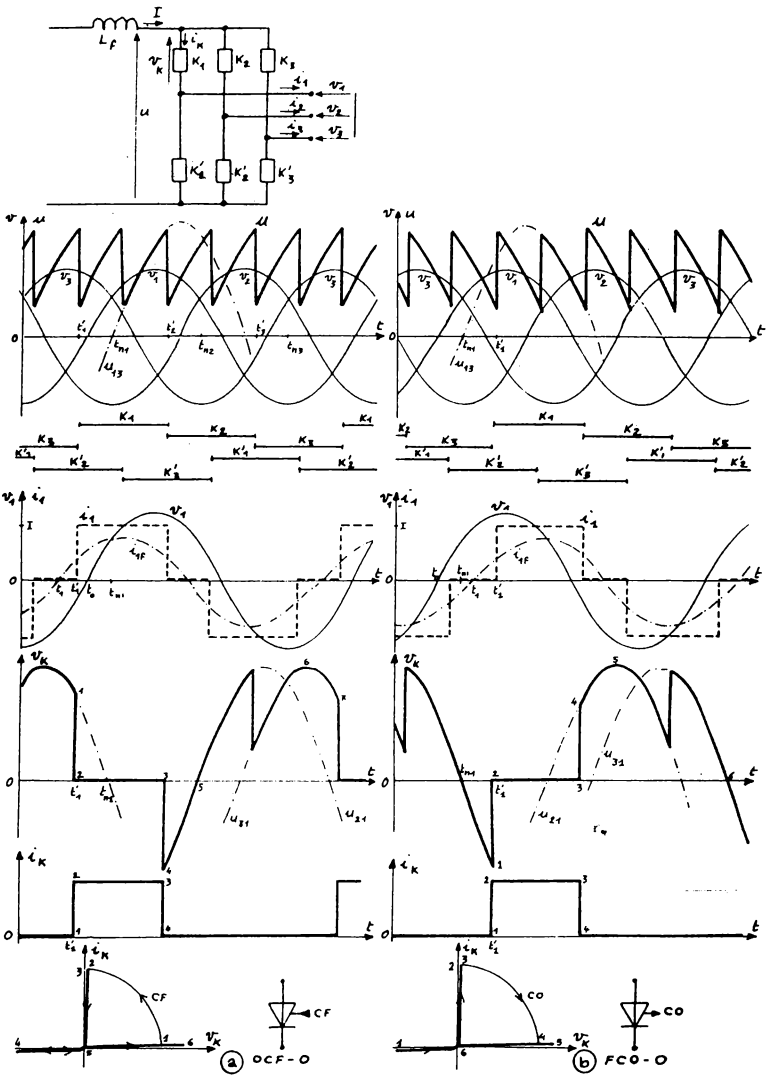


Figure A.III.22

On note que le déphasage φ_1 de i_{1_f} par rapport à v_1 s'exprime aussi :

$$\varphi_1 = \omega (t_1 - t_0) = \omega (t'_1 - t_{n_1})$$

où t'_1 est la date de fermeture de K_1 $\left(t'_1 = t_1 + \frac{T}{12}\right.$ car il s'écoule $\frac{T}{6}$ entre l'ouverture de K'_1 et la fermeture de $K_1\Big)$ et t_{n_1} la date de l'instant où $v_1(t)$ et $v_3(t)$ sont égales $\left(\right.$dans le cas d'un système triphasé direct ; $t_{n_1} = t_0 + \frac{T}{12}\Big)$. On peut donc encore désigner φ_1 par « retard angulaire à la fermeture des interrupteurs », à condition de considérer la date t_{n_1} comme référence (dans le cas de K_1) ; cette date joue bien un rôle important puisque la tension $v_K(t)$ aux bornes de K_1 passe par zéro en changeant de signe à cet instant. Donc :

- après t_{n_1} on ne pourrait plus fermer un OCF-O (thyristor) car il serait sous tension inverse ;
- avant t_{n_1} un FCO-O (ThD) se fermerait naturellement car il serait sous tension directe :

REMARQUE 1. – Nous pourrions étudier de même le fonctionnement d'un commutateur triphasé de courants alimenté par une source continue de tension ; nous constaterions la généralisation des résultats obtenus en monophasé. Plus généralement, tous les montages onduleurs sont susceptibles d'être des onduleurs non autonomes, à condition d'être en charge sur un réseau alternatif imposant la fréquence et la tension (ou le courant). Les caractéristiques des interrupteurs à mettre en œuvre dépendent des conditions de fonctionnement (comportements de la source et de la charge, déphasage choisi ou imposé) et non du schéma du montage.

REMARQUE 2. – Nous n'avons étudié que des montages, monophasés ou triphasés, dont les interrupteurs fonctionnent de façon symétrique : même durée de conduction pour tous les éléments, même retard à la fermeture ou à l'ouverture.

REMARQUE 3. – L'analyse comparée des fonctionnements d'un même montage de principe (pont monophasé, par exemple), soumis aux mêmes contraintes (source continue de courant, charge alternative de tension) et travaillant en onduleur autonome (figure **A.III.14**) ou non autonome (figure **A.III.20**) permet quelques observations générales :

– des comportements réactifs identiques (onde fondamentale de la tension alternative en retard sur celle du courant) sont obtenus pour un même type d'interrupteur (OCF-O dans le cas analysé) ;

– le comportement réactif d'un onduleur assisté est fonction des interrupteurs qu'il utilise (onde de courant en retard sur celle de la tension si on emploie des éléments FCO-O), à condition que le réseau de charge le permette, tandis que l'onduleur autonome ne peut développer à sa sortie que la puissance réactive attendue par la charge (essentiellement capacitive dans l'exemple choisi) ;

– la commande d'un onduleur autonome définit la fréquence de travail et éventuellement le décalage ou la modulation des impulsions ; celle d'un onduleur non autonome doit régler le retard algébrique de l'onde de courant sur celle de la tension de sortie, imposée par le réseau récepteur ; elle n'a pas d'effet sur la fréquence, imposée par la tension de sortie, et doit être synchrone de cette dernière ;

– le chronogramme et la valeur moyenne de la grandeur d'entrée non fixée par la source (ici $u(t)$ puisqu'on a un générateur de courant) dépendent de la charge et de la commande de l'onduleur.

5. Redresseurs

But : produire des grandeurs de sortie (tension, courant) unidirectionnelles (ou plus rigoureusement de valeurs moyennes non nulles) à partir de grandeurs alternatives.

Redresseurs et onduleurs effectuent des conversions inverses. Tous les montages onduleurs peuvent donc en principe devenir redresseurs grâce à un choix judicieux des interrupteurs utilisés et du mode de commande.

a. Redressement monophasé

Dans le cas d'une source de tension $v(t)$ sinusoïdale (de pulsation ω) et d'un récepteur inductif on peut proposer les schémas de principe de la figure **A.III.23**.

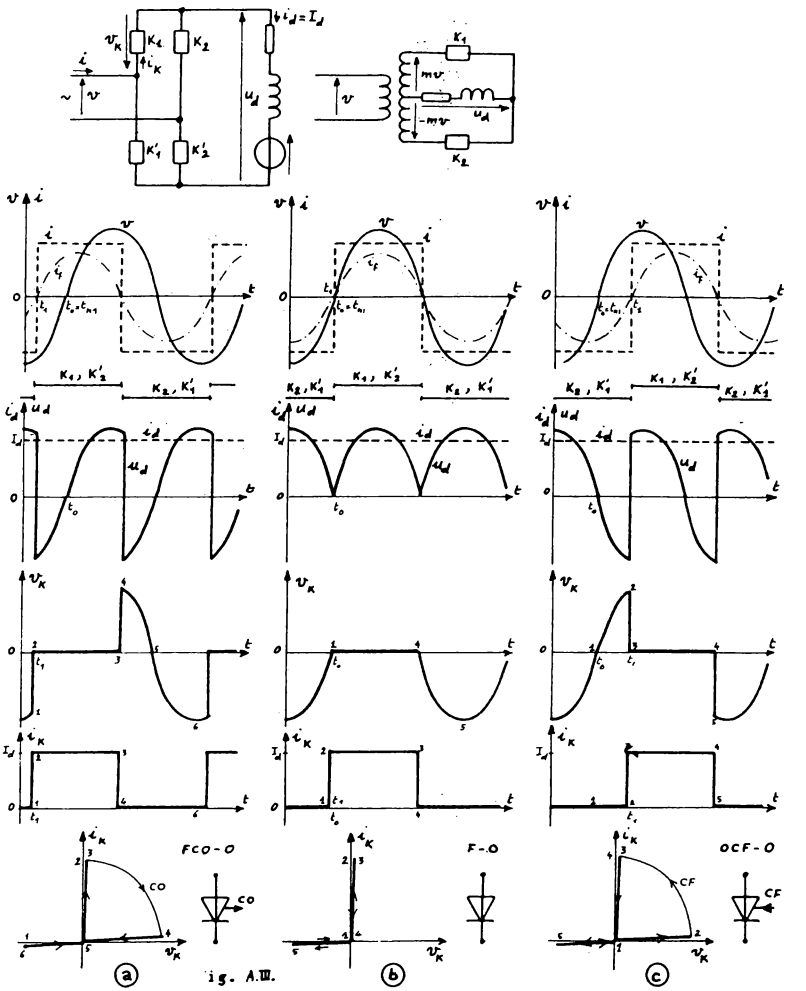


Fig. A.III.

Figure A.III.23

L'étude du pont redresseur et des interrupteurs qui le composent, en supposant K_1 et K'_2 fermés simultanément et de façon complémentaire à K_2 et K'_1, permet d'établir les chronogrammes de la même figure en considérant que :

– si K_1 et K'_2 fermés, K'_1 et K_2 ouverts on a : $u_d = v$, $i = I_d$, $v_K = 0$ et $i_K = I_d$;

– si K_1 et K'_2 ouverts, K'_1 et K_2 fermés : $u_d = -v$, $i = -I_d$, $v_K = v$ et $i_K = 0$.

La valeur moyenne U_d de la tension de sortie $u_d(t)$ dépend de la situation de l'instant de fermeture t_1 de K_1 et K'_2 par rapport au début t_0 de l'alternance positive de $v(t)$. On peut distinguer trois cas de figure :

– la valeur moyenne U_d est maximale et constante (si V, valeur efficace de $v(t)$, est constante) lorsque t_1 et t_0 sont confondus ; le pont est alors réalisé avec quatre diodes (cf. figure **A.III.23.b**) ;

– la valeur moyenne U_d peut être réglée en commandant les ouvertures de K_2 et K'_1 en avance sur la date $t_0 = t_{n_1}$ (que l'on désignera par « date de fermeture naturelle » de K_1 et K'_2 car des diodes s'enclenchent spontanément à cet instant-là) et les interrupteurs à mettre en œuvre sont décrits par les fonctions FCO-O (figure **A.III.23.a**) ;

– on peut aussi régler U_d en fermant K_1 et K'_2 en retard sur t_{n_1} (voir figure **A.III.23.c**) et il faut pour cela des éléments OCF-O (thyristors).

On note que le retard angulaire α à la fermeture des interrupteurs, défini par : $\alpha = \omega(t_1 - t_{n_1})$ (où ω est la pulsation de $v(t)$) est identique au déphasage du fondamental $i_f(t)$ de $i(t)$ par rapport à la tension $v(t)$; par action sur la valeur de α on règle donc la puissance active $VI_f \cdot \cos\alpha$ absorbée par le redresseur et donc transmise, aux pertes près, à la charge.

L'étude comparée de l'onduleur non autonome (figure **A.III.20**) et du redresseur (figure **A.III.23**) soumis aux mêmes contraintes externes (dipôle « courant » côté unidirectionnel, dipôle « tension » côté alternatif) montre que :

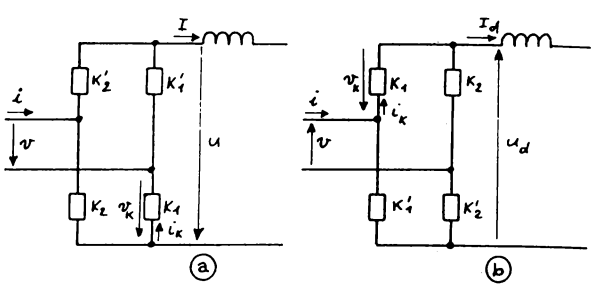


Figure A.III.24

– le schéma de principe du montage est le même ; cf. la figure **A.III.24** où l'on a reproduit les schémas des convertisseurs analysés (onduleur assisté en **A.III.24.a**, redresseur en **A.III.24.b**) ainsi que les conventions adoptées pour exprimer les grandeurs électriques d'entrée et de sortie ;

– l'indentification des interrupteurs électroniques à utiliser en fonction des conditions de fonctionnement choisies peut se résumer en un tableau (figure **A.III.25**) en remarquant que φ_f (déphasage de $i_f(t)$ par rapport à $v(t)$ dans la convention des générateurs) et α (déphasage de $i_f(t)$ dans la convention des récepteurs) sont liés par : $\alpha = \varphi_f + \pi$;

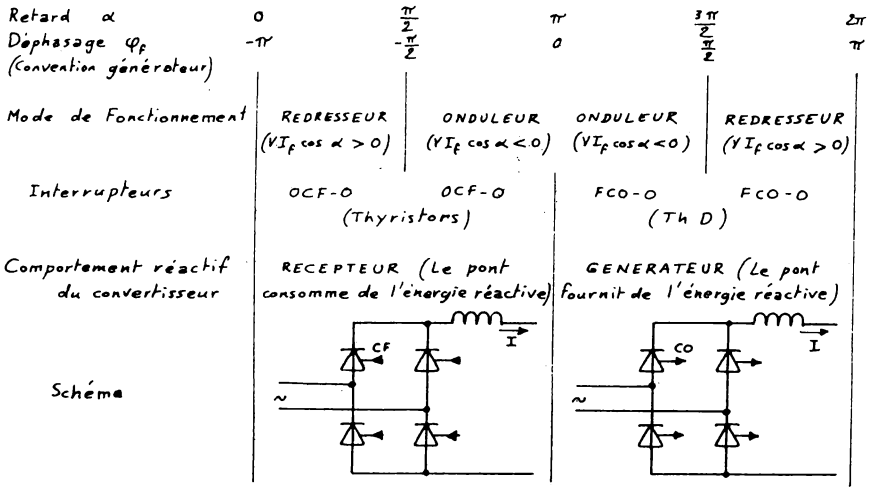


Figure A.III.25

Ce tableau indique que :

– un pont d'interrupteurs identiques commandés de façon symétrique disposé entre deux dipôles réversibles (susceptibles de fournir ou de recevoir de l'énergie), de comportements duaux, peut fonctionner en redresseur ou en onduleur et passer continûment d'un rôle à l'autre ;

– un pont tout thyristors (OCF-O) doit être commandé avec un retard α sur l'amorçage naturel compris entre O et π et consomme dans tous les cas de l'énergie réactive ;

– un montage tout ThD (FCO-O, interrupteur commandé à l'ouverture en direct, ouvert en inverse) a un retard angulaire α à la fermeture compris entre π et 2π (mais c'est l'ouverture qui est commandée avec un retard angulaire compris entre π et 2π par rapport à l'ouverture naturelle) et il fournit toujours de l'énergie réactive au réseau alternatif.

REMARQUE 1. – Comme on l'a montré dans le cas des onduleurs assistés le fonctionnement d'un redresseur dans des conditions duales (source alternative de courant, récepteur continu de tension) implique la réalisation d'un convertisseur dual, c'est-à-dire :

– formé d'interrupteurs OCF-F (thyristors et diodes anti-parallèles) si on désire que l'onde fondamentale de la tension d'entrée soit en avance sur l'onde du courant à redresser ; le pont consomme alors de l'énergie réactive ;

– utilisant des éléments FCO-F (thyristors duaux) si on veut produire à l'entrée une onde de tension en retard sur celle du courant ; le redresseur fournit alors de l'énergie réactive à la source alternative.

REMARQUE 2. – On n'a étudié que des montages dont les interrupteurs sont tous commandés avec le même retard (réglable) par rapport à leur fermeture (ou ouverture) naturelle respective.

On peut réduire les contraintes imposées aux éléments du redresseur en faisant commuter naturellement la moitié du pont.

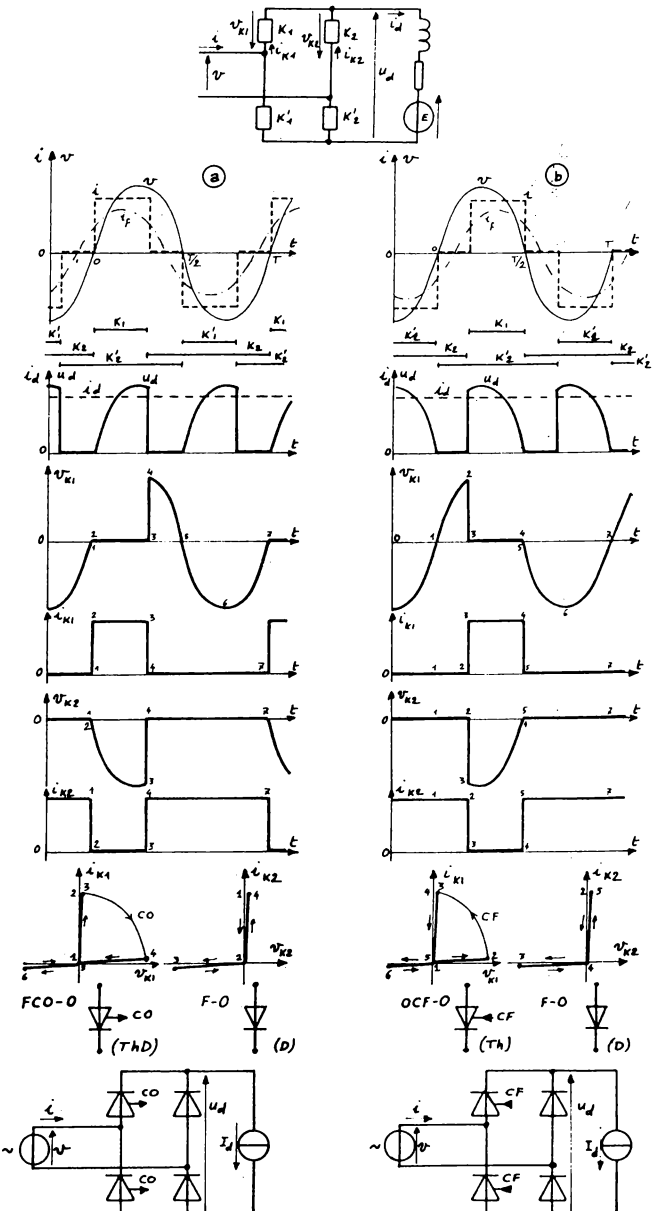


Figure A.III.26

La figure **A.III.26** analyse le fonctionnement d'un redresseur monophasé en pont dont deux dipôles (K_2 et K'_2 par exemple, mais on aurait pu choisir K_1 et K_2, ou K'_1 et K'_2, ou K_1 et K'_1) commutent spontanément ; le demi-pont $K_2 - K'_2$ commute naturellement à l'ouverture dans le cas d'un déphasage φ_f négatif $\left(K'_2 \text{ s'ouvre à } \frac{T}{2},\ K_2 \text{ s'ouvre à } T\right.$; cf. figure **A.III.26.a**$\left.\right)$ ou à la fermeture dans le cas d'un déphasage φ_f positif $\left(K'_2 \text{ se ferme à O, } K_2 \text{ à } \frac{T}{2}\right.$; voir figure **A.III.26.b**$\left.\right)$.

Les règles de conduction des éléments du pont sont conservées : l'ouverture d'un interrupteur s'accompagne de la fermeture de celui qui assure la continuité du courant de charge (K_1 s'ouvre quand K_2 se ferme, et réciproquement, même chose pour K'_1 et K'_2) ; pour produire une onde de courant $i(t)$ en avance sur $v(t)$, cas de la figure **A.III.26.a**, il faut ouvrir K_1 et K'_1 avant l'ouverture naturelle $\left(\frac{T}{2}\right.$ pour K_1, T pour $K'_1\left.\right)$; l'onde de courant est en retard sur $v(t)$ si on ferme K_1 et K'_1 après les dates de fermeture naturelle $\left(\text{O pour } K_1, \frac{T}{2} \text{ pour } K'_1\right)$.

L'identification des composants à mettre en œuvre dans ces redresseurs conduit aux courbes et aux montages de la figure **A.III.26.** Comme il était prévisible par construction, les éléments du demi-pont $K_2 - K'_2$, à commutation naturelle, sont des diodes. Les interrupteurs K_1 et K'_1 ont même nature que ceux utilisés dans un pont redresseur complet de mêmes conditions de fonctionnement : FCO-O (ThD) pour produire un courant $i(t)$ en avance sur $v(t)$, OCF-O (Th) pour avoir $i(t)$ en retard sur $v(t)$.

On remarque que la tension de sortie $u_d(t)$ ne peut être que positive (K_2 et K'_2 sont fermés en direct), ainsi que l'intensité du courant de charge $i_d(t)$ (tous les éléments du pont sont ouverts en inverse) ; la puissance fournie à la charge continue : $P_d = \frac{1}{T}\int_0^T u_d \cdot i_d \cdot dt$ ne peut donc être que positive et le montage n'est pas réversible.

b. Montages polyphasés

On peut facilement généraliser au cas de grandeurs alternatives polyphasées les montages prévus en monophasé. On montrerait, comme pour les onduleurs, que les caractéristiques des interrupteurs à utiliser ne dépendent pas du montage ou du nombre de phases ; elles ne sont fonction que des conditions de fonctionnement : natures de la charge et de la source, « déphasage » des courants alternatifs par rapport aux tensions simples correspondantes.

On ne contentera ici de vérifier cette propriété dans quelques cas de redresseurs triphasés.

α. Redressement simple

On nomme ainsi un redresseur associant un interrupteur statique à chaque source monophasée.

Pour redresser un système triphasé de tensions sinusoïdales v_1, v_2, v_3 de pulsation ω et de période T, les trois dipôles série « tension simple-interrupteur » sont disposés en parallèle aux bornes de la charge inductive. Il est exclu que deux interrupteurs puissent être fermés simultanément car deux tensions d'un système triphasé ne sont égales qu'à des instants discrets. Si la conduction en sortie est ininterrompue, chaque interrupteur doit donc être fermé pendant un tiers de la période T et ouvert pendant deux tiers de cette période.

La figure **A.III.27** analyse un redresseur simple de tensions triphasées et montre que les interrupteurs à mettre en œuvre dépendent du diagramme de conduction choisi :

– le fondamental de l'onde d'un courant de phase est en retard sur la tension simple correspondante lorsqu'on emploie des dipôles OCF-O (cf. figure **A.III.27.a**) ;

– le fondamental de $i_1(t)$ est en avance sur $v_1(t)$ lorsque le redresseur est composé de FCO-O (figure **A.III.27.b**).

On retrouve qu'un montage à thyristors consomme de l'énergie réactive alors qu'un redresseur utilisant des éléments commandés à l'ouverture restitue de l'énergie réactive au réseau alternatif d'alimentation.

On remarque que la date de fermeture naturelle de K_1, notée t_{n_1}, est celle de l'instant où $v(t)$ devient la plus grande des trois tensions alternatives ; en effet, la tension v_K devient positive à la date t_{n_1}. De même, la date t'_{n_1} où v_K devient négative est celle de la date d'ouverture naturelle de K_1.

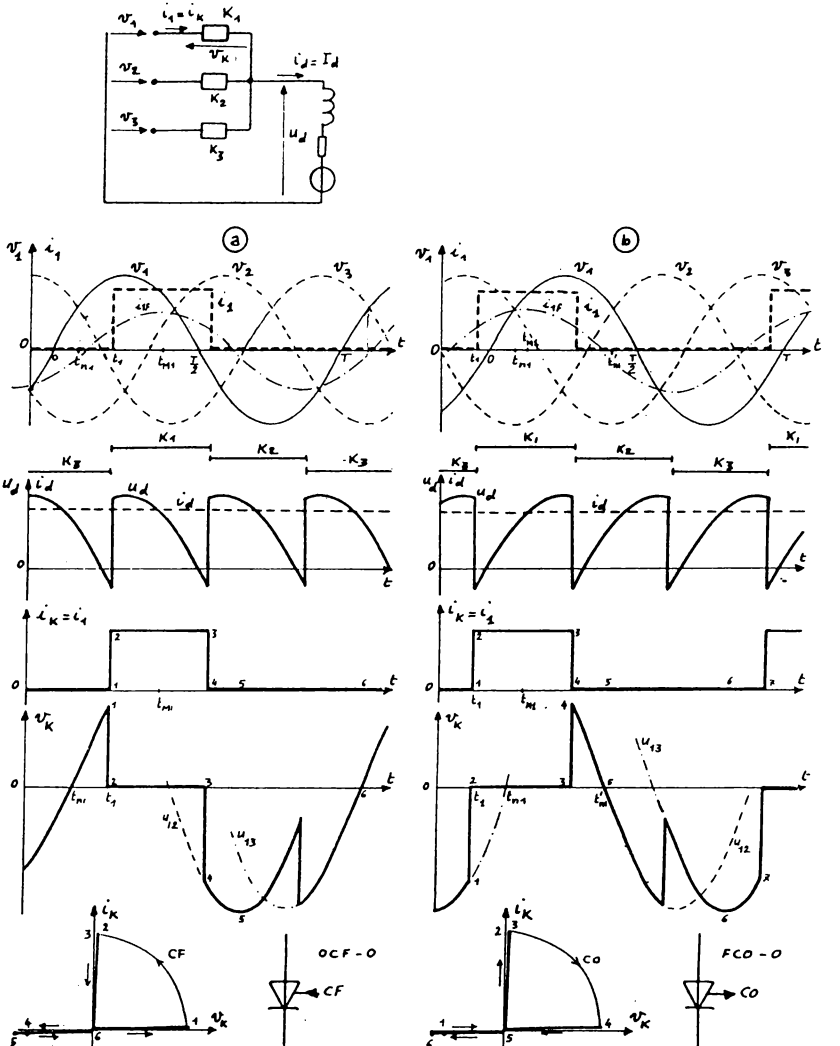


Figure A.III.27

On remarque encore que le retard angulaire à la fermeture des interrupteurs :

$\alpha = \omega \cdot (t_1 - t_{n_1}) = \omega \cdot \left(t_1 - \frac{T}{12}\right)$ $\left(\text{car } t_{n_1} = \frac{T}{12} \text{ dans le cas de la figure}\right)$ est égal au déphasage du fondamental de $i_1(t)$ par rapport à $v_1(t)$:

$$\varphi = \omega \cdot \left(t_{M_1} - \frac{T}{4}\right) = \omega \cdot \left(t_1 + \frac{T}{6} - \frac{T}{4}\right) = \omega \cdot \left(t_1 - \frac{T}{12}\right) = \alpha$$

(où t_{M_1} est la date centrale de l'intervalle de conduction de K_1).

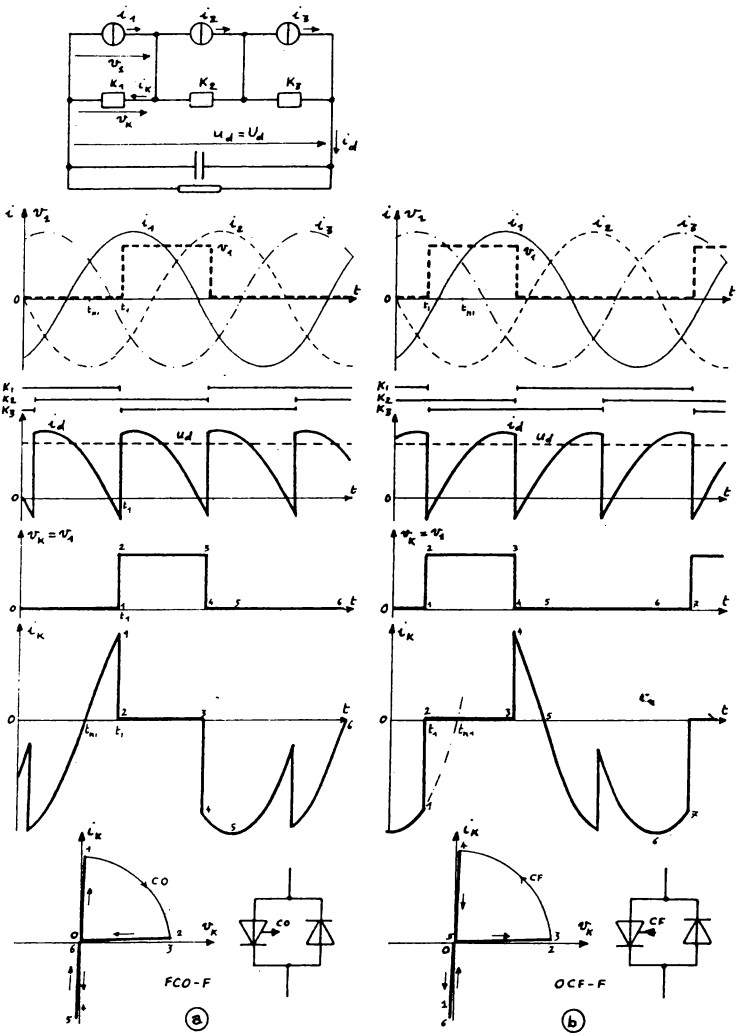


Figure A.III.28

Le fonctionnement d'un redresseur simple de courants triphasés débitant dans un récepteur capacitif implique un schéma dual du précédent (cf. figure **A.III.28**) et des interrupteurs duaux :

– diodes en inverse (O-F) pour que la valeur moyenne de $i_d\ (t)$ soit maximale ;

– interrupteurs FCO-F (thyristors duaux) pour avoir des tensions d'entrée en retard sur les courants (fourniture d'énergie réactive à la source) ;

– interrupteurs OCF-F (thyristors et diodes anti-parallèles) pour avoir des tensions d'entrée en avance sur les intensités correspondantes (d'où consommation d'énergie réactive ; figure **A.III.28.b**).

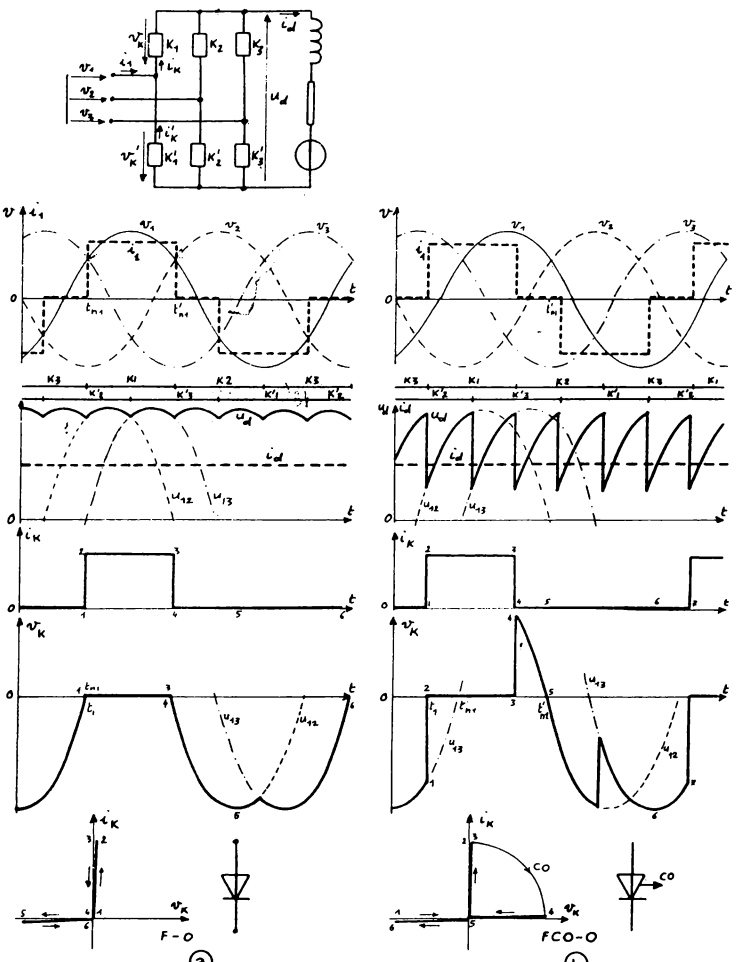


Figure A.III.29

β. Redressement double

Chaque élément monophasé de la source est associé à deux interrupteurs.

Le montage en pont de la figure **A.III.29** réalise ce but dans le cas d'un générateur triphasé de tensions et d'un récepteur de courant. On observe la généralisation des propriétés établies dans le cas d'un pont monophasé :

– la valeur moyenne U_d de la tension redressée est maximale (à valeur efficace constante des tensions d'entrée) lorsque $u_d\ (t)$ est la succession des sommets des tensions composées d'alimentation (figure **A.III.29**.a) ; les éléments du pont sont des diodes (F-O) et leur date de fermeture (ou d'ouverture) est dite date de fermeture (ou d'ouverture) naturelle : t_{n_1} est la date de fermeture naturelle de K_1, $t'_{n_1}\left(t_{n_1} + \frac{T}{3}\right)$ est sa date d'ouverture naturelle ;

– on peut régler la valeur moyenne U_d en commandant les interrupteurs en avance par rapport à leur conduction naturelle (figure **A.III.29**.b) ; les ondes de courants d'entrée sont en avance sur les tensions simples correspondantes, le pont fournit de l'énergie réactive à la source et est composé d'éléments FCO-O (ThD) ;

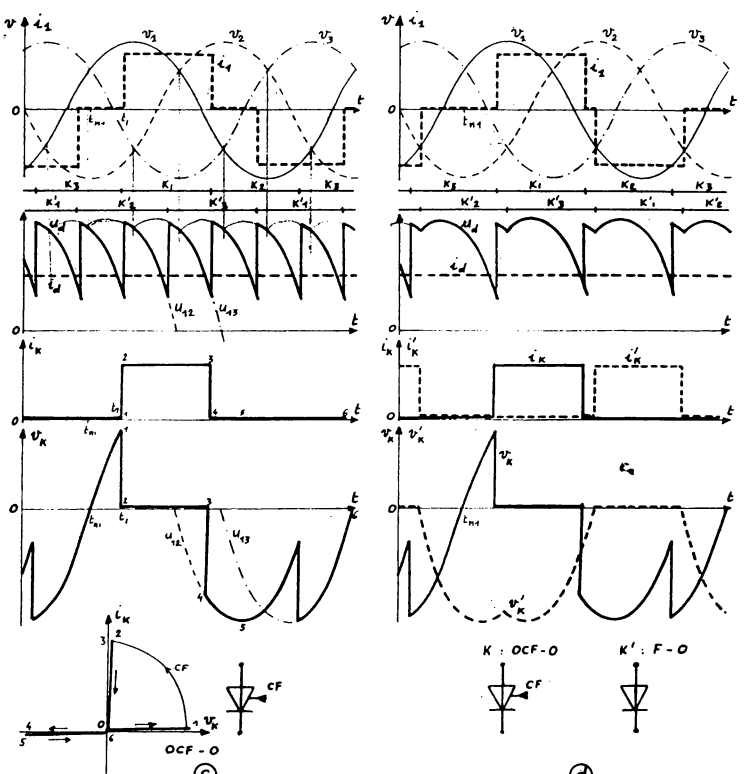


Figure A.III.29 *(bis)*

– si on commande les interrupteurs en retard sur leur conduction naturelle (figure **A.III.29**.c) le fondamental de i_1 (t) est en retard sur v_1 (t), le pont consomme de l'énergie réactive et utilise des thyristors (OCF-O) ;

– on peut laisser commuter spontanément la moitié du pont (par exemple K'_1-K'_2-K'_3, ou bien K_1-K_2-K_3, mais il faut répartir de façon symétrique sur les trois phases le déséquilibre introduit) et commander l'autre moitié pour régler la valeur de U_d. Le commutateur fonctionnant naturellement sera composé de diodes tandis que les interrupteurs du commutateur commandé seront des thyristors si on produit des courant d'entrée en retard sur les tensions correspondantes (figure **A.III.29**.d), des ThD (FCO-O) si on veut obtenir des courants en avance.

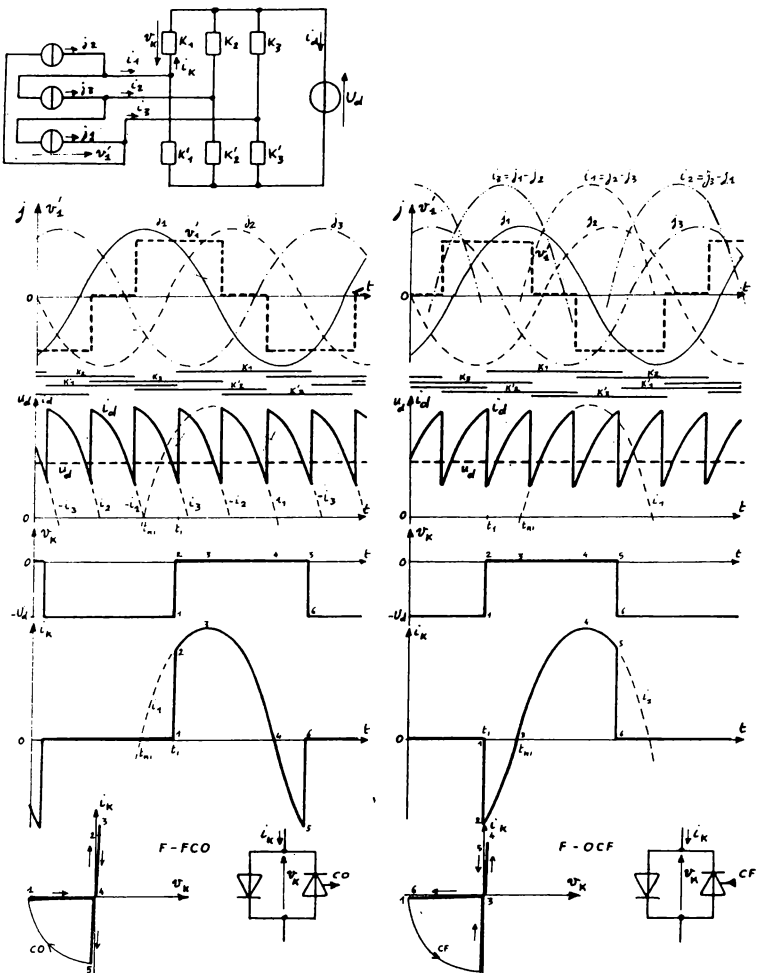


Figure A.III.30

Dans le cas dual d'une source de courants triphasés j_1, j_2, j_3, de pulsation ω et de période T, le redresseur dual a l'allure du schéma de la figure **A.III.30**. La continuité de u_d (t), que l'on supposera toujours strictement positive, interdit à deux interrupteurs de même numéro d'être fermés simultanément (si K_1 et K'_1 sont fermés on a : $u_d = 0$) cependant que la continuité des courants i_1, i_2, i_3 ($i_1 = j_2 - j_3$, etc.) impose qu'à chaque instant un interrupteur de chaque branche soit fermé (K_1 ou bien K'_1, etc.) ; on en déduit que chaque élément du pont est fermé pendant $\frac{T}{2}$, la date t_{n_1} de fermeture naturelle de K_1 étant celle de l'instant où l'intensité i_1 (t) devient positive.

D'où les diagrammes de conduction des interrupteurs lorsqu'on retarde leur fermeture (figure **A.III.30**.a) ou lorsqu'on l'avance (figure **A.III.30**.b) ; on établit les formes d'ondes représentées en remarquant que :

– il y a à chaque instant un commutateur dont un seul interrupteur est fermé : c'est lui qui fixe l'intensité du courant de sortie i_d (t) ; par exemple, lorsque K_1 est fermé et K_2 et K_3 ouverts (d'où : $K'_1 = 0$, $K'_2 = K'_3 = 1$) on a : $i_d = i_1$;

– la tension v'_1 (t) aux bornes d'un élément monophasé du générateur se déduit de :

$$v'_1 = U_d \quad \text{si} \quad K_3 = K'_2 = 1$$
$$v'_1 = -U_d \quad \text{si} \quad K'_3 = K_2 = 1$$
$$v'_1 = 0 \quad \text{si} \quad K_2 = K_3 = 1 \quad \text{ou} \quad K'_2 = K'_3 = 1$$

– les courbes v_K (t) et i_K (t) se construisent ainsi :

lorsque K_1 est fermé : $v_K = 0$ et $i_K = i_1$ (car K'_1 est ouvert)
lorsque K_1 est ouvert : $i_K = 0$ et $v_K = -U_d$ (car K'_1 est fermé).

Dans le premier cas l'onde de tension v'_1 (t) d'un générateur de courant est en retard par rapport à l'onde de courant associée j_1 (t), le pont fournit de l'énergie réactive à la source, mais les éléments du pont sont décrits par FCO-F (thyristors duaux).

Dans le second cas le fondamental de v'_1 (t) est en avance sur j_1 (t), le redresseur consomme de l'énergie réactive et utilise des dipôles OCF-F (thyristors plus diodes anti-parallèles).

6. Gradateurs et cycloconvertisseurs

Leur objectif est de produire des grandeurs alternatives, de valeurs efficaces V_2 et I_2 et de fréquence f_2, à partir de grandeurs d'entrée alternatives de valeurs efficaces V_1 et I_1 et de fréquence f_1.

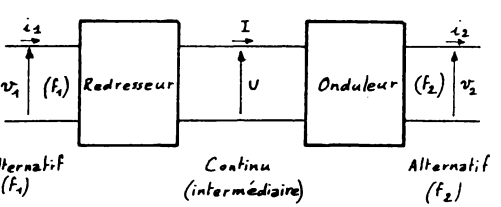


Figure A.III.31

On peut parvenir à ce but en disposant en cascade un redresseur, qui transformera les grandeurs d'entrée en grandeurs unidirectionnelles, et un onduleur, qui générera les grandeurs de sortie à partir de ces grandeurs intermédiaires. Un tel choix ramène à l'analyse, effectuée plus haut, des redresseurs et onduleurs.

On ne s'intéressera dans ce chapitre qu'aux convertisseurs remplissant directement le contrat proposé, sans passer par des grandeurs de fréquence intermédiaire. On nomme gradateurs les dispositifs qui ne modifient pas la fréquence ($f_2 = f_1$) et cycloconvertisseurs ceux qui opèrent un changement de fréquence ($f_2 \neq f_1$).

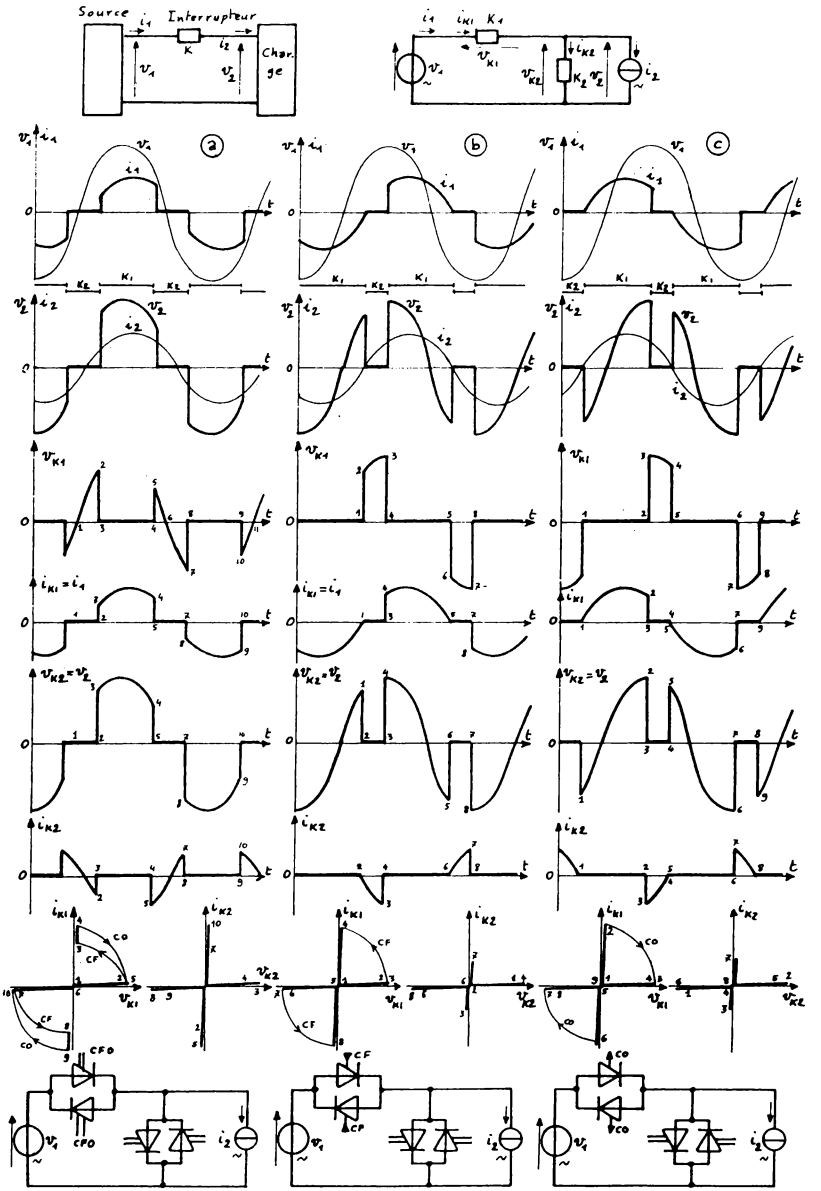


Figure A.III.32

a. Gradateurs

Ce sont pour le régime alternatif les montages analogues des hacheurs du régime continu ; en effet, ils conservent la fréquence fondamentale mais modifient l'amplitude des tensions et courants.

On peut donc se proposer un schéma de principe de même type que celui des hacheurs : interrupteur disposé entre source et charge (figure **A.III.32**).

Dans le cas d'une charge de courant et, par conséquent, d'une source de tension, l'ouverture de K_1 nécessite un second interrupteur K_2 assurant la continuité de i_2 (figure **A.III.32**).

Les courbes de la figure **A.III.32**.a analysent le fonctionnement du dispositif lorsque K_1 est fermé entre les dates t_1 et t'_1, pour l'alternance positive de v_1 (t), et entre $t_1 + \frac{T}{2}$ et $t'_1 + \frac{T}{2}$ pour l'alternance négative. On a supposé v_1 (t) et i_2 (t) sinusoïdales, de période T ; on a admis que i_2 (t) ne change pas de signe durant un intervalle de conduction de K_1 et on a établi les formes d'ondes en remarquant que :

– si K_1 est fermé (K_2 ouvert, pour ne pas court-circuiter la source) : $v_2 = v_{K_2} = v_1$, $i_1 = i_{K_1} = i_2$, $v_{K_1} = 0$, $i_{K_2} = 0$;

– si K_1 est ouvert (K_2 fermé) : $v_{K_2} = 0$, $i_{K_2} = -i_2$, $v_{K_1} = v_1$, $i_{K_1} = 0$.

Les caractéristiques du plan $v_K - i_K$ permettent d'identifier en K_1 un dipôle CFO-CFO (deux transistors tête-bêche) et en K_2 un interrupteur ne commutant que naturellement mais devant fonctionner à l'état ouvert ou à l'état fermé dans les deux sens : deux interrupteurs commandés quelconques, pilotés convenablement, remplissent cette fonction.

En laissant conduire K_1 jusqu'à l'extinction de i_2 (t) on réduit les contraintes imposées à cet élément (voir figure **A.III.32**.b) qui est alors décrit par OCF-OCF (deux thyristors tête-bêche ou un triac).

Si on laisse K_1 se fermer naturellement au début de chaque alternance de i_2 (t) on doit utiliser un interrupteur FCO-FCO (figure **A.III.32**.c).

L'interrupteur K_2 peut être supprimé dans le cas d'un récepteur non oscillant si on accepte de laisser K_1 conduire jusqu'à l'extinction naturelle de i_2 (t). La figure **A.III.33** montre que K doit alors assurer les états O et F en direct et en inverse : en fait, c'est bien la fermeture de K (transition 3-4) qui provoque l'existence de i_2 même si la nature inductive de la charge impose une évolution de i_2 à partir d'une valeur initiale nulle, à chaque alternance de v_1 (t). L'interrupteur à mettre en œuvre est décrit par OCF-OCF.

Dans le cas dual d'un récepteur « tension » et donc d'un générateur de courant on montrerait aisément qu'il faut réaliser les montages duaux des précédents (figure **A.III.34**).

Si le récepteur capacitif est non oscillant on peut faire l'économie de l'interrupteur série en laissant la tension de sortie v_2 (t) s'éteindre pendant que K_1 est ouvert. Le fonctionnement du montage est décrit par les courbes de la figure **A.III.35**. Il convient d'utiliser un dipôle FCO-FCO car c'est l'ouverture de K (transition 3-4) qui amène la croissance de v_K. On retrouve des courbes et un montage strictement duaux de ceux de la figure **A.III.33**.

REMARQUE 1. – En tenant compte de la nature alternative des grandeurs d'entrée et de sortie on note que les convertisseurs obtenus ont des schémas analogues à ceux des hacheurs soumis aux mêmes contraintes : natures de la charge et de la source, mode de conduction.

REMARQUE 2. – Les schémas établis se généralisent rapidement au cas triphasé : il suffit de mettre en œuvre un gradateur monophasé sur chaque phase (figure **A.III.36**).

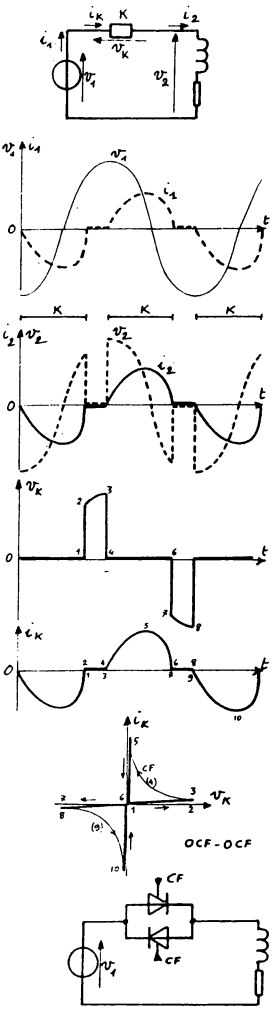


Figure A.III.33

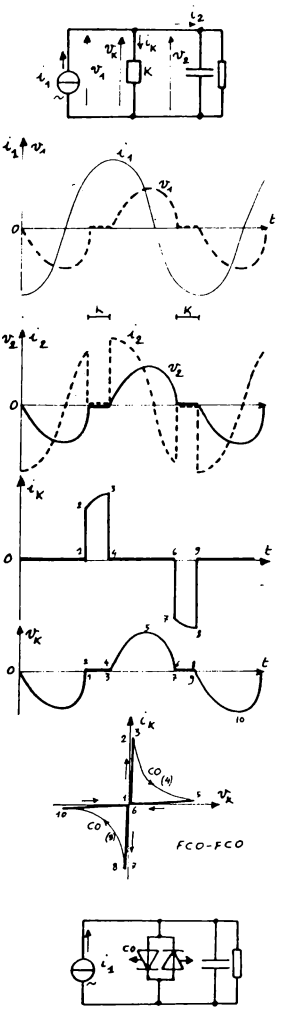


Figure A.III.35

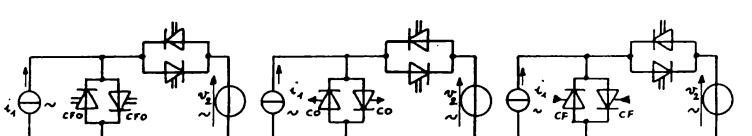


Figure A.III.34

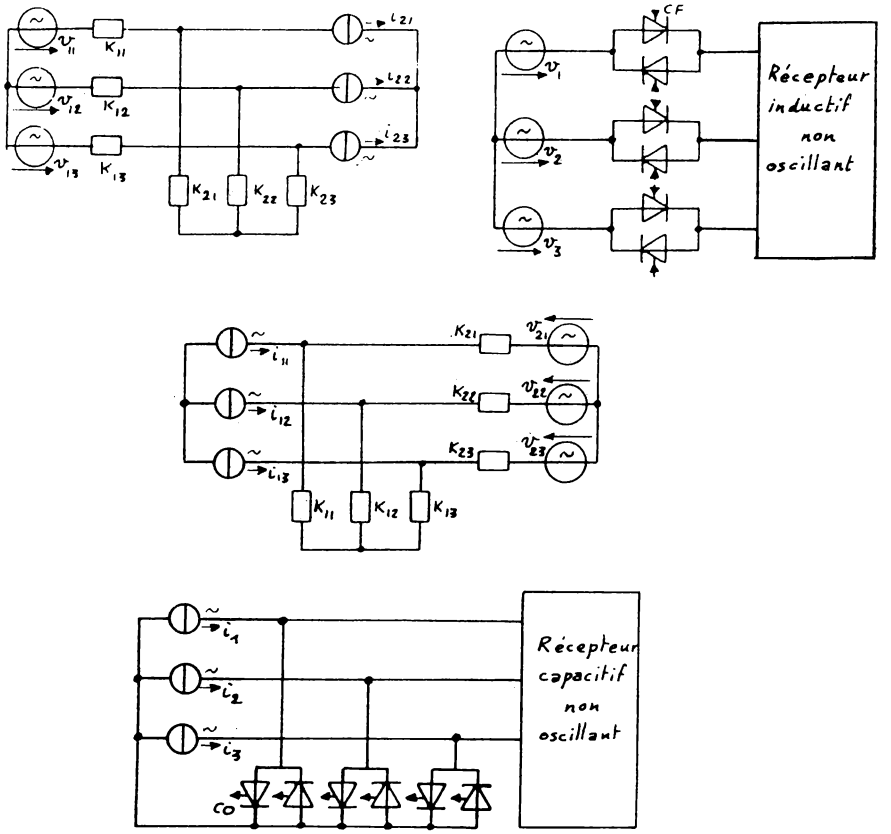


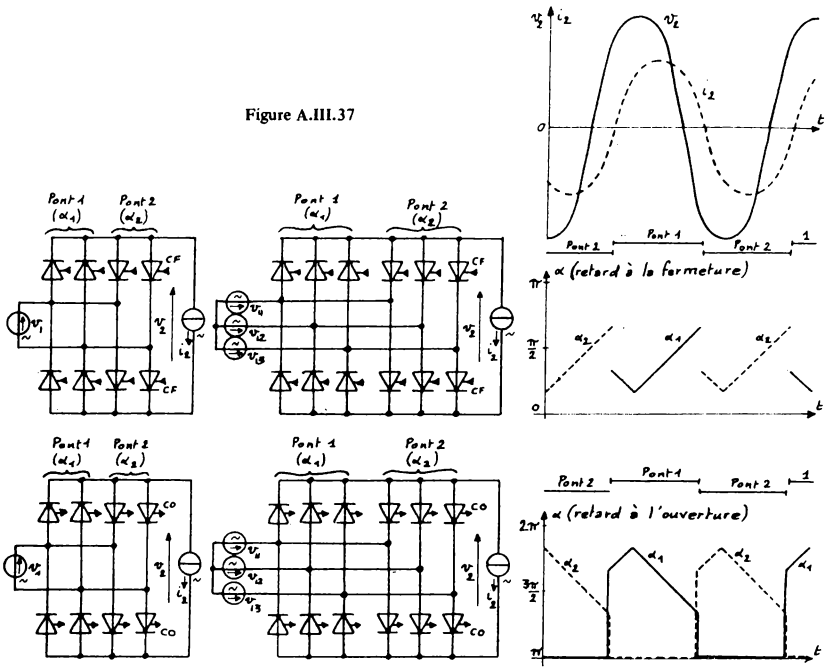
Figure A.III.36

b. Cycloconvertisseurs

Leur principe est de synthétiser la grandeur de sortie générée par le convertisseur (l'autre est fonction de la charge) en utilisant des portions judicieusement choisies de la (ou des) grandeurs (s) d'entrée de même nature.

Pour produire des ondes de fréquence f_2 petite devant celle f_1 de l'alimentation on utilise la propriété des redresseurs commandés dont l'amplitude d'une grandeur de sortie est fonction du retard à la fermeture (ou à l'ouverture) des interrupteurs par rapport au fonctionnement naturel (commutations spontanées). Les redresseurs acceptent le changement de signe de l'une de leurs grandeurs de sortie, et même le changement de sens du flux d'énergie (fonctionnement en onduleur assisté), mais il reste une grandeur de sortie strictement unidirectionnelle (courant d'un redresseur de tension, tension d'un redresseur de courant). Il faudra donc utiliser deux montages « redresseur-onduleur » pour produire les deux alternances des ondes $v_2\ (t)$ et $i_2\ (t)$.

Figure A.III.37



Le choix des interrupteurs en fonction des contraintes (charge et source) est donc soumis aux règles établies aux chapitres précédents (redresseurs et onduleurs). On se bornera ici à indiquer les montages les plus simples, le diagramme de conduction des différents ponts « redresseurs » et l'allure de l'évolution du retard à la commande des éléments de chaque pont.

Un récepteur de courant nécessite, on le sait, un générateur de tension et des interrupteurs OCF-O (Th) ou FCO-O (ThD) : l'intensité du courant de sortie est unidirectionnelle et il faut donc deux ponts tête-bêche pour produire les deux alternances de $i_2\,(t)$, comme l'indique la figure A.III.37. Si on exprime i_2 et v_2 dans la convention des générateurs le cycloconvertisseur fonctionne en redresseur lorsque i_2 et v_2 sont de même signe ; d'où un retard α compris entre O et $\frac{\pi}{2}$ pour des thyristors, un retard à l'ouverture compris entre π et $\frac{3\pi}{2}$ pour des FCO-O. Lorsque le produit instantané $v_2 \cdot i_2$ est négatif le pont en service travaille en onduleur (α compris entre $\frac{\pi}{2}$ et π pour OCF-O, entre $\frac{3\pi}{2}$ et 2π pour FCO-O).

On note que lorsqu'un pont est en service l'autre doit être ouvert. Dans le cas du montage à thyristor il suffit de priver les composants de signaux de commande. Le dispositif à interrupteurs FCO-O risque de voir les éléments du pont 2 court-circuiter la portion de l'alternance positive de $v_2\,(t)$ produite par le pont 1 ; il convient de bloquer les interrupteurs du pont qui ne commute pas le courant de sortie (d'où $\alpha_2 = \pi$ dans le cas cité où le pont 1 fonctionne).

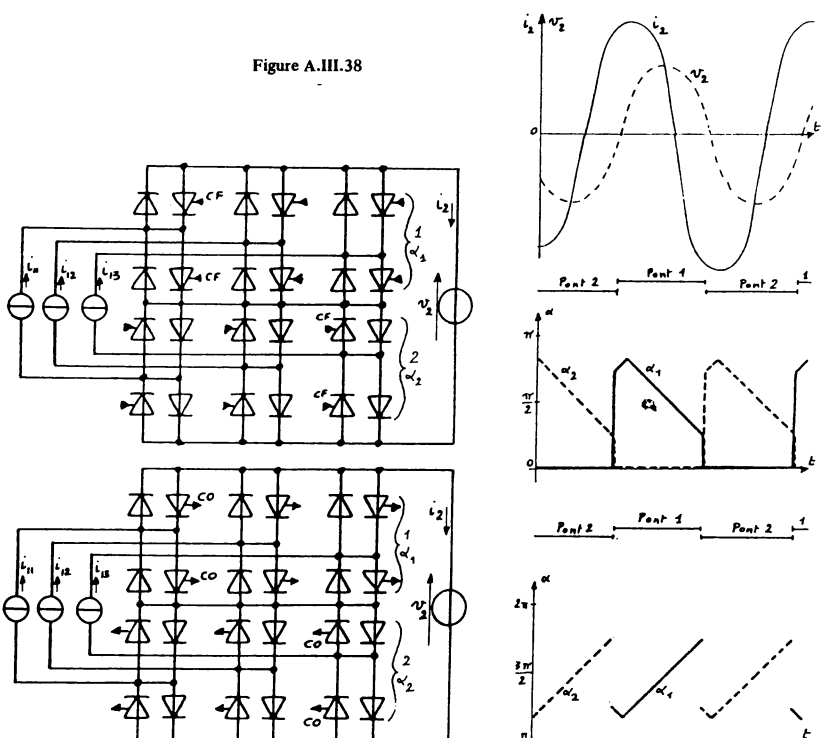
L'analyse des contraintes associées à la transition pont 1-pont 2, et à son inverse, sort du cadre de ce chapitre.

Pour alimenter un récepteur de tension à partir d'une source de courant les redresseurs-onduleurs utilisent des interrupteurs décrits par OCF-F (thyristor et diode anti-parallèle) ou FCO-F (thyristor dual). On peut résumer ainsi les performances des ponts utilisant ces éléments en fonction du retard angulaire α à la fermeture (pour OCF-F) ou à l'ouverture (pour FCO-F), retard exprimé à partir de la fermeture ou de l'ouverture naturelle :

Interrupteur	α 0	$\pi/2$	π	$3\pi/2$	2π
OCF-F		Onduleur	Redresseur		
FCO-F			Redresseur	Onduleur	

La tension de sortie d'un redresseur de courant étant strictement unidirectionnelle (elle ne peut changer de signe puisque les interrupteurs sont fermés en inverse) il faudra disposer deux « redresseur-onduleur » en série pour produire les deux alternances de v_2 (t). D'où les montages de la figure A.III.38. Lorsqu'un pont est en service et règle la forme du courant de charge il faut que l'autre soit fermé dans les deux sens pour assurer la circulation de ce courant. Les interrupteurs FCO-F sont naturellement conducteurs en direct et en inverse mais il convient de commander avec un retard nul les éléments OCF-F pour obtenir la même propriété.

Figure A.III.38



7. Conclusions

Les paragraphes précédents nous ont permis de reconstruire quelques montages classiques de l'électronique de puissance. La méthode utilisée ne peut prétendre réaliser la synthèse de tous les convertisseurs (ce n'est pas d'ailleurs le but de cet ouvrage) ; elle a seulement pour mérite de mettre en évidence qu'à un ensemble donné (conversion à réaliser, source, récepteur), considéré comme l'énoncé d'un problème, il est possible d'associer un autre ensemble (schéma, fonctions de commutation, diagramme de conduction des interrupteurs) qui en constitue une solution. En effet, dans chaque cas étudié et à partir des éléments définissant le projet (fonction du convertisseur, contraintes dynamiques dues à la source et à la charge) et d'un schéma de départ simple utilisant des interrupteurs aux fonctions inconnues, il a été possible :

– de compléter le schéma pour respecter les contraintes liées aux dipôles connectés au convertisseur ;

– d'établir le diagramme de conduction des interrupteurs ;

– de décrire les fonctions de commutation nécessaires et donc d'identifier les interrupteurs électroniques à utiliser dans le montage.

L'application de cette méthode nous a permis de vérifier la nécessité de certaines fonctions de commutation dans des convertisseurs connus ; elle nous amène surtout à formuler quelques enseignements généraux.

a. Description d'un convertisseur de l'électronique de puissance

Un convertisseur est intégralement défini par le couple suivant :

– une *structure*, c'est-à-dire un schéma contenant des interrupteurs électroniques aux fonctions connues ;

– un *diagramme de conduction des interrupteurs* ou, plus précisément car la durée de conduction de certains éléments peut dépendre de la source ou de la charge, un *cycle de commande* des interrupteurs à commutations forcées.

Il faut insister sur la complémentarité de ces deux éléments dans la description complète d'un convertisseur. La structure (schéma et interrupteurs) d'un montage ne suffit pas à le définir totalement ; le tableau de la figure **A.III.39**, où sont rassemblés certains des montages établis dans les paragraphes précédents, montre bien que certaines structures sont réversibles (leur fonctionnement peut passer continûment d'un type de conversion à son inverse ; exemple : onduleur-redresseur) ou sont utilisables dans deux types différents d'une même conversion (cycloconvertisseurs ; il n'y a pas alors réversibilité car on ne peut aller continûment d'une conversion cyclique tension-courant à sa réciproque courant-tension). C'est le diagramme de commande des interrupteurs (et éventuellement son mode de synchronisation par rapport aux ondes électriques de source ou de charge) qui fixe le type exact de conversion réalisé par le montage.

b. Structure des convertisseurs. Quelques remarques

L'étude générale de la structure des convertisseurs n'est pas l'objectif de ce cours.

Les montages analysés au cours de ce chapitre A.III. permettent cependant d'effectuer quelques observations significatives. Pour cela, nous avons reporté dans le tableau de la figure **A.III.39** les principales structures rencontrées. Précisons tout d'abord les limites fixées à notre comparaison par le choix des montages retenus :

– nous n'avons considéré que des montages « monophasés », épithète impropre dans le cas de fonctionnements non sinusoïdaux mais signifiant que ces convertisseurs contrôlent l'énergie passant d'un *dipôle source* à un autre *dipôle récepteur* ; on en déduira assez aisément la structure des montages « polyphasés » dans la mesure où les fonctions des interrupteurs d'un convertisseur ne dépendent que de sa fonction et des comportements dynamiques et réactifs de la source et de la charge ;

– nous n'avons représenté que des convertisseurs directs, c'est-à-dire tels que la source et charge ayant des contraintes dynamiques duales peuvent être connectées directement entre elles par les interrupteurs du montage ; les convertisseurs indirects peuvent s'analyser comme combinaisons de dispositifs directs (exemple : hacheurs tension-tension ou courant-courant) ;

– nous avons éliminé des montages qui sont de façon trop évidente la juxtaposition (superposition, cascade) de convertisseurs plus simples : ainsi les ponts onduleurs pilotés par un hacheur disposé en amont et assurant les commutations essentielles du montage ;

– nous n'avons pas retenu les montages obtenus par la simplification des structures de principe que peuvent amener certaines particularités (source ou charge à point milieu, récepteur résonnant,...) ;

– enfin, le redresseur à diodes est considéré comme une utilisation limite des redresseurs commandés.

Compte tenu de ces restrictions, le tableau **A.III.39** permet quelques observations.

α. Les convertisseurs « monophasés » directs s'inscrivent dans une structure en pont : quatre interrupteurs montés en série forment un polygone, la source est connectée entre deux sommets opposés de cette figure, la charge entre les deux autres sommets (un court-circuit et un circuit ouvert permanents sont des interrupteurs particuliers).

Toutes les remarques portent désormais sur des montages monophasés directs ; on ne précisera plus cette restriction dans leur énoncé.

β. Symétrie des structures

Une observation rapide de l'allure des montages retenus permet, à partir du critère de symétrie, de les séparer en deux groupes :

– ceux qui ont une structure en pont dissymétrique (on rencontre plusieurs fonctions de commutation différentes dans les branches d'un même pont ; cf. la colonne ⓐ du tableau **A.III.39**) ; on constate que ce sont aussi les convertisseurs qui conservent la fréquence des ondes électriques fondamentales (hacheurs, gradateurs) et on les désignera au moyen de l'expression générale *« variateurs de courant ou de tension »* ;

– ceux qui ont une structure en pont symétrique, utilisant quatre interrupteurs de mêmes fonctions ; ils changent la fréquence des ondes fondamentales (onduleurs, redresseurs, cycloconvertisseurs, colonne ⓑ ou ⓒ du tableau **A.III.39**) et peuvent être nommés *« variateurs de fréquence »*..

Il est à noter que certains onduleurs à modulation de largeur d'impulsion (MLI) sont de structure dissymétrique. On justifiera plus loin cette aberration.

Cette partition des structures en deux groupes se confirme lorsqu'on adopte d'autres critères de jugement.

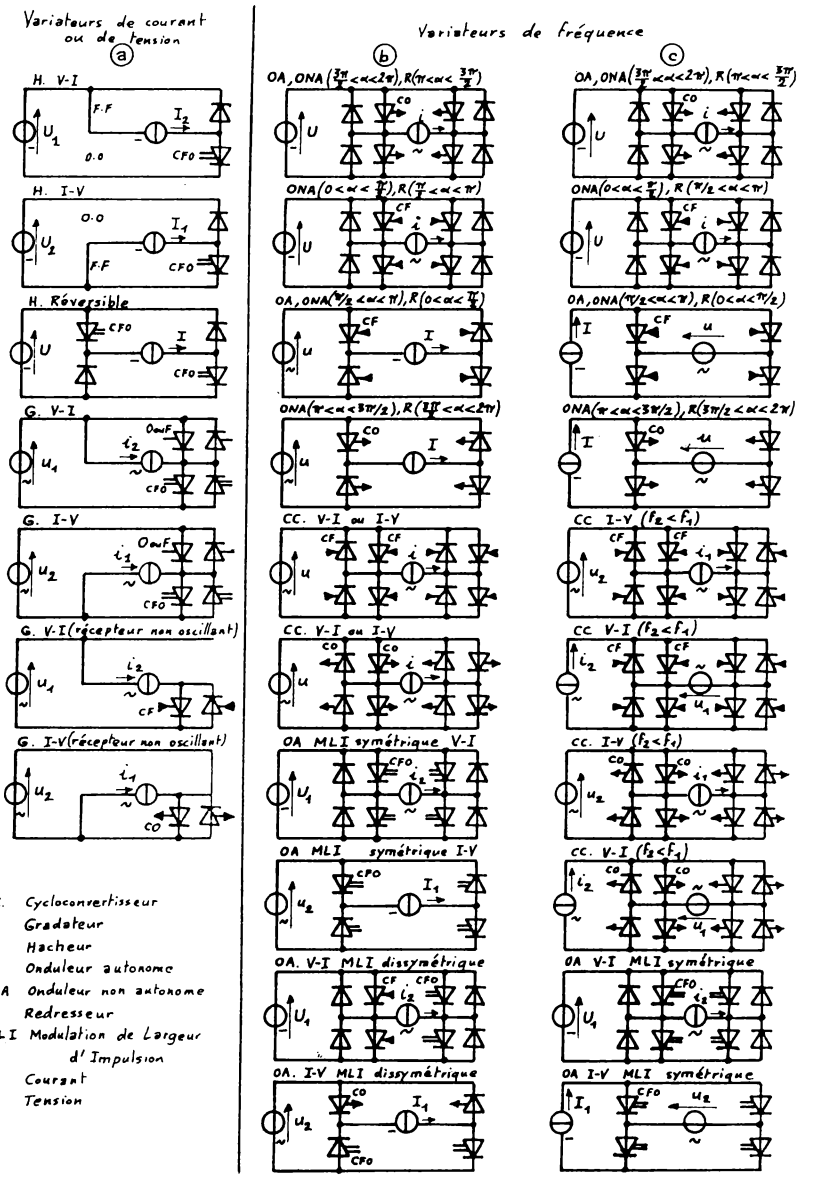


Figure A.III.39

γ. *Réversibilité (au sens large) d'une structure :*

– les variateurs de courant ou de tension ne sont jamais réversibles ; le hacheur réversible du tableau est obtenu par superposition de deux montages tension-courant et courant-tension : ce ne sont pas les mêmes interrupteurs qui assurent les deux modes de fonctionnement et il n'est donc qu'artificiellement réversible, par construction ;

– les variateurs de fréquence peuvent fonctionner dans les deux sens (sauf les onduleurs à MLI), le service dépendant des performances des dipôles qui leur sont connectés et du cycle de commande des interrupteurs.

δ. *Fonctions des interrupteurs utilisés :*

– les hacheurs et gradateurs nécessitent en principe des interrupteurs commandés à la fermeture et à l'ouverture (fonction transistor : CFO) ou des composants à commutation naturelle (diodes) ; les deux exceptions du tableau sont obtenues lorsque le comportement non oscillant de la charge permet de réaliser une fonction gradateur en ne commandant qu'un seul type de commutations ;

– les variateurs de fréquence n'utilisent que des interrupteurs commandés à la fermeture (OCF) ou bien à l'ouverture (FCO), à l'exclusion de toute fonction transistor (sauf pour les onduleurs à MLI qui constituent une fois encore l'exception) et de façon homogène, c'est-à-dire sans mélange (dans les cas simples rassemblés dans le tableau).

Dans son état actuel, l'analyse des structures rassemblées dans le tableau de la figure **A.III.39** (colonnes a et b) permet donc de distinguer trois groupes de convertisseurs directs :

– les variateurs de courant ou de tension (hacheurs, gradateurs) qui, en principe, ont les propriétés suivantes :

- conservation de la fréquence des ondes électriques fondamentales,
- structure en pont dissymétrique,
- fonctionnement dans un seul sens de conversion,
- interrupteurs commandés de fonction CFO (transistor) ;

– les variateurs de fréquence (cycloconvertisseurs, onduleurs, redresseurs) qui, par opposition :

- changent la fréquence des ondes électriques fondamentales,
- ont une structure en pont symétrique,
- fonctionnent *a priori* dans les deux sens,
- n'utilisent que des interrupteurs commandant un seul type de commutation (fermeture ou bien ouverture) ;

– les convertisseurs à MLI (modulation de largeur d'impulsion) : bien qu'appartenant en principe à la seconde famille (variateurs de fréquence), ils ont souvent des caractères typiques de la première. On peut estimer que la modulation de la largeur d'impulsion est obtenue en « hachant » chaque alternance des ondes produites par l'onduleur, ce qui fait assimiler chaque convertisseur de cette famille à la superposition (ou à l'hybridation) d'un onduleur (variateur de fréquence) et de plusieurs hacheurs (variateurs de courant ou de tension) et justifie les particularités observées.

L'étude synthétique de la structure des convertisseurs, qui ne constitue pas le but de cet ouvrage, devra expliquer les regroupements de propriétés présentés par les deux sous-ensembles définis ci-dessus : variateurs de courant ou de tension et variateurs de fréquence ; on peut déjà prévoir que l'association symétrie-réversibilité (au sens large) sera facile à justifier.

Pour rester au stade des observations on peut noter que les structures symétriques sont décomposables en demi-ponts, chaque demi-pont étant lui-même formé de deux interrupteurs idèntiques réalisant des commutations de même nom soit « additives » (configuration « demi-pont » direct ou « totem-pôle » de la figure **A.III.40**), soit « soustractives » (configuration « demi-pont inverse » ou « push-pull »), la référence étant un sens arbitraire de parcours du demi-pont. Évidemment, les demi-

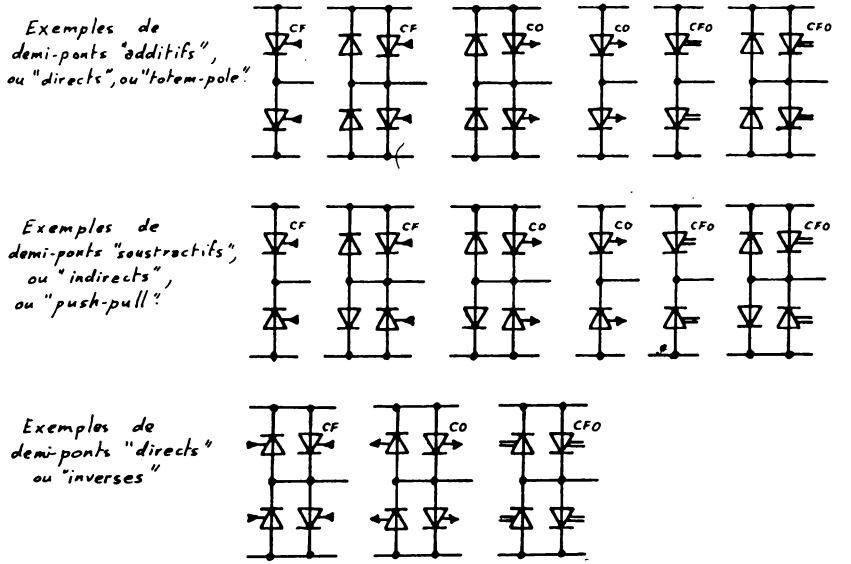


Figure A.III.40

ponts formés d'interrupteurs de mêmes fonctions en direct et en inverse constituent un nouveau groupe ayant suivant les cas les propriétés des deux catégories précédentes.

La colonne © du tableau de la figure **A.III.39** montre que toutes les structures symétriques des convertisseurs directs étudiés peuvent être représentées à partir de demi-ponts directs lorsqu'on choisit de disposer le dipôle (source ou récepteur) de plus basse fréquence fondamentale entre leurs extrémités et, par voie de conséquence, celui de plus haute fréquence entre leurs nœuds médians ; les demi-ponts seraient évidemment de configuration « inverse » si on permutait les positions des dipôles « basse-fréquence » et « haute-fréquence ».

L'analyse de ces structures (colonne © de la figure **A.III.39**) montre aussi que les interrupteurs montés dans chaque bras d'un seul pont sont :

– commandés dans les deux directions si le dipôle B.F. est alternatif (cycloconvertisseurs) ;

– commandés dans une seule direction si le dipôle B.F. est unidirectionnel en tension ou en courant ; dans l'autre direction chaque bras de pont est :

- ouvert si le dipôle B.F. a un comportement dynamique de source de courant,
- fermé s'il se comporte aux commutations comme une source de tension.

Enfin, dans tous les cas les interrupteurs doivent commander :

– les commutations à l'ouverture si le dipôle H.F. consomme de l'énergie réactive,;

– les fermetures s'il fournit de l'énergie réactive ;

– les deux types de transition dans le cas d'une conversion à MLI.

c. Relations entre conversion et commutation

Le but de ce chapitre est d'analyser les relations qui doivent exister entre, d'une part la fonction et les performances d'un convertisseur et, d'autre part, les commutations à réaliser en son sein.

On a déjà observé que :

– les variateurs de courant ou de tension (hacheurs, gradateurs) utilisent essentiellement des interrupteurs commandés à la fermeture et à l'ouverture (CFO) ;

– les variateurs de fréquence (onduleurs, redresseurs, cycloconvertisseurs) mettent en œuvre des éléments commandés seulement à la fermeture (CF) ou bien seulement à l'ouverture (CO).

On a aussi établi une relation entre le type de commutation commandé par un interrupteur (ouverture ou bien fermeture) et le comportement réactif au régime permanent fondamental du dipôle alternatif ; cette propriété, observée dans le cas des onduleurs et des redresseurs, peut être étendue sans peine aux cycloconvertisseurs dont le principe découle de celui de l'onduleur-redresseur. Pour l'ensemble des variateurs de fréquence on peut donc exprimer cette relation : le dipôle (source ou récepteur) de plus haute fréquence doit fournir de l'énergie réactive au convertisseur lorsque ce dernier emploie des interrupteurs commandés à la fermeture, il reçoit de l'énergie réactive si le convertisseur utilise des éléments commandés au blocage.

On peut résumer ainsi l'ensemble de ces résultats :

– les variateurs de courant ou de tension (et les variateurs de fréquence à MLI) mettent en œuvre un ou plusieurs interrupteurs commandant toutes leurs commutations (ouverture et fermeture) ;

– les variateurs de fréquence connectés à un dipôle H.F. (source ou récepteur) qui consomme de l'énergie réactive en régime fondamental nécessitent des interrupteurs à ouverture forcée ;

– les variateurs de fréquence qui reçoivent de l'énergie réactive du dipôle de plus haute fréquence utilisent des éléments commandés à la fermeture.

> **REMARQUE.** – Par « énergie réactive » nous désignons ici une grandeur physique transportée uniquement, sur une ligne bifilaire, par un couple tension $v(t)$-courant d'intensité $i(t)$ de grandeurs sinusoïdales de même fréquence ; son expression est l'intégrale de la puissance réactive ($Q = V.I. \sin \varphi$) ; V et I étant les valeurs efficaces de $v(t)$ et $i(t)$, φ étant le déphasage de $i(t)$ par rapport à $v(t)$; lorsque Q est positive l'énergie réactive est transférée sur la ligne d'AMONT vers l'AVAL, c'est-à-dire dans le sens conventionnel positif de $i(t)$ sur le fil de plus haut potentiel dans la convention de $v(t)$). En régime non sinusoïdal pour $v(t)$ et/ou $i(t)$ la transformée de Fourier (la série dans le cas de fonctionnements périodiques) permet de retrouver un ou plusieurs couples (v, i) de grandeurs sinusoïdales de même fréquence qui développent une puissance réactive ; s'il y a plusieurs couples harmoniques de même pulsation le théorème de superposition exprime la puissance réactive totale.

En définitive, les phases essentielles de l'élaboration d'une structure de convertisseur sont les suivantes :

– la fonction « conversion » à réaliser fixe :

- une structure de base (schéma de principe dissymétrique dans le cas d'un variateur de courant ou de tension, pont symétrique pour un variateur de fréquence),
- le diagramme de conduction des interrupteurs,
- la famille d'interrupteurs commandés à mettre en œuvre (CFO pour les variateurs de courant, OCF ou FCO pour les variateurs de fréquence, CFO pour les variateurs de fréquence à MLI) ;

– le comportement dynamique (inductif ou capacitif) des dipôles source et récepteur (comportements duaux dans le cas d'un convertisseur direct) permet :

- de compléter le schéma de base de la structure, dans le cas d'un variateur de courant ou de tension, pour assurer les continuités que ces comportements dynamiques imposent,

- de prévoir les fonctions non commandées des interrupteurs d'un variateur de fréquence (fermé si le dipôle de plus haute fréquence est dynamiquement une source de courant, ouvert si c'est une source de tension) ;

– le comportement réactif (inductif ou capacitif), au régime fondamental, du dipôle (source ou charge) de plus haute fréquence fondamentale indique enfin, dans le cas des variateurs de fréquence, le type de commutation forcé par chaque interrupteur commandé :

- commande de la fermeture si le dipôle H.F. fournit de l'énergie réactive au convertisseur,
- commande de l'ouverture dans le cas dual.

Nous notons que le comportement dynamique (symbolisé par les sources de courant et de tension des montages de la figure **A.III.39**) et le comportement réactif au régime permanent (lié au retard α à la commande des interrupteurs) des dipôles connectés au convertisseur ont des incidences différentes sur sa structure. Un dipôle unidirectionnel est donc caractérisé par son type de comportement dynamique ; un dipôle alternatif est décrit par le couple de ces performances dynamique et en régime permanent (et un dipôle dynamiquement inductif peut être une source d'énergie réactive au régime permanent).

Nous retiendrons surtout les relations très étroites qui apparaissent entre les performances d'un convertisseur (fonction, comportement dynamique et réactif) et les fonctions des interrupteurs à disposer dans sa structure. On pourrait conclure ainsi : chaque convertisseur nécessite des interrupteurs bien précis et parfaitement définis par l'analyse des données de son cahier des charges.

Un premier temps de la « construction » d'un convertisseur consiste donc à établir les fonctions des interrupteurs à utiliser.

En corollaire on peut aussi en déduire que toutes les fonctions de commutation analysées au chapitre A.II sont importantes puisque nécessaires à tel ou tel type de convertisseur.

REMARQUE. – Cette dernière conclusion est destinée à éviter que la fonction « transistor » (CFO), qui contient toutes les autres fonctions (O, F, CO, CF), puisse leur être considérée comme supérieure, ou même leur être substituée, en vertu du vieux principe : « qui peut le plus peut le moins ». Une telle attitude ne serait pas toujours simplificatrice sur le plan pratique (la fonction « transistor » n'est pas réalisée aisément au moyen d'un composant transistor dans tous les cas envisageables d'utilisation : aux très grandes puissances il faut la synthétiser à partir de thyristors) ; elle pourrait conduire à des absurdités (employer un transistor et son environnement complexe « commande-CALC » alors qu'une fonction thyristor suffit) et surtout ne dispenserait pas de l'analyse et de la réalisation des fonctions de commutation strictement indispensables.

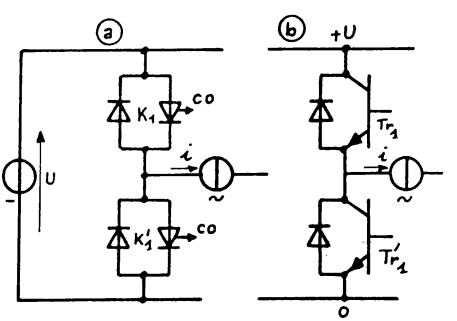


Figure A.III.41

En effet, prenons l'exemple d'un onduleur de tension sur charge inductive ; nous savons qu'il doit être réalisé avec des thyristors duaux (figure **A.III.41**.a) que l'on est tenté de remplacer par des transistors (figure **A.III.41**.b). On voit immédiatement que le chevauchement des commandes de Tr_1 et Tr'_1 à l'état fermé causerait un court-circuit de la source préjudiciable aux composants. Il faudra donc que la fermeture de Tr'_1 ne s'effectue qu'en conséquence de l'ouverture de Tr_1, et réciproquement ; adjoindre aux deux transistors un circuit commun de commande respectant ces contraintes c'est en fait réaliser les fonctions FCO initialement prévues : on n'a fait que synthétiser le couple de thyristors duaux à partir de transistors, de diodes, et d'une commande adéquate.

B. Commutation et composants

B.I. GENERALITES

La réalisation pratique des fonctions de commutation décrites dans la première partie de cet ouvrage emploie des composants électroniques qui n'ont pas les performances idéales des interrupteurs définis au chapitre A.II.

Cette seconde partie est destinée à étudier la mise en œuvre de ces composants, sans se pencher sur leur comportement interne (voir pour cela les ouvrages d'électronique) ni se contenter de rassembler le contenu des fiches techniques et des notices d'application.

Pour chaque composant nous allons successivement :

– rappeler son mode de fonctionnement et les principales grandeurs qui caractérisent ses comportements statiques et dynamiques,

– analyser les différents problèmes que peuvent soulever ses commutations (surtensions, surintensités, oscillations, pertes, échauffements),

– établir les principes de circuits susceptibles d'assurer les éventuelles protections, aides à la commutation, commandes,...

– tenter de prévoir son environnement logistique pour les principaux types d'utilisation connus.

Les symboles retenus pour désigner les grandeurs caractéristiques des composants ne sont qu'indicatifs, les usages des constructeurs n'étant pas toujours uniformisés.

Nous éviterons d'indiquer l'ordre de grandeur numérique des performances d'une famille de composants ; les fiches techniques montrent une grande dispersion de leurs valeurs et une évolution rapide. Nous ne quantifierons certaines grandeurs caractéristiques que dans le but d'effectuer l'application numérique d'une méthode de calcul.

Enfin, il aurait été souhaitable d'analyser la mise en œuvre de chaque composant sans préjuger de son emploi, dans la seule perspective de la réalisation d'un interrupteur électronique. En fait, il est parfois difficile de faire abstraction du convertisseur dans lequel il fonctionnera, soit parce que la structure et le mode de fonctionnement du convertisseur influent sur les contraintes imposées au composant, soit parce que la complexité de certains développements (blocages d'un thyristor) ne se justifie que si on indique quelques applications.

B.II. COMMUTATION D'UNE DIODE

1. Rappel des caractéristiques statiques

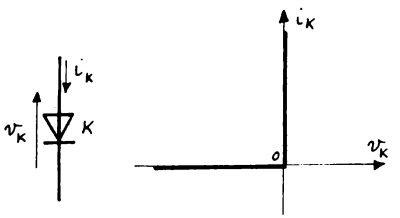


Figure B.II.1

La diode est l'interrupteur électronique non commandé réalisant les fonctions suivantes :

- fermé dans un sens (direct),
- ouvert dans l'autre (inverse).

D'où les caractéristiques statiques idéales indiquées sur la figure **B.II.1** et la description fonctionnelle : F – O.

Les caractéristiques réelles des composants disponibles diffèrent sensiblement de ces courbes.

a. En direct, à l'état passant ou conducteur (fermé), la diode présente une chute de tension v_F non nulle, fonction croissante de la température du cristal et de l'intensité du courant direct i_F (cf. figure **B.II.2**).

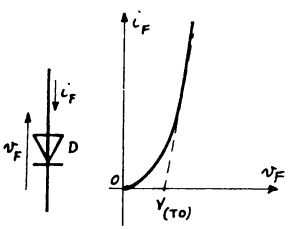


Figure B.II.2

Loin du coude correspondant aux très faibles valeurs de i_F la caractéristique directe se confond rapidement avec son asymptote linéaire et on peut exprimer $v_F = f(i_F)$ sous la forme :

$$v_F = V_{(TO)} + r_f \cdot i_F$$

où $V_{(TO)}$ est la tension de seuil (de 0,8 V à 1,4 V) et r_f la résistance dynamique apparente de la diode (de 0,1 à 100 mΩ).

Le constructeur indique les valeurs maximales acceptables :

- de l'intensité moyenne du courant direct : I_{FAV} ;
- de l'intensité efficace du courant direct : I_{FRMS} ;
- de l'intensité de pointe non répétitive : I_{FSM} ;
- de la température de jonction en régime permanent : T_{vj}.

On sait exprimer la puissance développée dans la diode du fait des pertes en conduction :

$$P_F\,(C) = \frac{1}{T}\int_0^T v_F \cdot i_F \cdot dt = V_{(TO)} \cdot I_{F\,moy} + r_f \cdot I_{Fef}^2$$

où $I_{F\,moy}$ et I_{Fef} sont les valeurs moyenne et efficace de l'intensité $i_F\,(t)$.

b. En inverse, à l'état bloqué (ouvert), la diode est traversée par un courant inverse, de fuite, d'intensité très petite devant celle du courant nominal direct (de quelques μA à quelques mA suivant la valeur de I_{FAV}).

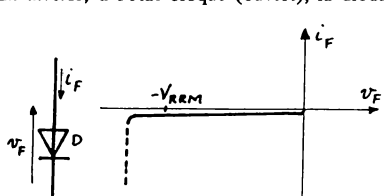


Figure B.II.3

La puissance moyenne des pertes dans la diode en régime bloqué :

$$P_F\,(B) = \frac{1}{T}\int_0^T v_R \cdot i_R \cdot dt$$

(où $v_R = -v_F$ et $i_R = -i_F$ pendant le blocage, $v_R = O$ et $i_R = O$ le reste du temps) est négligeable devant P_F (C).

L'intensité du courant inverse augmente avec la valeur absolue de v_F et, au-delà d'une certaine valeur, provoque une avalanche destructive. Le constructeur indique la valeur maximale V_{RRM} de la tension inverse supportée sans danger par tous les composants d'une série.

2. Fermeture (ou mise en conduction, ou établissement du courant direct)

a. Description. Grandeurs caractéristiques

Lorsqu'on applique un échelon de tension $v\,(t)$ à une branche comprenant une diode en direct (figure **B.II.4.a**), ou lorsqu'on impose l'établissement d'un courant direct $i_F\,(t)$ (par exemple suivant une rampe de pente $\frac{di_F}{dt}$ constante, suivie d'un palier d'amplitude I_F, figure **B.II.4.b**), on observe :

– que la d.d.p. $v_F\,(t)$ aux bornes de la diode tend vers sa valeur finale V_F en passant généralement aux forts courants ou/et aux grandes vitesses de croissance $\frac{di_F}{dt}$ par un maximum d'amplitude V_{FP} (surtension à la fermeture) ;

– que le courant direct, d'intensité $i_F\,(t)$, ne s'établit pas nécessairement aussi vite que le permettraient les autres éléments de la maille (cas d'une attaque en tension, figure **B.II.4.a**).

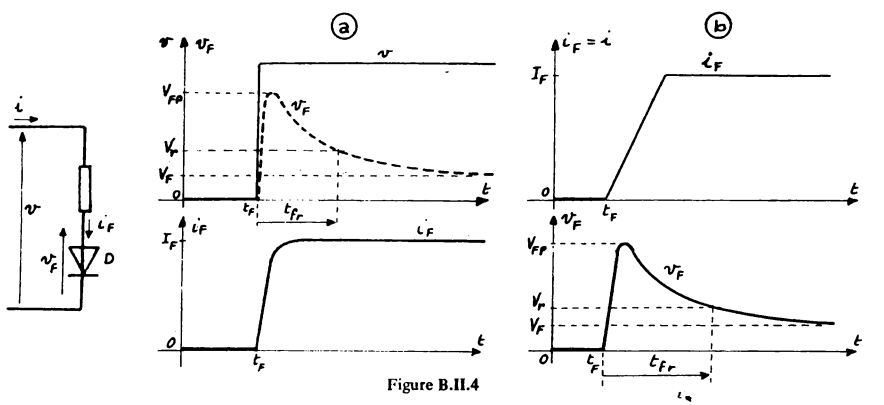


Figure B.II.4

La fermeture d'une diode est caractérisée par les grandeurs suivantes :

α. *Surtension à la fermeture* V_{FP} ; sa valeur peut atteindre plusieurs dizaines de volts pour des vitesses de croissance de $i_F\,(t)$ allant jusqu'à 500 A/μs.

Elle est essentiellement due au comportement résistif de la zone centrale de la jonction ; sa résistance initiale (à l'état bloqué, c'est-à-dire dans un état quasiment neutre, électriquement) est élevée (de quelques dixièmes d'ohm à plusieurs ohms des diodes de redressement) puis diminue rapidement avec l'arrivée des porteurs minoritaires injectés par le courant direct.

Aux très grandes vitesses d'établissement de $i_F\,(t)$ les propriétés inductives du cristal, des connexions et du boîtier participent aussi à la surtension de fermeture :

$$v_F \approx R_F \cdot i_F + L_F \cdot \frac{di_F}{dt}$$

La diode se comporte donc pratiquement comme un dipôle série $R_F - L_F - C_F$ (C_F rendant compte du stockage de charges à l'état conducteur) mais un tel modèle ne peut être exploité quantitativement car ses éléments ont des grandeurs variables au cours de la fermeture.

La valeur V_{FP} de la surtension à la fermeture est une fonction :

– croissante de la résistance initiale R_{Fo} de la jonction ;

– croissante de la vitesse de montée $\frac{di_F}{dt}$ de l'intensité du courant direct du fait de l'effet inductif aux fortes valeurs de $\frac{di_F}{dt}$, mais surtout du fait que la chute de tension ohmique $R_F \cdot i_F$ augmente si i_F s'établit avant que R_F diminue ;

– faiblement croissante de l'intensité I_F du courant à établir.

La valeur initiale R_{Fo} de la résistance de la jonction bloquée dépend :

– de la température du cristal (de façon croissante) ;

– des dimensions de la zone centrale de jonction : elle augmente avec ces dimensions, c'est-à-dire avec la valeur maximale V_{RRM} de la tension inverse que peut bloquer le composant.

β. Temps de recouvrement direct t_{fr} ; c'est la durée qui s'écoule entre l'application de la tension ou du courant d'attaque et le passage de $v_F(t)$ à une valeur référence V_r, soit définie en fonction de la valeur finale V_F (par exemple : $V_r = 1{,}2 \cdot V_F$), soit arbitraire (exemple : $V_r = 2$ volts).

Sa valeur peut évoluer de quelques dixièmes de microsecondes à quelques microsecondes, pour des diodes de redressement, en fonction des spécifications (I_{FAV}, V_{RRM}).

Toutes choses égales par ailleurs (tension et courant d'attaque), la diode dont la jonction a les plus grandes dimensions (d'où plus grande résistance initiale R_{Fo} et plus grande charge électrique stockée Q_s) aura aussi le temps de recouvrement direct le plus important.

Pour un composant donné la durée t_{fr} est une fonction :

– croissante de la température T_j du cristal (du fait de R_{Fo}) ;

– croissante de l'intensité I_F du courant à commuter (du fait de la charge à stocker Q_s, proportionnelle à I_F) ;

– légèrement décroissante de $\frac{di_F}{dt}$ (la charge à stocker, fixée par I_F, est d'autant plus vite injectée dans la jonction que i_F s'établit plus rapidement).

γ. Pertes d'énergie en commutation à la fermeture. On peut simplifier l'évolution de $i_F(t)$ et de $v_F(t)$ entre les dates t_F et $t_F + t_{fr}$ en admettant que ces grandeurs expriment :

$$i_F(t) = I_F$$

$$v_F(t) = V_{FP} - \frac{V_{FP} - V_F}{t_{fr}} \cdot (t - t_F)$$

(cf. figure **B.II.5**).

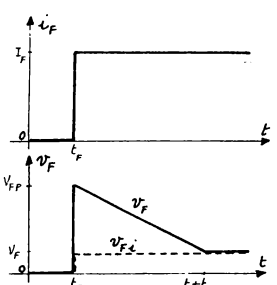


Figure B.II.5

L'énergie dissipée dans la diode au cours de la transition :

$$W_F(F) = \int_{t_F}^{t_F + t_{fr}} v_F \cdot i_F \cdot dt = \frac{1}{2}(V_{FP} + V_F) \cdot I_F \cdot t_{fr}$$

est à comparer à celle perdue, pendant la même

durée, si la fermeture était idéale, c'est-à-dire si $v_{Fi}(t)$ s'établissait immédiatement à sa valeur finale V_F :

$$W_{Fi}(F) = \int_{t_F}^{t_F + t_{fr}} V_F \cdot I_F \cdot dt = V_F \cdot I_F \cdot t_{fr}.$$

La perte supplémentaire d'énergie due à la commutation s'exprime donc :

$$\Delta W_F(F) = W_F(F) - W_{Fi}(F) = \frac{1}{2}(V_{FP} - V_F) \cdot I_F \cdot t_{fr}.$$

Les fronts de montée de $i_F(t)$ et $v_F(t)$ étant en réalité moins raides que ceux envisagés pour notre calcul, nous pouvons estimer avoir déterminé une valeur par excès des pertes de commutation à la fermeture. La puissance supplémentaire développée dans le composant, du fait de ces transitions, si la fréquence de fermeture est f, se calcule donc par :

$$P_F(F) = \frac{1}{2} \cdot f \cdot t_{fr} \cdot I_F \cdot (V_{FP} - V_F).$$

EXEMPLE. – Soit une diode dont la fermeture est ainsi décrite :

$$I_F = 100 \text{ A}, \; V_F = 1 \text{ V}, \; V_{FP} = 5 \text{ V}, \; t_{fr} = 50 \; \mu\text{s}, \; f = 50 \text{ Hz}.$$

La puissance perdue en moyenne à la fermeture vaut donc :

$$P_F(F) = \frac{1}{2} \cdot 50 \cdot 50 \cdot 10^{-6} \cdot 100 \cdot 4 = 0{,}5 \text{ W}$$

Si cette diode conduit le courant d'intensité I_F pendant un tiers de la période du fonctionnement, la valeur moyenne de la puissance perdue en conduction vaut :

$$P_F(C) = \frac{1}{3} \cdot V_F \cdot I_F = 33{,}3 \text{ W}.$$

Aux basses fréquences, la consommation liée à la fermeture est en général négligeable devant celle associée au régime permanent de conduction.

A 1 kHz la même diode, commutant dans les mêmes conditions, dissiperait :

$$P_F(F) = 10 \text{ W}.$$

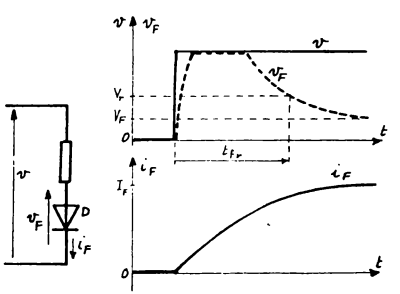


Figure B.II.6

REMARQUE. – Si la tension appliquée à la branche où doit s'établir le courant I_F est inférieure à la valeur de la surtension V_{FP} qui apparaîtrait du fait de la vitesse possible de croissance de $i_F(t)$, alors la tension v_F est limitée à la valeur de la tension d'attaque et, bien entendu, la vitesse de montée du courant direct est réduite (la tension appliquée est insuffisante pour établir le courant voulu dans la résistance R_F du cristal). Le ralentissement de la montée de $i_F(t)$ réduit l'injection des porteurs minoritaires, ce qui augmente la durée t_{fr} du recouvrement direct (cf. figure **B.II.6**).

b. Conséquences

Le comportement à la fermeture d'une diode n'a pas d'effet préjudiciable sur le composant lui-même (faibles puissances supplémentaires perdues en moyenne aux fréquences basses ou moyennes) mais peut nuire aux autres éléments du montage. Quelques exemples suffiront à préciser les problèmes que l'on peut rencontrer :

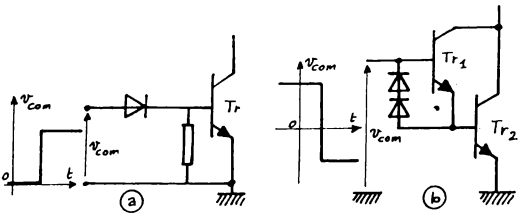


Figure B.II.7

α. Le ralentissement de la montée du courant direct peut augmenter la durée de fermeture d'un composant piloté par la diode (transistor de la figure **B.II.7.a**) ou la durée de blocage d'un Darlington (en ralentissant la montée du courant inverse de déstockage de Tr_2, figure **B.II.7.b**), ce qui entraîne dans tous les cas un accroissement (rapidement inadmissible) des pertes de commutation et donc de l'échauffement des composants commandés.

β. La surtension de fermeture, importante aux fortes vitesses d'établissement du courant direct, peut augmenter d'autant la tension supportée par un autre composant du montage. Dans le cas où la diode assure la continuité du courant dans une branche inductive à l'ouverture d'un hacheur (figure **B.II.8**) on voit que ce dernier doit supporter une tension

$$v_K = U_a + v_F$$

qui prend sa valeur maximale ($U_a + V_{FP}$) alors qu'il est encore traversé par la quasi totalité du courant à commuter. D'où un accroissement sensible des pertes en commutation (à l'ouverture) du composant réalisant la fonction hacheur (ou assurant l'ouverture).

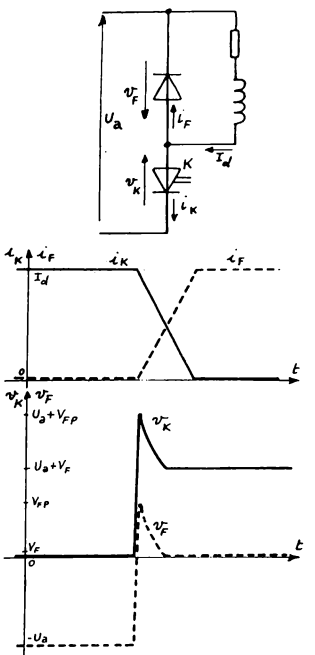


Figure B.II.8

3. Ouverture (ou blocage)

a. Description

Lorsqu'une diode est traversée par un courant direct permanent d'intensité i_F sa jonction n'est pas électriquement neutre et stocke une charge Q_s telle que :

$$Q_s = \tau \cdot i_F$$

où τ est la durée moyenne de vie des porteurs minoritaires dans la zone de la jonction ; la valeur de τ est fonction des dimensions et du dopage du cristal ; elle augmente avec la température de travail et diminue lorsque l'intensité du courant direct, i_F, augmente.

La charge Q_s peut valoir de quelques dizaines de nanocoulombs à quelques microcoulombs pour une diode rapide de quelques dizaines d'ampères.

Pour qu'une diode commute de l'état conducteur (fermé) à l'état bloqué (ouvert), lors du changement de sens de la tension appliquée à sa branche, il convient donc :

– dans un premier temps, que disparaisse la charge stockée Q_s qui permet l'état conducteur ;

– dans un second temps, que soit apportée la charge électrique nécessaire à la constitution de la barrière de potentiel qui assure l'état bloqué en inverse ; d'autant plus important que la tension inverse appliquée est plus élevée, cette charge fait ressembler la diode bloquée à un condensateur.

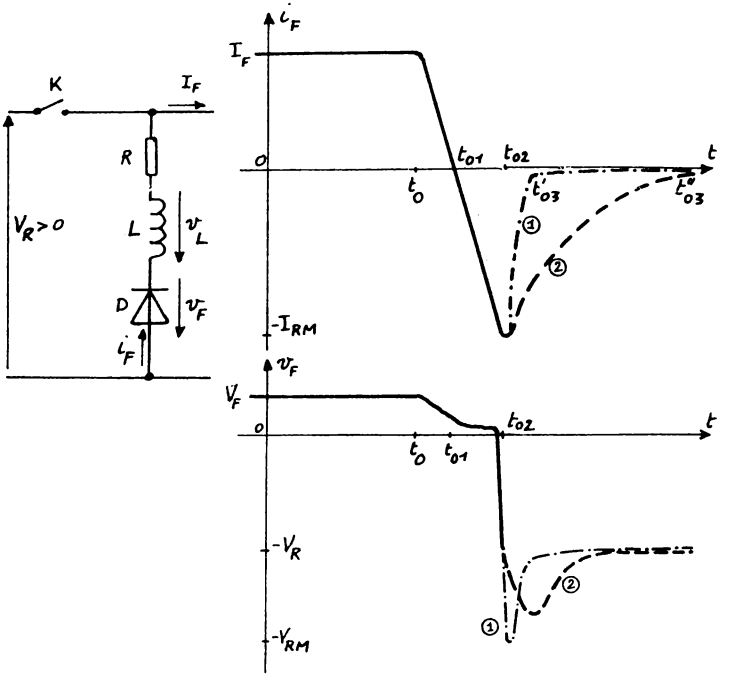


Figure B.II.9

Si on applique une tension inverse V_R à la branche d'une diode conduisant initialement un courant direct d'intensité I_F (fermeture de K dans le montage de principe de la figure **B.II.9**) on observe les les phases suivantes :

a. De t_O(date de fermeture de K) à t_{O_2} la diode reste fermée (mais présente une chute de tension positive décroissant lorsque i_F diminue puis s'inverse).

L'évolution de i_F (t) est donc fixée par les autres éléments du montage : dans notre cas et si on néglige devant V_R la chute de tension aux bornes du résistor R on a :

$$v_L = L \cdot \frac{di_F}{dt} = -V_R - v_F - R \cdot i_F \approx -V_R.$$

D'où : $i_F(t) = I_F - \frac{V_R}{L} \cdot (t - t_0)$

car l'intensité i_F (t) est une fonction continue (du fait de la bobine d'inductance L) qui prend la valeur I_F à la date t_0. L'intensité i_F (t) est nulle à la date t_{01} telle que :

$$t_{01} = t_0 + \frac{L}{V_R} \cdot I_F.$$

La conduction de la diode cesse lorsque la plus grande partie de la charge stockée dans la jonction, Q_s, a été évacuée. Une portion de Q_s disparaît par recombinaison spontanée dans le cristal, portion d'autant plus importante que la durée d'ouverture est plus grande. Le courant inverse évacue donc, entre les dates t_{01} et t_{02}, une charge Q_{RR} inférieure à Q_s mais s'en approchant d'autant plus que la vitesse d'évolution de i_F (t) est plus grande (en valeur absolue) ; d'où

$$\int_{t_{01}}^{t_{02}} i_F\,(t) \cdot dt = -\,Q_{RR}$$

De t_{01} à t_{02} on peut exprimer i_F (t) sous la forme :

$$i_F\,(t) = -\frac{V_R}{L} \cdot (t - t_{01}) = -\left(\frac{di_F}{dt}\right)_R \cdot (t - t_{01})$$

si on note $\left(\frac{di_F}{dt}\right)_R$ la valeur absolue $\frac{V_R}{L}$ de la vitesse de décroissance de i_F (t) pendant l'évacuation de Q_{RR}. D'où :

$$Q_{RR} = \int_{t_{01}}^{t_{02}} \left(\frac{di_F}{dt}\right)_R \cdot (t - t_{01}) \cdot dt = \frac{1}{2}\left(\frac{di_F}{dt}\right)_R \cdot (t_{02} - t_{01})^2.$$

On en déduit la durée $(t_{02} - t_{01})$ de la conduction inverse nécessaire au déstockage :

$$t_{02} - t_{01} = t_{IRM} = \sqrt{\frac{2 \cdot Q_{RR}}{\left(\frac{di_F}{dt}\right)_R}} = \sqrt{\frac{2 \cdot L \cdot Q_{RR}}{V_R}} \leqslant \sqrt{\frac{2 \cdot L \cdot Q_s}{V_R}}$$

et l'intensité du courant à la date t_{02} :

$$i_F\,(t_{02}) = -\,I_{RM} = -\frac{V_R}{L} \cdot (t_{02} - t_{01}) = -\sqrt{\frac{2\,V_R\,Q_{RR}}{L}} = -\sqrt{2\,Q_{RR}\left(\frac{di_F}{dt}\right)_R}.$$

La durée t_{IRM} du déstockage augmente avec la valeur de la charge à évacuer (donc avec l'intensité initiale du courant direct, I_F) et diminue lorsque augmente la vitesse de décroissance $\left(\frac{di_F}{dt}\right)_R$ de i_F (t). L'intensité maximale I_{RM} du courant inverse est une fonction croissante de Q_{RR} et $\left(\frac{di_F}{dt}\right)_R$.

A la date t_{02} l'intensité du courant inverse passe par son maximum I_{RM} :

D'où : $\quad v_F\,(t_{02}) = -\,V_R - v_L - R \cdot I_{RM} = -\,V_R - L\left(\frac{di_F}{dt}\right) - R \cdot I_{RM} \approx -\,V_R.$

La diode supporte donc alors pratiquement la tension inverse appliquée à la branche. Elle n'a pas en général pour autant retrouvé son pouvoir de blocage mais l'évacuation des porteurs minoritaires a considérablement augmenté la résistance apparente du cristal ; à la date t_{02} on peut admettre que la résistance interne R_F de la diode est telle que :

$$V_R \approx R_F \cdot I_{RM}$$

Si on considère de plus, pour simplifier, que la chute de tension directe $v_F(t)$ est négligeable (devant V_R) jusqu'à la date t_{02}, alors l'énergie dissipée dans la diode durant cette phase du blocage est du même ordre de grandeur que celle perdue, pendant la même durée, en régime permanent de conduction.

β. De la date t_{02} à t_{04} le courant d'intensité $i_F(t)$, négative dans nos conventions de mesure, évacue le reliquat de charge stockée et apporte la charge (inverse) indispensable à l'établissement de la barrière de potentiel susceptible de supporter la tension inverse appliquée V_R. La charge évacuée, Q_{RB}, est donc une fonction croissance de V_R.

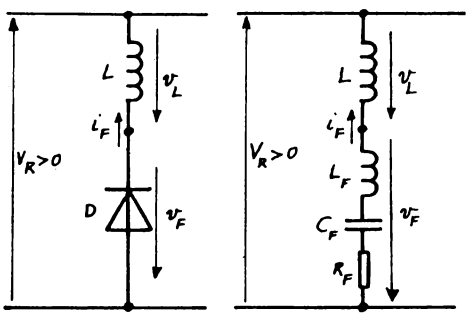


Figure B.II.10

Pour simplifier l'analyse de cette phase du blocage on va supposer que la diode se comporte comme un circuit série R_F-C_F-L_F (figure **B.II.10**) dont les éléments auraient des valeurs constantes (ce qui n'est que très approximatif).

Les grandeurs électriques $v_F(t)$ et $i_F(t)$ doivent donc satisfaire à :

$$v_F + v_L + V_R = 0 \text{ (loi des mailles)}$$

avec : $$v_L = L \cdot \left(\frac{di_F}{dt}\right)$$

et : $$v_F = R_F \cdot i_F + L_F \cdot \frac{di_F}{dt} + \frac{q_F}{C_F}$$

où $$\frac{dq_F}{dt} = i_F.$$

D'où l'équation différentielle qui régit l'évolution de $i_F(t)$:

$$\frac{d^2 i_F}{dt^2} + \frac{R_F}{L + L_F} \cdot \frac{di_F}{dt} + \frac{i_F}{C_F (L + L_F)} = 0.$$

On va résoudre cette équation et exprimer $i_F(t)$ et $v_F(t) = -V_R - L \cdot \frac{di_F}{dt}$ en tenant compte des conditions initiales :

$$i_F(t_{02}) = -I_{RM} \qquad v_F(t_{02}) = -V_R.$$

En effet, l'intensité $i_F(t)$ est continue à la date t_{02} (du fait de l'inductance $L + L_F$ de la branche), de même que la d.d.p. $v_F(t)$ car :

$$v_F(t) = R_F \cdot i_F + \frac{q_F}{C_F} + L_F \cdot \frac{di_F}{dt} = R_F \cdot i_F + \frac{q_F}{C_F} + \frac{L_F}{L + L_F}\left(-V_R - R_F i_F - \frac{q_F}{C_F}\right)$$

$v_F(t)$ varie continûment comme $i_F(t)$ et $q_F(t)$ (charge du condensateur C_F).

La forme des solutions $i_F(t)$ et $v_F(t)$ dépend des solutions de l'équation caractéristique :

$$r^2 + \frac{R_F}{(L + L_F)} \cdot r + \frac{1}{C_F (L + L_F)} = 0$$

soit : $$r = -\frac{R_F}{2(L + L_F)} \pm \sqrt{\left(\frac{R_F}{2(L + L_F)}\right)^2 - \frac{1}{C_F (L + L_F)}} = -\frac{R_F}{2(L + L_F)} \pm \sqrt{\Delta}$$

Deux cas essentiels se présentent :

– Le discriminant Δ est positif si :

$$R_F > 2\sqrt{\frac{(L + L_F)}{C_F}} \quad \text{ou} \quad C_F > \frac{4(L + L_F)}{R_F^2} \quad \text{ou} \quad Q_{RB} > \frac{4(L + L_F)\,V_R}{R_F^2}.$$

Les solutions de l'équation caractéristique sont alors réelles :

$$r_1 = -\frac{R_F}{2(L + L_F)} - \sqrt{\Delta} = -\frac{1}{\tau_1}; \quad r_2 = -\frac{R_F}{2(L + L_F)} + \sqrt{\Delta} = -\frac{1}{\tau_2}$$

Les grandeurs $i_F(t)$ et $v_F(t)$ tendent vers leurs valeurs finales (respectivement 0 et $-V_R$) au terme d'un régime amorti. Les diodes commutant dans ces conditions à l'ouverture sont dites *diodes à remontée progressive du courant* (« soft recovery »).

En prenant t_{02} comme nouvelle origine des temps et en notant : $t' = t - t_{02}$ les expressions de $i_F(t')$ et $v_F(t')$ s'écrivent :

$$\begin{cases} i_F(t') = A \cdot \exp\left(\dfrac{-t'}{\tau_1}\right) + B \cdot \exp\left(\dfrac{-t'}{\tau_2}\right) \\ v_F(t') = -V_R - \dfrac{LA}{\tau_1} \cdot \exp\left(\dfrac{-t'}{\tau_1}\right) - \dfrac{LB}{\tau_2} \cdot \exp\left(\dfrac{-t'}{\tau_2}\right) \end{cases}$$

Les conditions de continuité à la date t_{02} : $i_F(t' = 0) = -I_{RM}$ et $v_F(t' = 0) = -V_R$ permettent de calculer les constantes A et B :

$$A = \frac{\tau_1 \cdot I_{RM}}{(\tau_2 - \tau_1)} > 0; \quad B = \frac{-\tau_2 \cdot I_{RM}}{(\tau_2 - \tau_1)} < 0.$$

D'où :

$$\begin{cases} i_F(t') = \dfrac{I_{RM}}{\tau_2 - \tau_1} \cdot \left(\tau_1 \cdot \exp\left(\dfrac{-t'}{\tau_1}\right) - \tau_2 \cdot \exp\left(\dfrac{-t'}{\tau_2}\right)\right) \\ v_F(t') = -V_R + \dfrac{LI_{RM}}{\tau_2 - \tau_1} \cdot \left(\exp\left(\dfrac{-t'}{\tau_1}\right) - \exp\left(\dfrac{-t'}{\tau_1}\right)\right) \end{cases}$$

On vérifie bien que $i_F(t')$ et $v_F(t')$ tendent respectivement vers 0 et $-V_R$. Le maximum de tension inverse est obtenu à la date t_1' telle que :

$$\frac{dv_F}{dt} = 0 \quad \text{soit} \quad t_1' = \frac{1}{2\sqrt{\Delta}} \cdot \text{Ln}\left(\frac{\tau_2}{\tau_1}\right)$$

et : $$v_F(t_1') = -V_{RM} = -V_R - \frac{L}{\tau_1} \cdot I_{RM} \cdot \exp\left(\frac{-t_1'}{\tau_1}\right)$$

Si le régime de la branche en commutation est très amorti, c'est-à-dire si :

$$R_F \gg 2\sqrt{\frac{(L + L_F)}{C_F}} \quad \text{ou} \quad C_F \gg \frac{4(L + L_F)}{R_F^2}$$

alors : $$\tau_2 \approx R_F C_F; \quad \tau_1 \approx \frac{1}{2\sqrt{\Delta}}; \quad \tau_2 \gg \tau_1; \quad \exp\left(\frac{-t'}{\tau_1}\right) \approx \frac{\tau_1}{\tau_2}$$

D'où : $$V_{RM} \approx V_R + \frac{LI_{RM}}{\tau_2} \approx V_R + \frac{LI_{RM}}{R_F C_F}$$

ou encore, en notant Q_{RB} la charge finale $V_R C_F$ de la diode à l'état bloqué :

$$V_{RM} \approx V_R \left(1 + \frac{LI_{RM}}{R_F Q_{RB}}\right) \qquad \Delta V_R = V_{RM} - V_R \approx \frac{LV_R I_{RM}}{R_F Q_{RB}}$$

On constate donc que la tension inverse supportée par la diode durant le blocage devient supérieure à la tension V_R appliquée. La surtension inverse maximale ΔV_R augmente avec L, V_R, I_{RM} et lorsque la charge Q_{RB} diminue.

Si on estime que le blocage est atteint lorsque la surtension inverse est retombée à 10 % de la surtension maximale, la durée $t'_2 = t_{04} - t_{02}$ de cette phase de l'ouverture s'exprime :

$$t_{04} - t_{02} = t'_2 \approx \tau_2 \cdot \mathrm{Ln}\,(10) \approx 2{,}3 \cdot \tau_2 \approx 2{,}3 \cdot R_F C_F \approx 2{,}3 \cdot \frac{R_F Q_{RB}}{V_R} \approx 2{,}3 \cdot \frac{Q_{RB}}{I_{RM}}.$$

L'énergie dissipée dans le composant durant cette phase du blocage s'exprime :

$$W_F\,(O) = \int_0^{\infty} R_F \cdot i_F^2\,(t') \cdot dt' = R_F I_{RM}^2 \cdot \left(\frac{\tau_2^2 + 3\,\tau_1\tau_2 + \tau_1^2}{\tau_1 + \tau_2}\right)$$

Loin de l'amortissement critique, si : $\tau_2 \approx R_F C_F \gg \tau_1$

$$W_F\,(O) \approx R_F I_{RM}^2 \cdot \tau_2 \approx R_F^2 \cdot C_F \cdot I_{RM}^2$$

ou comme :

$$R_F I_{RM} \approx V_R \quad \text{et} \quad V_R C_F \approx Q_{RB}$$

$$W_F\,(O) \approx C_F \cdot V_R^2 \approx Q_{RB} \cdot V_R.$$

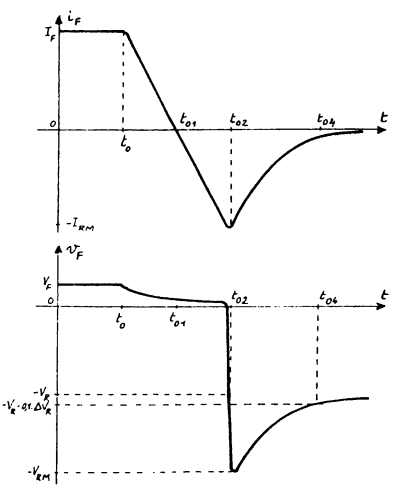


Figure B.II.11

Comme on a négligé l'énergie perdue dans le composant pendant la première phase de l'ouverture (entre les dates t_0 et t_{02}) la grandeur $W_F\,(O)$ représente donc l'énergie totale dissipée dans le composant à chaque blocage. On voit qu'elle est proportionnelle à la tension inverse bloquée et à la charge inverse de blocage Q_{RB}.

En régime de travail périodique de fréquence f la diode devra donc évacuer, du seul fait des commutations à l'ouverture, une puissance moyenne :

$$P_F\,(O) = Q_{RB} \cdot V_R \cdot f.$$

La figure **B.II.11** indique les formes d'onde de $i_F\,(t)$ et $v_F\,(t)$ dans le cas d'une diode à remontée progressive.

REMARQUE. – L'énergie totale reçue par la branche en commutation pendant l'ouveture s'exprime :

$$W_{tot}\,(O) = -\int_{t_0}^{\infty} V_R i_F dt = -V_R I_F\,(t_{02} - t_0) + \frac{V_R^2}{2L}\,(t_{02} - t_0)^2 + V_R I_{RM}\,(\tau_2 + \tau_1)$$

soit : $$W_{tot}\,(O) = -\frac{1}{2} \cdot LI_F^2 + V_R Q_{RR} + V_R I_{RM}\,(\tau_2 + \tau_1)$$

ou encore, loin de l'amortissement critique (alors : $\tau_2 + \tau_1 \approx R_F C_F$) :

$$W_{tot}\ (O) \approx -\frac{1}{2} \cdot LI_F^2 + (Q_{RR} + Q_{RB}) \cdot V_R.$$

Le premier terme représente l'énergie restituée par la bobine d'inductance L initialement traversée par un courant d'intensité I_F ; l'énergie dissipée dans la diode est donc égale à celle fournie par la source moins celle qui a servi à charger le condensateur de capacité C_F :

$$W_F\ (O) = (Q_{RR} + Q_{RB})\ V_R - \frac{1}{2} \cdot C_F V_F^2 = \left(Q_{RR} + \frac{1}{2} \cdot Q_{RB}\right) V_R$$

– Le discriminant Δ est négatif si :

$$R_F < 2\sqrt{\frac{(L + L_F)}{C_F}} \qquad \text{ou} \qquad C_F < \frac{4\,(L + L_F)}{R_F^2}, \quad Q_{RB} < \frac{4\,(L + L_F)\,V_R}{R_F^2}$$

Les solutions de l'équation caractéristique s'expriment :

$$r_1 = -\frac{R_F}{2\,(L + L_F)} + j\sqrt{-\Delta} = -\frac{1}{\tau} + j\omega\,; \qquad r_2 = -\frac{1}{\tau} - j\omega$$

et $i_F\ (t')$ et $v_F\ (t')$ s'écrivent (avec $t' = t - t_{02}$) :

$$\begin{cases} i_F\ (t') = A \cdot \exp\left(\dfrac{-t'}{\tau}\right) \cdot \cos\left(\omega t' - \varphi\right) \\ v_F\ (t') = -V_R - L \cdot \dfrac{di_F}{dt'} = -V_R + LA \cdot \exp\left(\dfrac{-t'}{\tau}\right) \cdot \left(\dfrac{\cos\left(\omega t' - \varphi\right)}{\tau} + \omega \sin\left(\omega t' - \varphi\right)\right) \end{cases}$$

L'intensité $i_F\ (t')$ tend vers zéro au terme d'un régime oscillant amorti. Les diodes présentant ce comportement à l'ouverture sont dites *diodes à remontée rapide* (« snap off »).

Les conditions de fonctionnement à la date t_{02} :

$$i_F\ (t' = 0) = -I_{RM}, \qquad v_F\ (t' = 0) = -V_R$$

imposent que :

$$A = -\frac{I_{RM}}{\cos\varphi}; \qquad \varphi = \arctan\frac{1}{\omega\tau}; \qquad \cos^2\varphi = \frac{\omega^2\tau^2}{1 + \omega^2\tau^2}$$

D'où :

$$\begin{cases} i_F\ (t') = -\dfrac{I_{RM}}{\cos\varphi} \cdot \exp\left(\dfrac{-t'}{\tau}\right) \cdot \cos\left(\omega t' - \varphi\right) \\ v_F\ (t') = -V_R - \dfrac{L\omega I_{RM}}{\cos^2\varphi} \cdot \exp\left(\dfrac{-t'}{\tau}\right) \cdot \sin\left(\omega t'\right) \end{cases}$$

D'où les valeurs maximales V_{RM} et ΔV_R de la tension et de la surtension inverses :

$$V_{RM} \approx V_R + \frac{L\omega I_{RM}}{\cos^2\varphi}\,; \qquad \Delta V_R = V_{RM} - V_R \approx \frac{L\omega I_{RM}}{\cos^2\varphi} = \frac{LI_{RM}\,(1 + \omega^2\tau^2)}{\omega \cdot \tau^2}$$

Si les conditions de fonctionnement sont assez éloignées de celles de l'amortissement critique, c'est-à-dire si :

$$C_F \ll \frac{4\,(L + L_F)}{R_F^2} \qquad \text{alors :} \qquad \omega \approx \frac{1}{\sqrt{C_F\,(L + L_F)}} \qquad \omega\tau \gg 1$$

et on trouve :

$$V_{RM} \approx V_R + \frac{LI_{RM}}{\sqrt{C_F\,(L + L_F)}} \qquad \Delta V_R \approx \frac{LI_{RM}}{\sqrt{C_F\,(L + L_F)}}$$

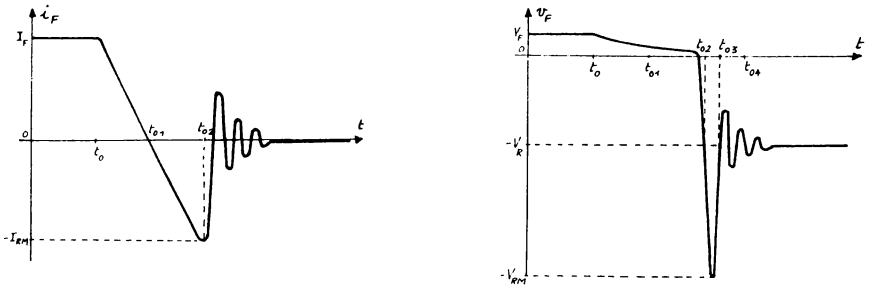


Figure B.II.12

La figure B.II.12 indique la forme des chronogrammes de $i_F(t)$ et $v_F(t)$. On observe que l'intensité i_F du courant direct redevient positive pendant le régime transitoire de blocage, ce qui pourra avoir des conséquences sur le fonctionnement des autres éléments du montage contenant la diode.

La tension v_F reprend la valeur $-V_R$ de la d.d.p. à bloquer au bout d'une demi-période environ du régime oscillant, soit à la date t_{03} telle que :

$$t_{03} - t_{02} \approx \frac{\pi}{\omega} \approx \pi\sqrt{C_F\,(L + L_F)} \qquad \text{(dans le cas d'un régime peu amorti).}$$

mais le régime transitoire ne s'atténue sensiblement qu'au bout de quelques constantes de temps :

$$\tau = \frac{2\,(L + L_F)}{R_F}$$

L'amplitude de l'oscillation devient inférieure à 10 % de la surtension maximale au-delà de la date t_{04} telle que :

$$t_{04} - t_{02} \approx 2{,}3\,\tau = 4{,}6 \cdot \frac{(L + L_F)}{R_F}$$

L'énergie totale reçue par la branche en commutation durant l'ouverture s'exprime :

$$W_{tot}(O) = \int_{t_0}^{t_{04}} V_R \cdot (-i_F) \cdot dt$$

$$W_{tot}(O) = -V_R I_F\,(t_{02} - t_0) + \frac{V_R^2}{2L}(t_{02} - t_0)^2 + \frac{2\,\tau\,V_R I_{RM}}{1 + \omega^2\tau^2}$$

$$W_{tot}(O) = -\frac{1}{2} \cdot LI_F^2 + Q_{RR} \cdot V_R + \frac{2\,V_R\,I_{RM}}{1 + \omega^2\tau^2}$$

Loin de l'amortissement critique :

$$W_{tot}(O) = -\frac{1}{2} \cdot LI_F^2 + Q_{RR} V_R + Q_{RB} V_R$$

Le premier terme représentant l'énergie disponible dans la bobine d'inductance L à la date t_0 où l'intensité i_F vaut I_F, le second correspond donc à l'énergie totale reçue par la diode durant l'ouverture, c'est-à-dire à la somme de l'énergie dissipée dans le composant, $W_F(O)$, et de l'énergie électrostatique $\frac{1}{2} \cdot C_F V_R^2$; d'où : $W_F(O) = W_{tot}(O) + \frac{1}{2} \cdot LI_F^2 - \frac{1}{2} \cdot C_F V_R^2 = \left(Q_{RR} + \frac{1}{2} \cdot Q_{RB}\right) \cdot V_R$.

La puissance moyenne perdue à l'ouverture, en régime périodique de fréquence f s'exprime donc :

$$P_F(O) = \left(Q_{RR} + \frac{1}{2} \cdot Q_{RB}\right) \cdot V_R \cdot f.$$

b. Grandeurs caractéristiques.

L'analyse du blocage d'une diode a montré que les grandeurs qui caractérisent cette commutation sont les suivantes :

α. *Intensité maximale du courant inverse de déstockage* I_{RM} ; on a établi que :

$$I_{RM} = \sqrt{\frac{2\,V_R\,Q_{RR}}{L}} = \sqrt{2\,Q_{RR}\left(\frac{di_F}{dt}\right)_R}$$

où $\left(\frac{di_F}{dt}\right)_R$ est la valeur absolue de la vitesse de décroissance de l'intensité du courant direct ; l'expérience montre que I_{RM} est plus souvent donnée par la formule empirique :

$$I_{RM} \approx \sqrt{\frac{4}{3}} \cdot Q_{RR}\left(\frac{di_F}{dt}\right)_R.$$

Une diode rapide à l'ouverture, c'est-à-dire susceptible d'accepter une vitesse de décroissance $\left(\frac{di_F}{dt}\right)_R$ très importante, devra avoir une très faible charge stockée ($Q_s \approx Q_{RR}$) si on veut éviter une trop forte intensité de courant inverse.

β. *Temps de recouvrement inverse* t_{rr} ; c'est la durée :

$$t_{rr} = t_{04} - t_{01}$$

qui s'écoule entre l'extinction du courant direct (date t_{01} où i_F est nulle) et la disparition (à 10 % près) du régime transitoire de blocage.

Si on peut négliger la durée $(t_{04} - t_{02})$ de la remontée de $i_F(t)$ devant celle, t_{IRM}, de sa décroissance, il vient :

$$t_{rr} \approx t_{02} - t_{01} = t_{IRM} = \sqrt{\frac{2 \cdot Q_{RR}}{\left(\frac{di_F}{dt}\right)_R}} = \sqrt{\frac{2\,L\,Q_{RR}}{V_R}}$$

$$\left(\text{l'expérience montre parfois que : } t_{rr} \approx t_{IRM} \approx \sqrt{\frac{3\,Q_{RR}}{\left(\frac{di_F}{dt}\right)_R}}\right)$$

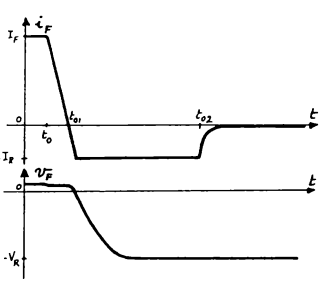


Figure B.II.13

Cette durée est fixée par les conditions de blocage imposées à la diode par son environnement : intensité I_F du courant à ouvrir (fixe Q_{RR}), vitesse d'extinction $\left(\frac{di_F}{dt}\right)_R$. Une diode rapide à l'ouverture devra avoir une faible charge stockée Q_s au courant nominal direct.

REMARQUE 1. – Si le montage limite le courant inverse de recouvrement de la diode à une intensité I_R inférieure à celle, I_{RM}, que nécessiteraient la charge Q_{RR} à évacuer et la vitesse d'extinction possible, $\left(\frac{di_F}{dt}\right)_R$, la durée du recouvrement est alors essentiellement fixée par la valeur de I_R ; on peut écrire en première approximation que : $t_{rr} = t_{02} - t_{01} \approx \frac{Q_{RR}}{I_R}$ et $i_F(t)$ évolue comme l'indique la figure **B.II.13**.

REMARQUE 2. – Si on ne peut négliger la durée $(t_{04} - t_{02})$ de la phase finale de l'ouverture il faut rappeler qu'elle s'exprime :

– dans le cas d'une diode à remontée progressive :

$$t_{04} - t_{02} \approx 2{,}3 \cdot R_F C_F \approx 2{,}3 \cdot \frac{Q_{RB}}{I_{RM}} = \frac{2{,}3 \cdot Q_{RB}}{\sqrt{2\, Q_{RR} \left(\frac{di_F}{dt}\right)_R}} > 9{,}2 \cdot \frac{L + L_F}{R_F}$$

dans le cas d'une diode à remontée rapide :

$$t_{04} - t_{02} \approx 4{,}6 \cdot \frac{(L + L_F)}{R_F}$$

Comme c'était prévisible par construction (Q_{RB} est plus petite pour une diode à remontée rapide, toutes choses égales par ailleurs), la durée de la phase d'établissement de la barrière de potentiel est plus grande pour une diode à remontée progressive, ce qui justifie les désignations utilisées (remontée progressive et remontée rapide ou brusque).

REMARQUE 3. – La durée totale d'ouverture d'une diode, comptée à partir de la date t_0 d'application de la tension inverse V_R, s'exprime :

$$t_{04} - t_0 = t_{04} - t_{02} + t_{rr} + \frac{I_F}{\left(\frac{di_F}{dt}\right)_R}$$

γ. *Tension inverse maximale* V_{RM} *et surtension inverse* ΔV_R ; on a établi que ces grandeurs s'expriment approximativement :

– pour les diodes à remontée progressive du courant :

$$V_{RM} \approx V_R \cdot \left(1 + \frac{L \cdot I_{RM}}{R_F Q_{RB}}\right) \qquad \Delta V_R \approx \frac{L \cdot I_{RM} \cdot V_R}{R_F Q_{RB}} \approx \frac{L I_{RM}}{R_F C_F}$$

D'où la surtension inverse relative (à la tension à bloquer) :

$$\frac{\Delta V_R}{V_R} \approx \frac{L \cdot I_{RM}}{R_F Q_{RB}}$$

– pour les diodes à remontée rapide (brusque) du courant :

$$V_{RM} \approx V_R \cdot \left(1 + \frac{L \omega I_{RM}}{V_R \cdot \cos^2 \varphi}\right) \approx V_R \cdot \left(1 + \frac{2\, L I_{RM}}{Q_{RB} \sqrt{\frac{4\,(L + L_F)}{C_F} - R_F^2}}\right)$$

Loin de l'amortissement critique $\frac{4\,(L + L_F)}{C_F} \gg R_F^2$, cette expression devient :

$$V_{RM} \approx V_R \cdot \left(1 + \frac{L I_{RM}}{Q_{RB} \sqrt{\frac{(L + L_F)}{C_F}}}\right) \approx V_R \cdot \left(1 + \frac{L I_{RM}}{V_R \sqrt{C_F\,(L + L_F)}}\right)$$

D'où : $\Delta V_R \approx \dfrac{L I_{RM} V_R}{Q_{RB} \sqrt{\dfrac{(L + L_F)}{C_F}}}$ et $\dfrac{\Delta V_R}{V_R} \approx \dfrac{L I_{RM}}{Q_{RB} \sqrt{\dfrac{(L + L_F)}{C_F}}}$

Pour comparer littéralement cette expression à celle de la surtension relative d'un composant à remontée progressive on peut établir par continuité sa forme au voisinage de l'amortissement critique : où : $\sqrt{\frac{(L + L_F)}{C_F}} \approx \frac{R_F}{2}$:

$$\frac{\Delta V_R}{V_R} \approx \frac{2\, L I_{RM}}{R_F Q_{RB}}.$$

On voit que la surtension inverse maximale (absolue ou relative) augmente avec l'inductance L de la branche en commutation et avec l'intensité I_{RM} du courant inverse maximal ; elle est plus importante pour une diode à remontée brusque et est d'autant plus grande que la charge Q_{RB} recouvrée pendant la remontée est plus petite.

δ. Puissance perdue dans la diode à l'ouverture $P_F(O)$; on a montré que le supplément de puissance moyenne perdue dans une diode du fait des commutations à l'ouverture s'exprime, lors d'un fonctionnement périodique de fréquence f :

$$P_F(O) \approx \left(Q_{RR} + \frac{1}{2} \cdot Q_{RB}\right) \cdot V_R \cdot f ; \quad P_F(O) < (Q_{RR} + Q_{RB}) \cdot V_R \cdot f.$$

Toutes choses égales par ailleurs (fréquence de travail, tension à bloquer et charge stockée au courant à ouvrir, $Q_s \approx Q_{RR}$), les diodes à remontée progressive du courant, de plus grandes valeurs de Q_{RB} que les diodes à remontée brusque, seront le siège d'une dissipation moyenne d'énergie plus importante.

Si on admet que : $Q_{RB} \approx C_F V_R \approx C_F R_F I_{RM}$ les diodes à remontée progressive du courant, où : $C_F > \frac{4(L + L_F)}{R_F^2} \approx \frac{4(L + L_F) I_{RM}^2}{V_R^2}$ sont donc telles que : $Q_{RB} > \frac{4(L + L_F) I_{RM}^2}{V_R} = \frac{8(L + L_F)}{L} \cdot Q_{RR}$.

Ces calculs ne sont qu'approximatifs mais on peut tout de même en déduire que la charge Q_{RB} est du même ordre de grandeur que Q_{RR} dans le cas des diodes à remontée progressive, alors que les composants à remontée brusque ont souvent une charge Q_{RB} négligeable devant Q_{RR}.

REMARQUE. – La différence de comportements observés entre les diodes à remontée brusque (« snap off ») et celles à remontée progressive (« soft recovery ») n'est pas toujours une propriété intrinsèque des composants ; en effet, les conditions associées à ces différents types de recouvrement, que l'on peut résumer ainsi :

– remontée brusque si : $Q_{RB} < \frac{4(L + L_F) V_R}{R_F^2}$ ou $L + L_F > \frac{Q_{RB} R_F^2}{4 V_R}$

– remontée progressive si : $Q_{RB} > \frac{4(L + L_F) V_R}{R_F^2}$ ou $L + L_F < \frac{Q_{RB} R_F^2}{4 V_R}$

montrent que l'inductance série L de la branche en commutation et la tension inverse appliquée influent sur l'amortissement de la remontée de $i_F(t)$.

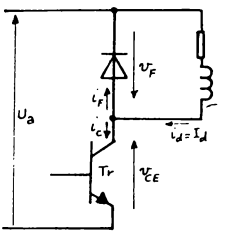
En particulier, dans des conditions analogues d'ouverture (même tension inverse appliquée V_R, même intensité I_F du courant à ouvrir, donc même Q_{RR}), une diode telle que : $Q_{RB} > \frac{4 L_F V_R}{R_F^2}$ se bloquera :

– dans des conditions de remontée progressive si : $L < \frac{Q_{RB} R_F^2}{4 V_R} - L_F$

– dans des conditions de remontée brusque si : $L > \frac{Q_{RB} R_F^2}{4 V_R} - L_F$

c. Conséquences.

On va voir sur quelques exemples simples les effets de l'ouverture d'une diode.



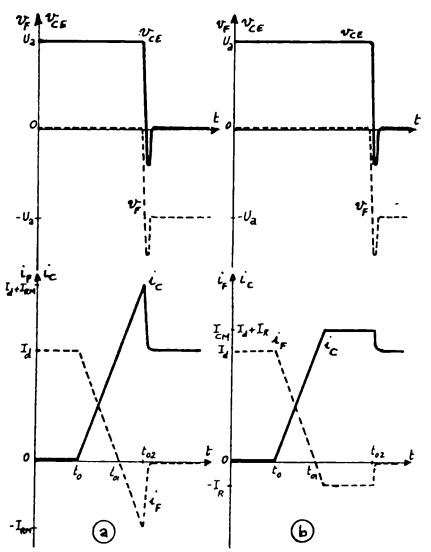


Figure B.II.14

α. Ouverture d'une diode de roue libre. La figure **B.II.14** porte l'analyse des implications de la fermeture d'un hacheur « série » (l'élément commandé étant ici un transistor bipolaire, Tr) alimentant une charge inductive (dont on supposera l'intensité du courant constante : $i_d = I_d$).

La loi des nœuds, qui se traduit ici par : $i_C = I_d - i_F$ montre que le transistor Tr sera traversé par un courant d'intensité maximale : $I_{CM} = I_d + I_{RM}$ à la date t_{02} où $i_F(t)$ passe par sa valeur minimale $-I_{RM}$. La diode restant pratiquement conductrice jusqu'à la date t_{02}, le point figuratif de l'état du transistor dans le plan $v_{CE} - i_C$ s'aventure jusqu'au voisinage de :

$$v_{CE} \approx U_a, \quad i_C = I_d + I_{RM},$$

et l'énergie dissipée dans le transistor s'exprime approximativement :

$$W_T(F) = \int_{t_0}^{t_{02}} i_C \cdot v_{CE} \cdot dt$$

soit :

$$W_T(F) \approx \frac{1}{2} \cdot U_a (I_d + I_{RM}) \cdot (t_{02} - t_0)$$

ou, comme :

$$t_{02} - t_0 = \frac{I_d + I_{RM}}{\left(\frac{di_F}{dt}\right)_R}$$

et :

$$I_{RM} = \sqrt{2\, Q_{RR} \left(\frac{di_F}{dt}\right)_R}$$

$$W_T(F) \approx U_a \cdot \left(\frac{\frac{1}{2} \cdot I_d^2}{\left(\frac{di_F}{dt}\right)_R} + I_d \sqrt{\frac{2\, Q_{RR}}{\left(\frac{di_F}{dt}\right)_R}} + Q_{RR} \right)$$

En définitive, du fait de l'ouverture de la diode, le transistor doit :

– supporter un courant direct d'intensité $(I_d + I_{RM})_{max}$;

– avoir une aire de sécurité en régime répétitif (voir § B.V.) incluant le point : $v_{CE} = U_a$, $i_C = (I_d + I_{RM})_{max}$;

– pouvoir évacuer une puissance supplémentaire moyenne : $P_T(F) = W_T(F) \cdot f$.

Une diode de roue libre devra présenter une très faible charge stockée au courant normal à commuter si on veut réduire la surintensité directe I_{RM} et le supplément de dissipation qui apparaissent dans le transistor Tr.

Si le courant de base du transistor (ou la tension de commande v_{GS} dans le cas d'un TEC) limite l'intensité maximale du courant direct à une valeur I_{CM} inférieure à $I_d + \sqrt{2\,Q_{RR}\left(\frac{di_F}{dt}\right)_R}$, alors l'intensité du courant inverse de recouvrement est limitée à $I_R = (I_{CM} - I_d)$, la durée d'ouverture de la diode est augmentée (cf. figure **B.II.14**.b) et l'énergie dissipée dans Tr s'exprime :

$$W_T(F) \approx \frac{1}{2} \cdot U_a \cdot I_{CM} \cdot \frac{I_{CM}}{\left(\frac{di_F}{dt}\right)_R} + U_a \cdot I_{CM} \cdot \frac{Q_{RR}}{I_R} \approx U_a \cdot \left(\frac{I_{CM}^2}{2\left(\frac{di_F}{dt}\right)_R} + \left(\frac{I_{CM}}{I_R}\right) \cdot Q_{RR} \right)$$

On peut prévoir une augmentation sensible des pertes et de l'échauffement de Tr ; il conviendra de s'assurer que la commande du transistor à la fermeture lui permet de conduire un courant direct d'intensité $(I_d + I_{RM})_{max}$.

β. Diode d'un circuit d'aide à la commutation. On analysera plus loin (chapitre **B.V**) le fonctionnement du circuit d'aide à la commutation d'un transistor bipolaire (figure **B.II.15**). Le circuit R_c-D_c-C ralentit la montée de la tension v_{CE}, à l'ouverture de Tr, pour réduire la dissipation d'énergie dans le transistor (R_c limite d'intensité du courant de décharge de C lors de la fermeture de Tr).

La diode D_c se bloque à la date t_{04} où $v_{CT} \approx v_{CE}$ est maximale ; d'où :

$$i_{D_c} = i_{CT} = C \cdot \frac{dv_{CT}}{dt} = 0.$$

Si D_c est à remontée rapide, l'oscillation amortie de i_{D_c} produite par son ouverture va se traduire par un régime oscillant de la tension v_{CE} :

$$v_{CE} \approx v_{CT} + R_c\,(i_{CT} - i_{D_c})$$

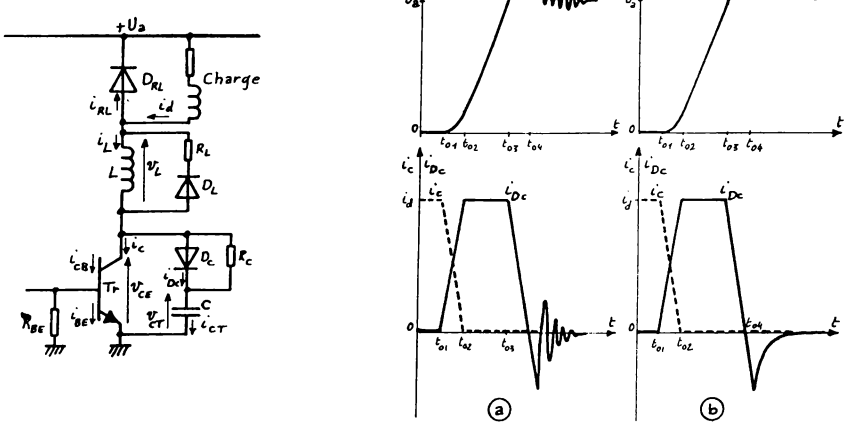


Figure B.II.15

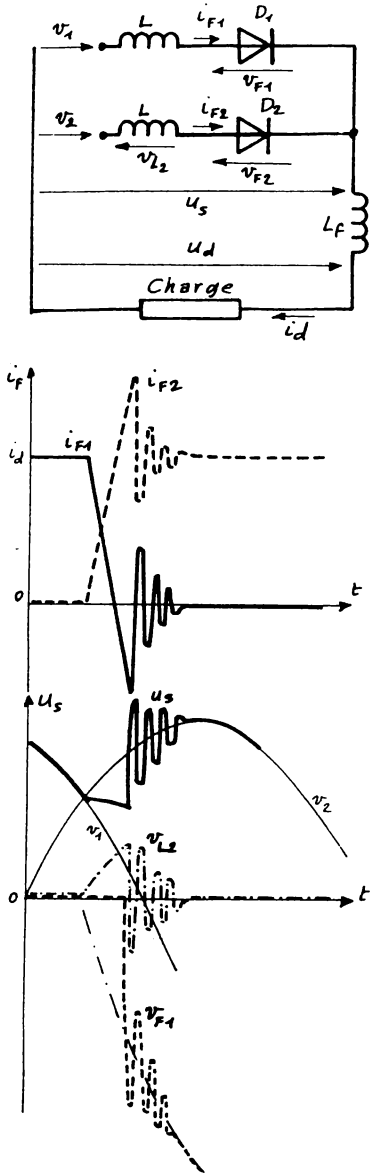


Figure B.II.16

Cette oscillation de v_{CE} est accrue de l'effet des inductances parasites du câblage.

Le transistor Tr, bloqué au niveau de la jonction collecteur-base, est pratiquement équivalent à un condensateur. L'oscillation de v_{CE} provoque un courant i_{CB} capacitif ; si ce courant traverse la jonction base-émetteur, les alternances positives de i_{BE} peuvent provoquer la remise en conduction de Tr dans de très mauvaises conditions : forte tension v_{CE} aux bornes, circuits d'aide hors d'état de jouer leur rôle (puisque c'est la branche R_c-D_c-C qui est cause de phénomène et puisque la bobine éventuelle de protection de Tr à la fermeture est encore traversée par un courant de forte intensité). Cette sorte de remise en conduction du transistor s'accompagne en général de sa destruction.

Il convient que D_c soit une diode à remontée progressive du courant, de façon à éliminer les oscillations néfastes de i_{Dc} (donc de v_{CE}). On peut aussi songer à détourner le courant capacitif i_{CB} de la jonction base-émetteur : une base polarisée négativement (dans le cas d'un NPN) par rapport à l'émetteur ou une résistance R_{BE} suffisamment faible peuvent contribuer à réduire l'intensité i_{BE} de la portion de i_{CB} qui est susceptible de commander la remise en conduction de Tr.

γ. *Diode de redressement.* Les montages redresseurs imposent souvent aux diodes de travailler dans des branches dont l'inductance série de fuite est assez importante : transformateur de séparation d'un montage alimenté par le réseau alternatif, transformateur de sortie (isolation galvanique) d'une alimentation régulée à découpage.

Les surtensions qui apparaissent aux bornes des diodes, images de celles produites par les inductances de fuite, peuvent alors être relativement importantes. En effet, on a montré que V_{RM} s'exprime :

– dans le cas d'une diode à remontée progressive :

$$V_{RM} = V_R \cdot \left(1 + \frac{L \cdot I_{RM}}{R_F Q_{RB}}\right)$$

– dans le cas d'une diode à remontée brusque :

$$V_{RM} \approx V_R + \frac{L \cdot I_{RM}}{\sqrt{C_F (L + L_F)}}$$

(loin du régime critique) ou, si L est très supérieure à L_F :

$$V_{RM} \approx V_R + I_{RM} \cdot \sqrt{\frac{L}{C_F}} \approx V_R + I_{RM} \cdot \sqrt{\frac{LV_R}{Q_{RB}}}$$

La figure **B.II.16** montre, dans le cas d'un composant à remontée brusque, les formes d'onde de i_{F_1}, $i_{F_2} \approx i_d - i_{F_1}$, $v_{L_2} = \dfrac{L \cdot di_{F_2}}{dt}$ et : $u_s \approx v_2 - v_{L_2}$.

On voit que la commutation à l'ouverture de D_1 se traduit par la présence d'une oscillation parasite au niveau de la tension de sortie u_s. Une partie de cette oscillation peut parvenir au niveau de la charge, même dans le cas où on opère un lissage du courant de sortie, la capacité parasite inter-spires de la bobine de filtrage suffisant, à la fréquence élevée de l'oscillation de u_s, à transmettre une portion non négligeable de ce régime transitoire.

Pour réduire cette oscillation parasite de la tension de sortie (surtout dans le cas où la charge ne la supporte pas) il convient :

– soit d'utiliser des diodes à remontée progressive du courant de recouvrement (valeur plus importante de Q_{RB}, toutes choses restant égales par ailleurs) mais on augmente rapidement la valeur de la puissance moyenne dissipée dans le composant à l'ouverture ($P_F(O) < (Q_{RR} + Q_{RB}) \cdot V_R \cdot f$) et, aux fréquences élevées, l'échauffement devient inacceptable ;

– soit de limiter l'amplitude de la surtension aux bornes d'une diode en disposant en parallèle un circuit série R-C (voir paragraphe suivant).

δ. *Conclusions.* On a vu sur trois exemples les principaux types de conséquences de l'ouverture d'une diode réelle. On peut résumer ainsi nos observations :

– certains montages sont sensibles à l'intensité maximale du courant inverse de recouvrement (I_{RM}) ; on réduira si possible sa valeur en choisissant des composants à faible charge stockée (diodes rapides) ;

– d'autres montages sont surtout perturbés par les oscillations éventuelles du courant inverse de recouvrement ; on choisira alors des diodes à remontée progressive du courant ;

– d'autres utilisations nécessiteront une réduction de la surtension inverse qui apparaît aux bornes d'une diode durant l'ouverture ; on pourra parfois limiter ce défaut en mettant en œuvre des composants à remontée progressive du courant, lorsque les contraintes énergétiques (pertes maximales évacuables) le permettent.

En général, un montage est sensible à tous les effets de l'ouverture d'une diode : surintensité inverse, surtension inverse, oscillations éventuelles, pertes d'énergie. Il conviendra donc d'identifier le ou les effets vraiment néfastes et de choisir un type de diode réalisant un compromis acceptable entre la sécurité du composant et de l'environnement, les performances du montage, la limitation des effets parasites secondaires.

4. Choix et protection d'une diode

a. Diodes rapides

Les diodes rapides ont, toutes choses égales par ailleurs (tension inverse maximale V_{RRM}, intensité maximale du courant direct permanent ou moyen I_{FAV}), une charge stockée Q_s de valeur inférieure, pour un même courant direct, à celle d'une diode ordinaire (de redressement).

En réduisant Q_s (donc aussi Q_{RR}) :

– on diminue la durée du recouvrement inverse (donc la durée d'ouverture) : $t_{rr} \approx \sqrt{\dfrac{2\,Q_{RR}}{\left(\dfrac{di_F}{dt}\right)_F}}$

C'est le but recherché : une « diode rapide » est une diode rapide à l'ouverture ;

– on réduit les pertes supplémentaires de commutation à l'ouverture :

$$P_F(O) < (Q_{RR} + Q_{RB}) \cdot V_R \cdot f$$

– on atténue l'intensité maximale du courant inverse :

$$I_{RM} = \sqrt{\frac{2\,Q_{RR}}{\left(\frac{di_F}{dt}\right)_R}}$$

ou, ce qui revient au même, on permet des vitesses d'extinction plus importantes sans accroître I_{RM} ;

– on diminue de même la surtension inverse :

$$\Delta V_R \approx \frac{L \cdot I_{RM} \cdot V_R}{R_F \cdot Q_{RB}}$$

On réalise des diodes de faible charge stockée directe (de quelques centièmes de microcoulombs à quelques microcoulombs pour des diodes de plusieurs centaines de volts de V_{RRM} et d'une dizaine d'ampères de I_{FAV}) en réduisant les dimensions de la jonction, ce qui a aussi pour effet de diminuer les valeurs de la surtension de fermeture V_{FP} et du temps de recouvrement direct t_{fr} : une diode « rapide » est aussi rapide à la fermeture. Mais on fragilise aussi le composant et on diminue la valeur de la tension inverse d'avalanche (supérieure à V_{RRM}) ; réciproquement, plus la tension inverse à supporter est faible et plus on peut réduire les dimensions et la charge stockée au courant nominal, ce qui augmente la rapidité de la diode.

b. Choix d'une diode

Comme dans le cas de tout autre composant cette opération se décompose en plusieurs étapes :

– analyse des performances attendues du composant (compte tenu du montage à réaliser) : valeurs moyenne et efficace du courant direct maximal, valeur maximale de la tension inverse bloquée, durées de commutation ou valeurs des vitesses d'établissement et d'extinction du courant direct,...

– évaluation des effets associés aux commutations de la diode : surtension directe de fermeture, courant inverse et surtension inverse de blocage, temps de recouvrement direct et inverse,...

– recherche d'un composant de performances satisfaisantes dont le comportement en commutation soit acceptable ; on a vu, lors de l'analyse des conséquences de l'ouverture d'une diode (transition génératrice de forts parasites), que ce choix débouche souvent sur un compromis dans la mesure où il est impossible de réduire simultanément tous les effets secondaires des commutations. On peut, entre autres, rencontrer les alternatives suivantes :

– pour réduire les durées de commutation, les surtensions et surintensités inverses, l'échauffement, on choisit des diodes rapides *mais* ces composants sont plus fragiles. Il faut évaluer assez précisément la valeur maximale de la tension à supporter au blocage ; on ne peut systématiquement prévoir une marge confortable de sécurité en tension inverse car la rapidité d'une diode est d'autant plus grande qu'elle a été construite pour bloquer une tension inverse V_{RRM} plus petite ;

– pour limiter les surtensions inverses et éliminer l'oscillation éventuelle du courant de recouvrement on peut souhaiter utiliser des diodes à remontée progressive du courant *mais* les pertes supplémentaires à l'ouverture sont alors telles qu'aux fréquences de travail élevées l'échauffement du composant peut devenir inacceptable.

c. Refroidissement

On a établi les expressions approchées des pertes de puissance au niveau d'un composant durant les différentes phases d'un fonctionnement périodique de fréquence f :

– régime de conduction : $P_F(C) \approx V_{(TO)} \cdot I_{F\,moy} + r_f \cdot I^2_{F\,ef}$

– commutation à la fermeture : $P_F(F) \approx \frac{1}{2} \cdot (V_{FP} - V_F) \cdot I_F \cdot f \cdot t_{fr}$

– commutation à l'ouverture : $P_F(O) < (Q_{RR} + Q_{RB}) \cdot V_R \cdot f$.

On en déduit la puissance totale de l'énergie à évacuer :

$$P_F = P_F(C) + P_F(F) + P_F(O)$$

Compte tenu des températures maximales admissibles de jonction (T_{vj}) et d'ambiance (T_{amb}), des résistances thermiques entre jonction et boîtier (T_{thjc}) et entre boîtier et radiateur (R_{thch}) on peut déterminer la résistance thermique du radiateur à utiliser pour refroidir la diode :

$$R_{thr} \leqslant \frac{T_{vj} - T_{amb}}{P_F} - (R_{thjc} + R_{thch})$$

d. Protection

La sécurité d'une diode en fonctionnement est assurée lorsque le composant, bien adapté au travail qui lui est demandé, est disposé sur un radiateur bien dimensionné et, éventuellement, protégé par un fusible bien calculé.

Il se peut toutefois que le compromis qui a été imposé, lors du choix de la diode, par les composants disponibles ne rende pas acceptables tous les effets induits par ses commutations (et surtout le courant inverse, la surtension inverse et les oscillations éventuelles de la tension et du courant à l'ouverture) ou ne permette pas à la diode de supporter les surcharges parasites dues aux autres éléments du montage.

On peut alors disposer des circuits annexes destinés à réduire les contraintes imposées au composant. Exemple : circuit R-C en parallèle pour limiter la surtension inverse à l'ouverture.

e. Limitation de la surtension inverse par circuit **R-C**

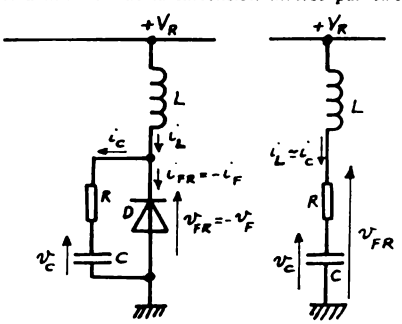


Figure B.II.17

Un circuit R-C, disposé en parallèle aux bornes de la diode, réduit la surtension inverse provoquée, au blocage, par l'inductance de fuite de la branche où le courant s'éteint.

Tant que la diode est passante (c'est-à-dire approximativement jusqu'à la date t_{02} où l'intensité du courant direct vaut $-I_{RM}$) le circuit R-C n'a pas d'effet et le condensateur est chargé sous tension :

$$v_C = -V_F \approx -V_{(TO)}$$

négligeable, en valeur absolue, devant la tension inverse de blocage V_R :

$$|v_C| \ll V_R$$

Si la capacité C du condensateur est très grande devant celle, C_F, de la diode bloquée, l'intensité i_C du courant appelé par le condensateur lors de la montée de la tension inverse $v_{FR} = -v_F$ (blocage de D) est très supérieure à celle, i_{FR}, du courant inverse de recouvrement de la diode. La branche en commutation est alors équivalente au schéma de la figure **B.II.17** et les grandeurs électriques $i_C(t)$, $v_C(t)$ et $v_{FR}(t)$ doivent satisfaire à :

$$V_R = L \cdot \frac{di_C}{dt} + R \cdot i_C + v_C = L \cdot \frac{di_C}{dt} + v_{FR}$$

avec : $i_C = C \cdot \frac{dv_C}{dt}$

D'où : $LC \cdot \frac{d^2 v_C}{dt^2} + RC \cdot \frac{dv_C}{dt} + v_C = V_R$

Le type d'évolution de ce circuit du second ordre dépend des solutions de l'équation caractéristique : $LC \cdot r^2 + RC \cdot r + 1 = 0$, c'est-à-dire du signe du discriminant : $\Delta = R^2C^2 - 4 \cdot LC$:

– le discriminant Δ est strictement positif lorsque : $R > 2 \cdot \sqrt{\frac{L}{C}}$.

Les solutions de l'équation caractéristique sont alors réelles :

$$r_1 = -\frac{R}{2L} + \sqrt{\left(\frac{R}{2L}\right)^2 - \frac{1}{LC}} = -\frac{1}{\tau_1}; \quad r_2 = -\frac{R}{2L} - \sqrt{\left(\frac{R}{2L}\right)^2 - \frac{1}{LC}} = -\frac{1}{\tau_2}$$

et les grandeurs cherchées s'expriment :

$$v_C(t') = V_R + A \cdot \exp\left(\frac{-t'}{\tau_1}\right) + B \cdot \exp\left(\frac{-t'}{\tau_2}\right)$$

$$i_C(t') = C \cdot \frac{dv_C}{dt'} = -C \cdot \left(\frac{A}{\tau_1} \cdot \exp\left(\frac{-t'}{\tau_1}\right) + \frac{B}{\tau_2} \cdot \exp\left(\frac{-t'}{\tau_2}\right)\right)$$

où : $t' = t - t_{02}$.

En tenant compte de la continuité du courant dans la branche inductive ($i_C(t_{02}) \approx I_{RM}$) et de celle de la d.d.p. aux bornes du condensateur de capacité C ($v_C(t_{02}) \approx 0$) on établit que :

$$A = \frac{\tau_1 \tau_2}{\tau_1 - \tau_2} \cdot \left(\frac{I_{RM}}{C} - \frac{V_R}{\tau_2}\right); \quad B = \frac{\tau_1 \tau_2}{\tau_1 - \tau_2} \cdot \left(\frac{V_R}{\tau_1} - \frac{I_{RM}}{C}\right)$$

et :
$$v_{FR}(t') = V_R - L \cdot \frac{di_C}{dt'} = V_R + \frac{L}{\tau_1 - \tau_2} \cdot \left(\frac{CV_R - \tau_2 I_{RM}}{\tau_1} \cdot \exp\left(\frac{-t'}{\tau_1}\right) - \frac{CV_R - \tau_1 I_{RM}}{\tau_2} \cdot \exp\left(\frac{-t'}{\tau_2}\right)\right)$$

Si on est assez loin du régime amorti critique $\left(R \gg R_{cr} = 2\sqrt{\frac{L}{C}}\right)$ la tension inverse $v_{FR}(t')$ se confond rapidement avec le terme de plus grande constante de temps : $\tau_1 \approx RC \gg \tau_2 \approx \frac{L}{R}$, et son amplitude maximale s'exprime approximativement :

$$V_{FR_1} \approx V_R + \frac{L}{\tau_1 - \tau_2} \cdot \frac{1}{\tau_1} \cdot (CV_R - \tau_2 I_{RM}) \approx V_R \cdot \left(1 + \frac{L}{R^2 C} - \frac{L^2}{R^3 C^2} \cdot \frac{I_{RM}}{V_R}\right)$$

Si on note :

$$x = \frac{R}{2}\sqrt{\frac{C}{L}} = \frac{R}{R_{cr}} > 1 \qquad \text{et} \qquad k = \frac{I_{RM}}{V_R} \cdot \sqrt{\frac{L}{C}} = \sqrt{\frac{2Q_{RR}}{CV_R}}$$

on peut encore écrire :

$$\frac{V_{FR_1}}{V_R} \approx 1 + \frac{1}{4x^2} - \frac{k}{8x^3}$$

La valeur maximale de la tension inverse v_{FR} appliquée à la diode vaut V_{FR_1} si la d.d.p. qui apparaît aux bornes du composant à la date t_{02} ($t' = 0$) lui est inférieure ; or :

$$v_{FR}(t' = 0) = V_{FR_0} = RI_{RM} = 2kx \cdot V_R .$$

Comme x ne peut être que supérieure à l'unité (régime amorti) on a nécessairement :

$$\frac{V_{FR_1}}{V_R} < 1 + \frac{1}{4} = \frac{5}{4} \qquad \text{et} \qquad \frac{V_{FR_0}}{V_R} = 2kx$$

sera supérieure à $\dfrac{V_{FR_1}}{V_R}$ dès que : $k > \dfrac{5}{8}$, soit : $C < \left(\dfrac{8}{5}\right)^2 \cdot \left(\dfrac{2Q_{RR}}{V_R}\right)$.

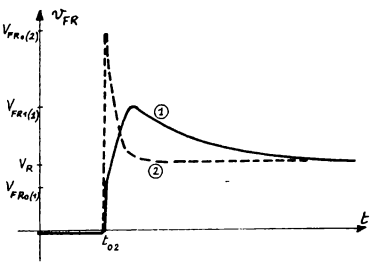


Figure B.II.18

D'où deux types de formes d'onde pour la tension inverse $v_{FR}(t)$:

— aux faibles valeurs de k (fortes valeurs de C) la valeur maximale de la tension inverse supportée par la diode, V_{RM}, est donnée par :

$$V_{RM} \approx V_{FR_1} > V_{FR_0}$$

avec : $$V_{FR_1} \approx V_R \left(1 + \frac{1}{4x^2} - \frac{k}{8x^3}\right) < \frac{5}{4} \cdot V_R$$

La surtension inverse est très limitée mais la constante de temps du régime amorti (de l'ordre de RC) est grande (cf. figure **B.II.18**, courbe 1) ;

— aux fortes valeurs de k (faibles de C) la constante de temps du régime transitoire est de faible valeur mais la surtension inverse :

$$\Delta V_R = V_{RM} - V_R = V_{FR_0} - V_R = (2kx - 1) \cdot V_R$$

peut être très importante (courbe 2 de la figure **B.II.18**) ;

– le discriminant Δ est négatif lorsque : $R < R_{cr} = 2\sqrt{\dfrac{L}{C}}$, ($R^2C^2 < 4LC$) ; le régime transitoire est alors un régime oscillant amorti car les solutions de l'équation caractéristique sont complexes :

$$r = -\frac{R}{2L} \pm j\sqrt{\frac{1}{LC} - \left(\frac{R}{2L}\right)^2} = -\frac{1}{\tau} \pm j\omega .$$

D'où :

$$v_C(t') = V_R - A \cdot \exp\left(\frac{-t'}{\tau}\right) \cdot \cos(\omega t' - \varphi) \qquad (\text{où : } t' = t - t_{02})$$

$$i_C(t') = C \cdot \frac{dv_C}{dt} = CA \exp\left(\frac{-t'}{\tau}\right) \cdot \left(\frac{1}{\tau} \cdot \cos(\omega t' - \varphi) + \omega \sin(\omega t' - \varphi)\right)$$

Les conditions initiales ($v_C(t' = 0) \approx 0$, $i_C(t' = 0) \approx I_{RM}$) imposent :

$$A = \sqrt{V_R^2 + \left(\frac{RV_R}{2L\omega} - \frac{I_{RM}}{C\omega}\right)^2} ; \qquad \tan\varphi = \frac{1}{\omega} \cdot \left(\frac{R}{2L} - \frac{I_{RM}}{CV_R}\right)$$

On en déduit l'expression de la tension inverse v_{FR} aux bornes de la diode :

$$v_{FR}(t') = v_C(t') + R \cdot i_C(t') = V_R + A \exp\left(\frac{-t'}{\tau}\right) \cdot \left(\left(\frac{RC}{\tau} - 1\right) \cos(\omega t' - \varphi) + RC\,\omega \sin(\omega t' - \varphi)\right)$$

En notant ψ l'angle tel que : $\sin\psi = \frac{RC}{\tau} - 1$; $\cos\psi = RC\omega$, il vient :

$$v_{FR}(t') = V_R + A \cdot \exp\left(\frac{-t'}{\tau}\right) \cdot \sin(\omega t' - \varphi + \psi).$$

Pour que $v_{FR}(t')$ passe par un maximum il faut que :

$$\frac{dv_{FR}}{dt'} = A \cdot \exp\left(\frac{-t'}{\tau}\right) \cdot \left(-\frac{1}{\tau} \cdot \sin(\omega t' - \varphi + \psi) + \omega \cdot \cos(\omega t' - \varphi + \psi)\right) = 0$$

soit : $\tan(\omega t' - \varphi + \psi) = \omega\tau$.

D'où deux cas de figure :

– si $\arctan(\omega\tau) + \varphi - \psi > 0$ le premier maximum a lieu lorsque :

$$t'_3 = \frac{1}{\omega} \cdot (\arctan(\omega\tau) + \varphi - \psi)$$ (courbe 1 de la figure **B.II.19**) ;

– si $\arctan(\omega\tau) + \varphi - \psi < 0$ le premier maximum se produit pour :

$$t'_3 = \frac{1}{\omega} \cdot (\arctan(\omega\tau) + \varphi - \psi + 2\pi)$$ (courbe 2 de la figure **B.II.19**).

L'amplitude du premier maximum s'exprime donc ,

$$V_{FR_1} = V_R + A \cdot \exp\left(-\frac{1}{\omega\tau}(\arctan(\omega\tau) + \varphi - \psi + n\pi)\right) \cdot \sin(\arctan(\omega\tau))$$

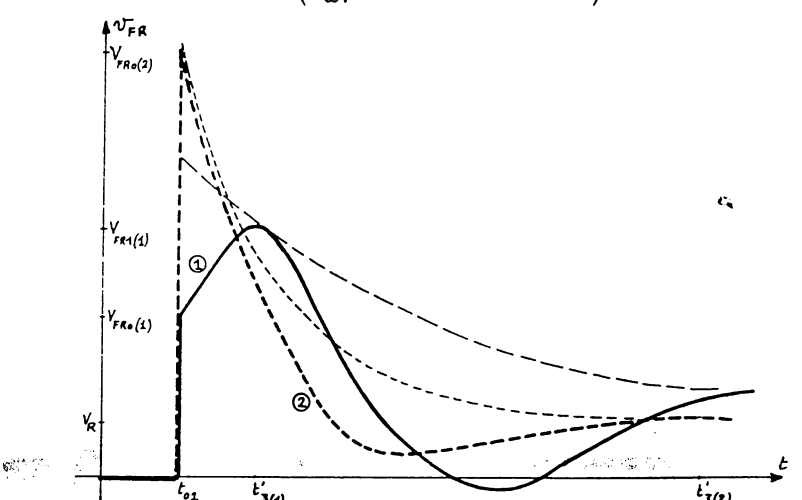


Figure B.II.19

où $n = 0$ si $\arctan(\omega\tau) > \psi - \varphi$, $n = 2$ si $\arctan(\omega\tau) < \psi - \varphi$.

En remarquant que :

$$A = V_R\sqrt{1 + \left(\frac{R}{2L\omega} - \frac{I_{RM}}{CV_R\omega}\right)^2} \; ; \quad \varphi = \arctan\left(\frac{R}{2L\omega} - \frac{I_{RM}}{CV_R\omega}\right) \; ; \quad \psi = \arctan\left(\frac{1}{\omega\tau} - \frac{1}{RC\omega}\right)$$

peuvent s'exprimer en fonction de :

$$x = \frac{R}{R_{cr}} = \frac{R}{2}\cdot\sqrt{\frac{C}{L}} \qquad \text{et} \qquad k = \frac{I_{RM}}{V_R}\cdot\sqrt{\frac{L}{C}}$$

on voit que :

$$\frac{V_{FR_1}}{V_R} = 1 + \sqrt{1 + \frac{(x-k)^2}{1-x^2}}\cdot\exp\left(-\frac{x}{\sqrt{1-x^2}}\left(\arctan\left(\frac{\sqrt{1-x^2}}{x}\right) + \varphi - \psi + n\pi\right)\right)\cdot\sin\left(\arctan\frac{\sqrt{1-x^2}}{x}\right)$$

où : $\varphi = \arctan\left(\dfrac{x-k}{\sqrt{1-x^2}}\right)$ et $\psi = \arctan\left(\dfrac{2x^2-1}{2x\sqrt{1-x^2}}\right)$

La valeur maximale de la tension inverse appliquée à la diode durant le blocage sera égale à V_{FR_1} si cette valeur est supérieure à celle, V_{FR_0}, de $v_{FR}(t')$ à la date t_{02} ($t' = 0$) ; or :

$$V_{FR_0} = R \cdot I_{RM} \; ; \qquad \frac{V_{FR_0}}{V_R} = \frac{RI_{RM}}{V_R} = 2kx$$

On conçoit aisément, au vu des formes d'ondes de $v_{FR}(t)$, que, pour les régimes assez amortis (constante de temps τde l'ordre de grandeur de la période du régime oscillant, ou inférieure) :

– la tension inverse maximale sera égale à V_{FR_0} lorsque $v_{FR}(t')$ a la forme de la courbe 2 de la figure **B.II.19**, c'est-à-dire si :

$$\arctan\left(\frac{\sqrt{1-x^2}}{x}\right) < -\varphi + \psi \; ; \qquad \text{alors :} \quad \frac{V_{RM}}{V_R} = \frac{V_{FR_0}}{V_R} = 2kx$$

– la tension inverse maximale V_{RM} vaudra V_{FR_1} (courbe 1 de la figure **B.II.19**) si :

$$\arctan\left(\frac{\sqrt{1-x^2}}{x}\right) > \psi - \varphi$$

Alors : $\dfrac{V_{RM}}{V_R} = \dfrac{V_{FR_1}}{V_R} = 1 + \sqrt{1 + \dfrac{(x-k)^2}{1-x^2}}\cdot\exp\left(-\dfrac{x}{\sqrt{1-x^2}}\left(\arctan\dfrac{\sqrt{1-x^2}}{x} + \varphi - \psi\right)\right)\cdot\sin\left(\arctan\dfrac{\sqrt{1-x^2}}{x}\right)$

– le changement de régime s'opère lorsque :

$$\arctan\frac{\sqrt{1-x^2}}{x} = \psi - \varphi, \qquad \text{soit pour :} \quad x = \frac{1}{4k} + \sqrt{\left(\frac{1}{4k}\right)^2 + \frac{1}{4}}$$

On a construit (**figure B.II.20**) les courbes montrant l'évolution du rapport $\dfrac{V_{RM}}{V_R}$ (tension maximale inverse divisée par la tension inverse à bloquer) en fonction du paramètre $x\left(\dfrac{R}{R_{cr}}\right)$ pour les différentes valeurs de k. On retrouve qu'aux fortes valeurs de x (régime très amorti) la valeur maximale V_{RM} est égale à la valeur initiale (à la date t_{02}) V_{FR_0}, tandis qu'aux faibles valeurs de x (régime peu amorti) la valeur maximale de $v_{FR}(t)$ est celle du premier maximum du régime transitoire oscillant.

On en déduit l'expression de la tension inverse v_{FR} aux bornes de la diode :

$$v_{FR}(t') = v_C(t') + R \cdot i_C(t') = V_R + A \exp\left(\frac{-t'}{\tau}\right) \cdot \left(\left(\frac{RC}{\tau} - 1\right) \cos(\omega t' - \varphi) + RC\,\omega \sin(\omega t' - \varphi)\right)$$

En notant ψ l'angle tel que : $\sin\psi = \frac{RC}{\tau} - 1$; $\cos\psi = RC\omega$, il vient :

$$v_{FR}(t') = V_R + A \cdot \exp\left(\frac{-t'}{\tau}\right) \cdot \sin(\omega t' - \varphi + \psi).$$

Pour que $v_{FR}(t')$ passe par un maximum il faut que :

$$\frac{dv_{FR}}{dt'} = A \cdot \exp\left(\frac{-t'}{\tau}\right) \cdot \left(-\frac{1}{\tau} \cdot \sin(\omega t' - \varphi + \psi) + \omega \cdot \cos(\omega t' - \varphi + \psi)\right) = 0$$

soit : $\tan(\omega t' - \varphi + \psi) = \omega\tau$.

D'où deux cas de figure :

– si $\arctan(\omega\tau) + \varphi - \psi > 0$ le premier maximum a lieu lorsque :

$$t'_3 = \frac{1}{\omega} \cdot (\arctan(\omega\tau) + \varphi - \psi) \qquad \text{(courbe 1 de la figure B.II.19)} ;$$

– si $\arctan(\omega\tau) + \varphi - \psi < 0$ le premier maximum se produit pour :

$$t'_3 = \frac{1}{\omega} \cdot (\arctan(\omega\tau) + \varphi - \psi + 2\pi) \qquad \text{(courbe 2 de la figure B.II.19).}$$

L'amplitude du premier maximum s'exprime donc,

$$V_{FR_1} = V_R + A \cdot \exp\left(-\frac{1}{\omega\tau}(\arctan(\omega\tau) + \varphi - \psi + n\pi)\right) \cdot \sin(\arctan(\omega\tau))$$

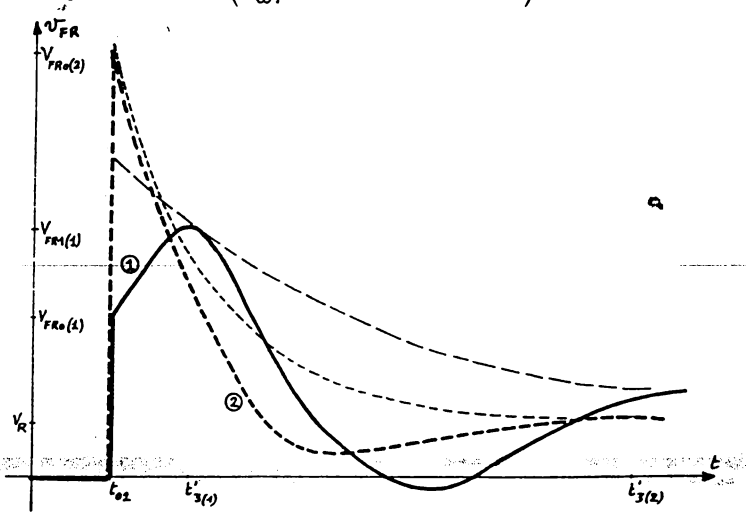


Figure B.II.19

où $n = 0$ si $\arctan(\omega\tau) > \psi - \varphi$, $n = 2$ si $\arctan(\omega\tau) < \psi - \varphi$.

En remarquant que :

$$A = V_R\sqrt{1 + \left(\frac{R}{2L\omega} - \frac{I_{RM}}{CV_R\omega}\right)^2} \; ; \quad \varphi = \arctan\left(\frac{R}{2L\omega} - \frac{I_{RM}}{CV_R\omega}\right) \; ; \quad \psi = \arctan\left(\frac{1}{\omega\tau} - \frac{1}{RC\omega}\right)$$

peuvent s'exprimer en fonction de :

$$x = \frac{R}{R_{cr}} = \frac{R}{2}\cdot\sqrt{\frac{C}{L}} \qquad \text{et} \qquad k = \frac{I_{RM}}{V_R}\cdot\sqrt{\frac{L}{C}}$$

on voit que :

$$\frac{V_{FR_1}}{V_R} = 1 + \sqrt{1 + \frac{(x-k)^2}{1-x^2}}\cdot\exp\left(-\frac{x}{\sqrt{1-x^2}}\left(\arctan\left(\frac{\sqrt{1-x^2}}{x}\right) + \varphi - \psi + n\pi\right)\right)\cdot\sin\left(\arctan\frac{\sqrt{1-x^2}}{x}\right)$$

où : $\varphi = \arctan\left(\dfrac{x-k}{\sqrt{1-x^2}}\right)$ et $\psi = \arctan\left(\dfrac{2x^2-1}{2x\sqrt{1-x^2}}\right)$

La valeur maximale de la tension inverse appliquée à la diode durant le blocage sera égale à V_{FR_1} si cette valeur est supérieure à celle, V_{FR_0}, de $v_{FR}(t')$ à la date t_{02} ($t' = 0$) ; or :

$$V_{FR_0} = R \cdot I_{RM} \; ; \qquad \frac{V_{FR_0}}{V_R} = \frac{RI_{RM}}{V_R} = 2kx$$

On conçoit aisément, au vu des formes d'ondes de $v_{FR}(t)$, que, pour les régimes assez amortis (constante de temps τde l'ordre de grandeur de la période du régime oscillant, ou inférieure) :

– la tension inverse maximale sera égale à V_{FR_0} lorsque $v_{FR}(t')$ a la forme de la courbe 2 de la figure **B.II.19**, c'est-à-dire si :

$$\arctan\left(\frac{\sqrt{1-x^2}}{x}\right) < -\varphi + \psi \; ; \qquad \text{alors :} \quad \frac{V_{RM}}{V_R} = \frac{V_{FR_0}}{V_R} = 2kx$$

– la tension inverse maximale V_{RM} vaudra V_{FR_1} (courbe 1 de la figure **B.II.19**) si :

$$\arctan\left(\frac{\sqrt{1-x^2}}{x}\right) > \psi - \varphi$$

Alors : $\dfrac{V_{RM}}{V_R} = \dfrac{V_{FR_1}}{V_R} = 1 + \sqrt{1 + \dfrac{(x-k)^2}{1-x^2}}\cdot\exp\left(-\dfrac{x}{\sqrt{1-x^2}}\left(\arctan\dfrac{\sqrt{1-x^2}}{x} + \varphi - \psi\right)\right)\cdot\sin\left(\arctan\dfrac{\sqrt{1-x^2}}{x}\right)$

– le changement de régime s'opère lorsque :

$$\arctan\frac{\sqrt{1-x^2}}{x} = \psi - \varphi, \qquad \text{soit pour :} \quad x = \frac{1}{4k} + \sqrt{\left(\frac{1}{4k}\right)^2 + \frac{1}{4}}$$

On a construit (figure **B.II.20**) les courbes montrant l'évolution du rapport $\dfrac{V_{RM}}{V_R}$ (tension maximale inverse divisée par la tension inverse à bloquer) en fonction du paramètre $x\left(\dfrac{R}{R_{cr}}\right)$ pour les différentes valeurs de k. On retrouve qu'aux fortes valeurs de x (régime très amorti) la valeur maximale V_{RM} est égale à la valeur initiale (à la date t_{02}) V_{FR_0}, tandis qu'aux faibles valeurs de x (régime peu amorti) la valeur maximale de $v_{FR}(t)$ est celle du premier maximum du régime transitoire oscillant.

On a représenté en trait continu les fonctionnements où $V_{RM} = V_{FR_1}$, en trait discontinu ceux où $V_{RM} = V_{FR_0}$.

On observe sur ce réseau de courbes que le rapport $\frac{V_{RM}}{V_R}$ présente en général (pour k supérieur à l'unité) un minimum pour une valeur particulière de x.

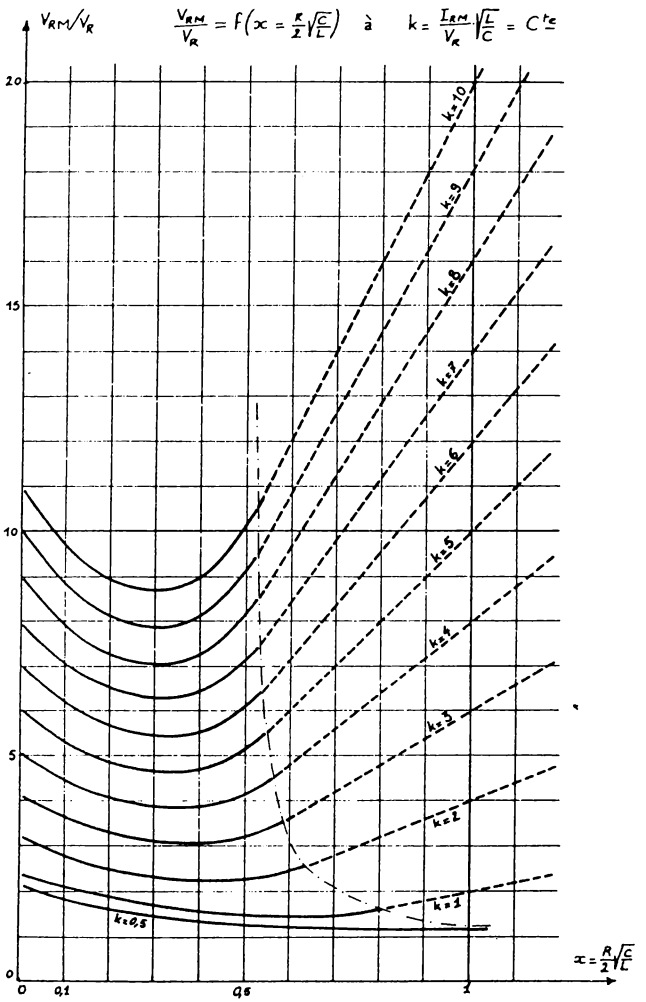


Figure B.II.20

MM. Zastrow et Galloway ont proposé d'utiliser ce réseau de courbes pour calculer les valeurs des composants du circuit R-C de protection d'une diode contre les surtensions inverses provoquées, à l'ouverture, par l'inductance série de la branche en commutation. En pratique, ils ont construit le réseau des courbes : $\frac{V_{RM}}{V_R} = f(X)$ à $K = Cte$

où : $X = R\sqrt{\frac{C}{L}} = 2 \cdot x$ et $K = \frac{L}{C}\left(\frac{I_{RM}}{V_R}\right)^2 = k^2$.

Connaissant la valeur maximale V_{RRM} de la tension inverse que peut supporter le composant à protéger et la valeur V_R de la tension à bloquer au moment de l'ouverture, on calcule $\frac{V_{RRM}}{V_R}$, valeur maximale du rapport de surtension inverse acceptable ; le réseau de courbes fournit la valeur maximale k_M de k (ou K_M pour $K = k^2$) qui permet de respecter cette contrainte, et la valeur x_M de x (ou X_M pour $X = 2 \cdot x$) associée au minimum de $\frac{V_{RM}}{V_R}$ (pour $k = k_M$).

De la valeur maximale k_M de k on déduit la valeur minimale de C ; en effet :

$$k = \frac{I_{RM}}{V_R} \cdot \sqrt{\frac{L}{C}} = \sqrt{\frac{2\,Q_{RR}}{CV_R}} \leqslant k_M \qquad \text{amène :} \qquad C \geqslant \frac{2\,Q_{RR}}{V_R k_M^2}$$

De l'abscisse x_M du minimum de $\frac{V_{RM}}{V_R} = f(x)$ on tire la valeur de la résistance R :

$$x = \frac{R}{2}\sqrt{\frac{C}{L}} = x_M \qquad R = 2 \cdot x_M \sqrt{\frac{L}{C}}$$

EXEMPLE D'APPLICATION. – Soit une diode stockant $Q_s \approx 30\ \mu C$ lorsque $I_F = 10$ A et présentant une V_{RRM} de 600 V. On désire ouvrir cette diode, disposée dans une branche d'inductance série $L = 2\ \mu H$, en appliquant une tension inverse $V_R = 250$ V. Calculons le circuit R-C nécessaire.
Solution : le composant peut supporter :

$$\left(\frac{V_{RM}}{V_R}\right)_{max} = \frac{V_{RRM}}{V_R} = \frac{600}{250} = 2{,}4$$

Le réseau de la figure **B.II.20** montre que l'on satisfait à cette condition si : $k \leqslant k_M = 2$ et $x \approx x_M \approx 0{,}4$ ($K_M = 4$, $X_M \approx 0{,}8$).

D'où : $C \geqslant \frac{2\,Q_{RR}}{V_R k_M^2} = 0{,}06\ \mu F$ (on prendra $C = 0{,}1\ \mu F = 100$ nF).

et : $R = 2 \cdot x_M \sqrt{\frac{L}{C}} \approx 3{,}6\ \Omega$.

Si la branche commutant avec la diode avait présenté une inductance de fuite L = 1 mH, la valeur C n'aurait pas été modifiée mais il aurait fallu un résistor de résistance :

$$R = 2 \cdot 0{,}4\sqrt{\frac{10^{-3}}{10^{-7}}} = 80\ \Omega.$$

REMARQUE. – Le circuit R-C doit être calculé pour la valeur maximale de l'intensité du courant direct à ouvrir ; pour les valeurs plus faibles de I_F, Q_{RR} est aussi plus petite, de même que k (toutes choses égales par ailleurs : V_R et C) et la surtension inverse est moindre (pour une même valeur de x, fixée par C et R).

B.III. COMMUTATION D'UN THYRISTOR

1. Rappels

On a déjà vu (§ III.A.II.4 du *tome 2* du *Cours d'électrotechnique*) les grandeurs qui caractérisent le fonctionnement et les limites d'utilisation du thyristor. On peut résumer et compléter ainsi ces informations :

a. États stables de fonctionnement

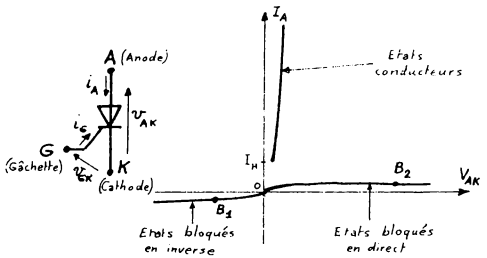


Figure B.III.1

Comme tous les composants de puissance travaillant en régime de commutation le thyristor possède deux types d'états stables :

α. *États bloqués (ou ouverts, ou déclenchés).* Un thyristor est bloqué dans les deux situations suivantes :

– il est polarisé sous tension inverse ($v_{AK} < 0$, cas du point B_1 de la figure **B.III.1**) ; il peut alors supporter une tension inverse de valeur maximale de pointe V_{RRM}, ou V_{RROM}, en régime répétitif ou V_{RSM} en régime non répétitif ;

– il est polarisé en direct ($v_{AK} > 0$, cas du point B_2) mais l'intensité du courant de gâchette i_G est maintenue nulle depuis sa mise sous tension ($v_{GK} \leqslant V_{GD}$). Il peut alors bloquer des pointes répétitives de tension directe inférieure à V_{DRM} (ou V_{DROM}) ou des pointes non répétitives d'amplitude extrême V_{DSM}.

Dans les deux cas le thyristor présente une très grande impédance entre anode et cathode et l'intensité du courant i_A est négligeable devant l'intensité des courants à l'état conducteur. Le constructeur indique les valeurs absolues maximales de l'intensité du courant d'anode à l'état bloqué inverse (I_R) et à l'état bloqué direct (I_D).

β. *État passant (ou fermé, ou conducteur, ou enclenché)*

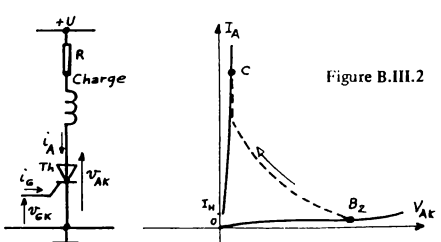


Figure B.III.2

On l'obtient si le thyristor, initialement polarisé en direct (point B_2), reçoit une « impulsion » de courant suffisante dans sa jonction gâchette-cathode. Le point figuratif de son état dans le plan $V_{AK} - I_A$ vient en C (figure **B.III.2**) et l'intensité du courant i_A est pratiquement fixée par les valeurs des autres éléments du montage ; ici : $i_A \approx \dfrac{U}{R}$.

Le thyristor se comporte dès lors comme une diode, même après extinction du courant de gâchette, à condition que l'intensité de son courant d'anode reste supérieure à celle, I_H, du courant de maintien, et la chute de tension directe à ses bornes est de la forme : $v_{AK} \approx V_{T(TO)} + r_T \cdot i_A$ où $V_{T(TO)}$ est sa tension de seuil et r_T sa résistance dynamique. On peut en déduire la valeur instantanée de la puissance développée dans le composant : $p_A = v_{AK} \cdot i_A = V_{T(TO)} \cdot i_A + r_T \cdot i_A^2$,

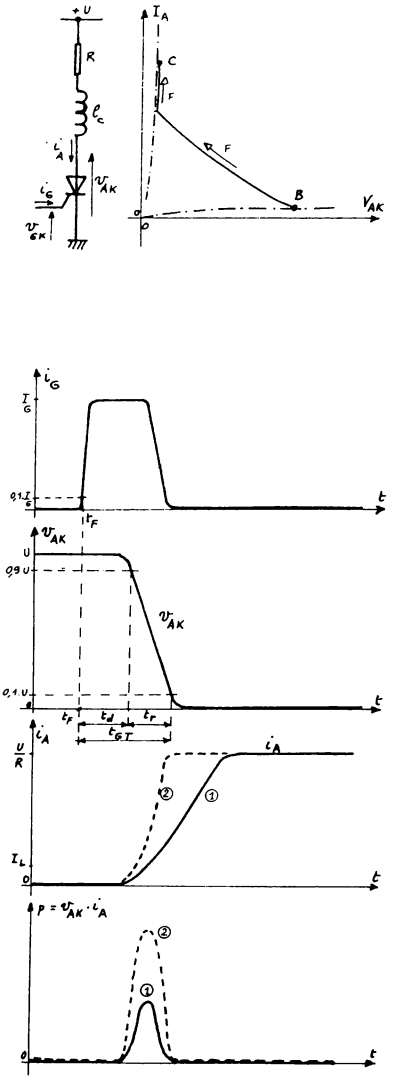


Figure B.III.3

et sa valeur moyenne :

$$P(\text{cond}) = V_{T(TO)} \cdot I_{A\,moy} + r_T \cdot I^2_{A\,cf}$$

Les limites du fonctionnement à l'état passant sont fixées par les grandeurs caractéristiques suivantes :

– I_{TAV}, valeur maximale de l'intensité moyenne du courant direct i_A ;

– I_{TRMS}, valeur maximale de l'intensité efficace du courant direct ;

– I_{TSM}, valeur maximale du courant direct non répétitif de surcharge accidentelle (durée typique 10 ms) ;

– $I^2 t$, valeur maximale de l'intégrale

$$\int_{t_0}^{t_0+t} (i_A)^2 \cdot dt,$$

associée à la valeur maximale de l'énergie que peut dissiper le composant pendant une durée t ; cette grandeur sert à dimensionner les dispositifs de protection (fusibles) contre les surcharges.

b. Commutations

α. Fermeture (ou enclenchement, ou amorçage, ou mise en conduction)

C'est le passage d'un état bloqué direct à un état passant. Il nécessite un courant de gâchette $i_G(t)$ ayant une certaine intensité pendant une certaine durée ; on nommera désormais improprement « impulsion » l'onde $i_G(t)$ appliquée pour fermer le thyristor.

La fermeture est caractérisée par la durée :

$$t_{GT} = t_d + t_r$$

s'écoulant entre l'instant où i_G vaut 10 % de sa valeur maximale et celui où v_{AK} est tombé à 10 % de sa valeur initiale.

Le retard à l'amorçage t_d diminue lorsqu'on augmente l'intensité I_G du courant de gâchette et sa vitesse de montée $\frac{d}{dt}(i_G)$, ou si on augmente la valeur de la tension appliquée v_{AK} à l'état initial bloqué (ici U).

Le temps de montée t_r dépend de la vitesse d'accroissement $\frac{di_A}{dt}$ de l'intensité du courant d'anode, donc en partie du circuit extérieur (tension appliquée, charge). Le courant direct d'anode

s'établit d'autant plus vite que la maille fermée par le thyristor est moins inductive. On a représenté sur la figure **B.III.3** l'allure de i_A (t) pour deux cas de charge, très inductive (①) ou peu inductive (②) ; on remarque que la puissance p développée dans le composant augmente rapidement, ainsi que l'énergie à dissiper, lorsque la vitesse d'établissement du courant, $\frac{di_A}{dt}$, s'élève.

Si, pour simplifier, on admet que durant l'écroulement de v_{AK} on a :

$$v_{AK} = U \cdot \left(1 - \frac{t - t_{F_1}}{t_r}\right) \quad \text{et} \quad i_A = \frac{d}{dt}(i_A) \cdot (t - t_{F_1}) \quad (\text{où } \frac{di_A}{dt} = \text{Cte})$$

on en déduit que :

$$p = v_{AK} \cdot i_A = U \cdot \frac{d}{dt}(i_A) \cdot \left[(t - t_{F_1}) - \frac{1}{t_r} \cdot (t - t_{F_1})^2\right]$$

et l'énergie consommée durant la fermeture s'exprime :

$$W_T(F) = \int_{t_{F_1}}^{t_{F_1} + t_r} p \cdot dt = \frac{1}{6} \cdot U \cdot \frac{d}{dt}(i_A) \cdot t_r^2$$

L'énergie dissipée à la fermeture augmente bien avec $\frac{di_A}{dt}$; le constructeur indique une valeur maximale critique $\left(\frac{di}{dt}\right)_{cr}$ de la vitesse d'établissement de i_A au-delà de laquelle la sécurité du composant n'est plus assurée en commutation ; ce n'est pas seulement la valeur de $W_T(F)$ qui rend la fermeture dangereuse, c'est aussi la portion réduite de jonction conductrice où cette énergie est dissipée.

Le courant de gâchette n'est pas indispensable pendant toute la durée de la mise en conduction ; la fermeture est irréversible dès que l'intensité i_A devient supérieure à celle, I_L, du courant d'accrochage.

Les fiches techniques indiquent les valeurs minimales I_{GT} (de i_G) et V_{GT} (de v_{GK}) qui provoquent l'amorçage de tous les thyristors de la série et la valeur maximale V_{GD} des v_{GK} qui n'enclenchent aucun composant. Elles portent aussi indication des valeurs moyennes ($P_{G(AV)}$) et de pointe (P_{GM}) de la puissance supportable par la jonction gâchette-cathode. Enfin, certaines fiches fournissent la valeur $VT_{(I)}$ de la tension v_{AK} directe 0,5 μs après la commande de fermeture sous tension de blocage maximale (V_{DRM}) ; la valeur $VT_{(I)}$ caractérise aussi la vitesse de décroissance de v_{AK}.

β. Ouverture (ou blocage, ou déclenchement). On ne peut ouvrir un thyristor, de même qu'une diode, qu'en le privant de courant d'anode (trajet CB_0 du plan $V_{AK} - I_A$, voir figure **B.III.4**) ou, mieux, en le mettant sous tension inverse (trajet CB_1). Mais éteindre son courant direct ne suffit pas à le rendre apte à bloquer une tension directe appliquée entre anode et cathode ; il faut pour cela que la barrière de potentiel de blocage direct se reconstitue. Le constructeur indique la valeur minimale t_q (temps de recouvrement) de la durée de l'ouverture sous tension nulle ou inverse au-delà de laquelle le blocage d'une tension directe est possible.

La figure **B.III.4** donne une allure des tensions et courants durant le blocage :

– la tension inverse u_B est appliquée à la date t_0 ;

– l'intensité i_A (égale à i_{A_1}) décroît de t_{01} à t_{02} à une vitesse essentiellement fixée par les éléments de la maille ; ici :

$$\frac{di_A}{dt} \approx \frac{u_B}{(\ell_T + \ell_c)} \; ;$$

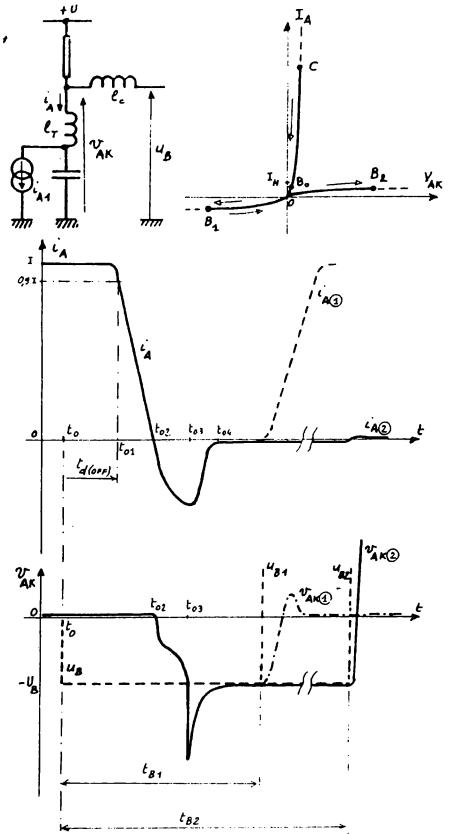


Figure B.III.4

– de t_{02} à t_{03} l'essentiel des charges accumulées dans le thyristor à l'état conducteur (que l'on peut très approximativement assimiler à un condensateur initialement chargé sous $V_{T(TO)} + r_T \cdot I$) est évacué par un courant i_A inverse ;

– de t_{03} à t_{04} la charge inverse s'effectue ; la capacité inverse du composant est plus faible que sa capacité directe, l'évolution du courant $i_A(t)$ est donc plus rapide ;

– la présence inévitable d'une inductance ℓ_c de connexions ou de câblage fait que v_{AK} ne suit pas la tension appliquée u_B ;

– si on applique une tension directe v_{AK} (positive) au bout d'une durée t_{B_1} inférieure à t_q un réamorçage spontané (sans impulsion de gâchette) est à craindre alors que le thyristor peut bloquer une tension directe appliquée au bout d'une durée t_{B_2} supérieure à t_q.

Du fait du comportement capacitif de la jonction bloquée en direct, toute variation de la tension v_{AK} provoque un courant d'anode d'intensité :

$$i_A \approx C_{AK} \cdot \frac{dv_{AK}}{dt}$$

Une augmentation rapide de v_{AK} peut donc donner naissance à un courant direct intense susceptible d'entraîner, sans courant de commande, l'avalanche conductrice à travers la jonction bloquée (cette avalanche étant établie dans de mauvaises conditions de localisation est souvent destructive). La valeur maximale $\left(\frac{dv}{dt}\right)_{cr}$ de l'accroissement de tension directe $\left(\frac{dv_{AK}}{dt}\right)$ à l'état bloqué est indiquée sur les fiches techniques ; on peut parfois augmenter la valeur de cette vitesse maximale acceptable en polarisant en inverse la jonction d'entrée gâchette-cathode.

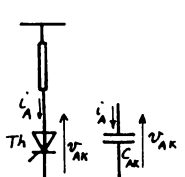
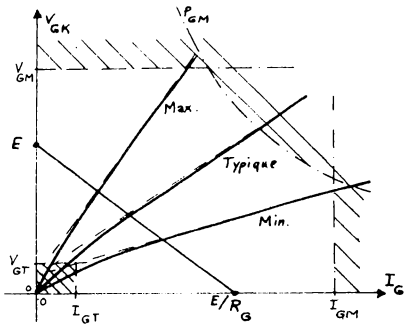


Figure B.III.5

On verra plus loin que certains composants (GTO, GCO,...) sont construits pour être déclenchés par la gâchette.

c. Caractéristique d'entrée

La courbe : $v_{GK} = f(i_G)$ d'un thyristor, dite caractéristique d'entrée, est celle d'une diode de résistance dynamique importante. Cette caractéristique varie très sensiblement d'un composant à l'autre (pour une même série) et en fonction de la température du composant. Le constructeur indique les courbes maximale, typique et minimale.



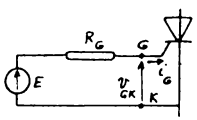


Figure B.III.6

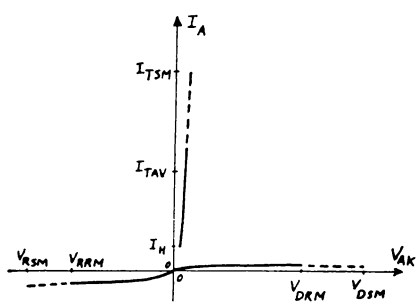


Figure B.III.7

Ces courbes permettent de prévoir les performances (f.e.m. interne E et résistance de sortie R_G) du dipôle équivalent au circuit de commande si on désire un amorçage sûr : la droite de charge du dipôle de commande doit couper le faisceau des caractéristiques d'entrée (voir figure **B.III.6**) dans la portion du premier quadrant du plan $I_G - V_{GK}$ obtenue en retirant les régions où : $v_{GK} > V_{GM}$, $i_G > I_{GM}$, $p_G = v_{GK} \cdot i_G > P_{GM}$ (régions correspondant au dépassement des caractéristiques limites) ainsi que la portion de plan où $v_{GK} < V_{GT}$ et $i_G < I_{GT}$ (amorçage incertain).

d. Sécurité du thyristor

La figure **B.III.7** indique les portions des caractéristiques statiques du plan $V_{AK} - I_A$ où peut évoluer sans risque le point figuratif de l'état de fonctionnement d'un composant de façon répétitive (trait ininterrompu) ou non répétitive (trait interrompu). Les dispositifs de protection permettant de respecter ces contraintes seront essentiellement à base de limiteurs de tension (diodes zener, transil) et de limiteurs de courant (fusibles, blocage...).

La sécurité du thyristor suppose le respect d'autres contraintes :

– accroissement de courant direct à la fermeture, $\frac{di_A}{dt}$, inférieur à une valeur maximale critique $\left(\frac{di}{dt}\right)_{cr}$;

– accroissement de tension directe à l'état bloqué, $\frac{dv_{AK}}{dt}$, inférieur à une valeur critique $\left(\frac{dv}{dt}\right)_{cr}$

α. *Protection contre les trop fortes vitesses d'établissement de la tension directe à l'état bloqué.* On sait que cette fonction est assurée par un circuit R-C série connecté entre anode et cathode et par une bobine d'inductance L disposée en série (l'inductance de l'alimentation, du câblage ou de la charge peut parfois s'avérer suffisante).

Supposons qu'à l'instant : $t = 0$ on applique un échelon de tension U au montage de la figure **B.III.8** (K était ouvert avant cette date et Th en état de bloquer une tension directe).

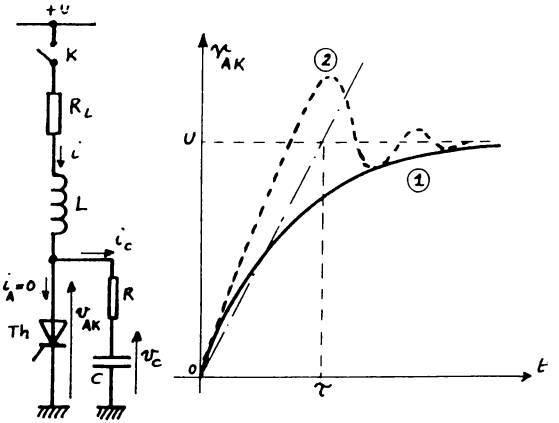


Figure B.III.8

Si on néglige le comportement capacitif du thyristor lors de la montée de v_{AK}, les grandeurs i et v_c doivent satisfaire à :

$$U = (R_L + R) \cdot i + L \cdot \frac{di}{dt} + v_c \qquad \text{et} \qquad i = C \cdot \frac{d}{dt}(v_c) = i_c$$

soit : $$\frac{d^2}{dt^2}(v_c) + \frac{1}{L} \cdot (R_L + R) \cdot \frac{d}{dt}(v_c) + \frac{1}{LC} \cdot v_c = \frac{U}{LC}$$

Au régime d'amortissement critique (constante de temps minimale sans oscillations) défini par :

$$R_L + R = 2\sqrt{\frac{L}{C}}$$

la solution de la forme : $v_c(t) = U + (A + B \cdot t)\, e^{-t/\tau}$ où : $\tau = \dfrac{L}{R_L + R}$ qui satisfait aux conditions initiales : $v_c(O) = 0$ et $i(O) = 0$ s'écrit :

$$v_c(t) = U \cdot \left[1 - \left(1 + \frac{t}{\tau}\right) \cdot e^{-t/\tau}\right]$$

D'où : $$i(t) = \frac{C \cdot U \cdot t}{\tau^2} \cdot e^{-t/\tau}$$

et : $$v_{AK}(t) = v_c(t) + R \cdot i(t) = U \cdot \left[1 - \left(1 + \frac{t}{\tau} \cdot \left(1 - \frac{RC}{\tau}\right)\right) e^{-t/\tau}\right]$$

On voit que la vitesse maximale de croissance de v_{AK} est de l'ordre de :

$$\frac{dv_{AK}}{dt}(O) = \frac{URC}{\tau^2} \approx 4 \cdot \frac{U}{\tau} \qquad \text{car :} \qquad RC \approx (R_L + R) \cdot C = 4 \cdot \tau$$

mais l'accroissement moyen sur une durée de l'ordre de grandeur d'une constante de temps τ est voisin de : $\left(\dfrac{dv_{AK}}{dt}\right)_{moy} \approx \dfrac{U}{\tau} = \dfrac{U}{L} \cdot (R_L + R)$. Il conviendra de choisir R (en général très supérieure à R_L) de telle sorte que : $\dfrac{dv_{AK}}{dt} < \left(\dfrac{dv}{dt}\right)_{cr}$ soit : $R < \dfrac{L}{U} \cdot \left(\dfrac{dv}{dt}\right)_{cr}$.

EXEMPLE D'APPLICATION. – Si : $\left(\frac{dv}{dt}\right)_{cr} = 500$ V/µs, L ≈ 50 µH, U = 500 V, il faut un résistor de résistance : R < 50 Ω et l'amortissement est obtenu avec un condensateur de capacité :

$$C \approx \frac{4 \cdot L}{(R_L + R)^2} \approx 100 \text{ nF}$$

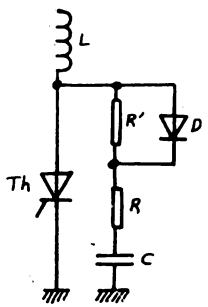


Figure B.III.9

REMARQUE 1. – A la fermeture du thyristor Th la montée de i est limitée par l'inductance L mais la décharge du condensateur impose un courant direct d'intensité initiale :

$$i_A(t_{Ferm}) = v_c(t_{Ferm}) \approx \frac{U}{R}$$

Si la valeur de cette intensité est trop importante pour que l'accroissement de courant correspondant soit acceptable on peut le réduire en augmentant la résistance du circuit de décharge du condensateur ; avec le circuit R-R-D-C de la figure **B.III.9** on a :

$$i_A(t_{Ferm}) = \frac{v_c(t_{Ferm})}{R + R'} \approx \frac{U}{R + R'}$$

REMARQUE 2. – Si le circuit $(R + R_L)$-L-C n'est pas assez amorti $\left(C < \frac{4 \cdot L}{(R + R_L)^2}\right)$ la valeur de la tension v_{AK} dépasse celle de U (courbe ② de la figure **B.III.8**) mais on gagne en durée d'extinction du régime transitoire en choisissant un régime oscillant très amorti.

β. Protection contre les trop fortes vitesses de croissance de l'intensité du courant d'anode à la fermeture.

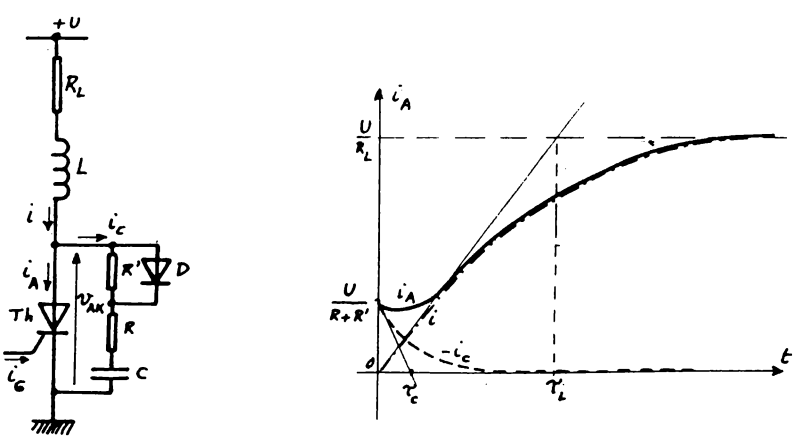


Figure B.III.10

En supposant qu'à la date t_F de mise en conduction du thyristor la tension v_{AK} devienne instantanément nulle, l'intensité du courant d'anode va évoluer comme :

$$i_A(t) = -i_c(t) + i(t)$$

$$i_A(t) = \frac{U}{R + R'} \cdot e^{-(t-t_F)/\tau_1} + \frac{U}{R_L} \cdot (1 - e^{-(t-t_F)/\tau_2})$$

où : $\tau_1 = (R + R') \cdot C$ et $\tau_2 = \frac{L}{R_L}$

Si on néglige l'échelon de courant dû à la décharge de C (acceptable par Th si l'amplitude $\frac{U}{(R + R')}$ n'est pas trop grande et la durée d'application, de l'ordre de τ_1, est très courte) la vitesse maximale d'accroissement de $i_A(t)$ est de l'ordre de :

$$\left(\frac{di_A}{dt}\right)_{max} = \left(\frac{di}{dt}\right)_{max} = \frac{U}{R_L \tau_2} = \frac{U}{L}$$

Pour avoir une vitesse de croissance inférieure à $\left(\frac{di}{dt}\right)_{cr}$ il faut : $L > \frac{U}{\left(\frac{di}{dt}\right)_{cr}}$

EXEMPLE. – Si U = 500 V, $\left(\frac{di}{dt}\right)_{cr} = 250$ A/μs il afut : L > 2 μH

REMARQUE. – L'inductance parasite du câblage, des éléments de l'alimentation ou de la charge (inductance de fuite des transformateurs éventuels) peut parfois suffire à limiter $\frac{di_A}{dt}$ à une valeur acceptable.

2. Commande de la fermeture

Le circuit de commande doit principalement délivrer, pour amorcer un thyristor, un courant de gâchette d'intensité supérieure à I_{GT} pendant une durée telle que l'intensité de son courant d'anode i_A devienne supérieure à I_L.

Il doit souvent de plus :

– assurer l'isolation galvanique entre puissance et commande (d'autant que le circuit qui génère les signaux de commande est souvent commun à plusieurs thyristors) ;

– produire un amorçage retardé par rapport à certaines tensions d'alimentation (redressement commandé) ou à des signaux de référence, et permettre le réglage du retard à l'enclenchement ;

– mettre le thyristor dans des conditions telles qu'il puisse s'amorcer dès que l'état de la charge le permettra (cas d'un onduleur autonome de tension sur charge inductive : c'est le changement de sens « naturel » du courant de charge qui fixe la date d'enclenchement d'un thyristor).

On peut assurer l'isolation au moyen d'un transformateur d'impulsions (on peut aussi utiliser des composants opto-électroniques) et on provoque l'amorçage en envoyant un train d'impulsions dans la jonction gâchette-cathode ; le thyristor peut alors s'enclencher sur charge inductive, par effet cumulatif, même si la durée d'une impulsion est insuffisante et, si l'amorçage dépend de la charge, il se produit dès qu'elle le permet.

On va analyser ici un circuit de commande couramment employé ainsi que quelques modes de génération des signaux de commande.

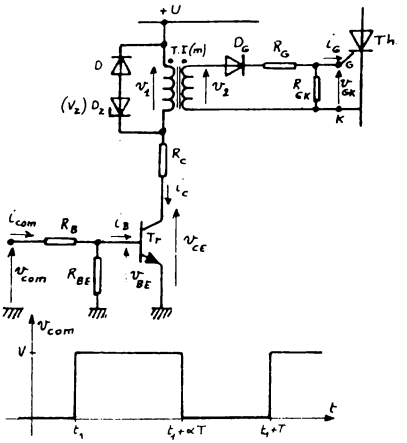


Figure B.III.11

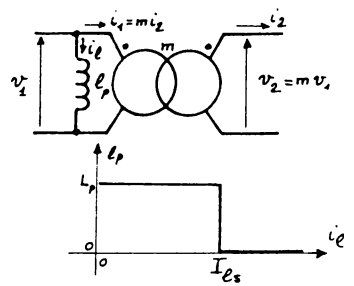


Figure B.III.12

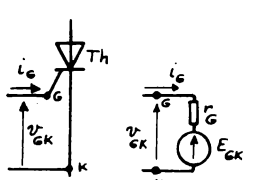


Figure B.III.13

a. Circuit de commande

Le schéma en est donné par la figure **B.III.11**.

Un train d'impulsions $v_{com}(t)$ de fréquence $f\left(f = \frac{1}{T}\right)$ et de rapport cyclique α commande un transistor Tr fonctionnant en hacheur série, la charge étant constituée d'un résistor R_c et du primaire du T.I. ; la tension secondaire $v_2(t)$, redressée, alimente la jonction G-K du thyristor Th.

L'ensemble D_z-D assure l'extinction de la force magnétomotrice du T.I. à l'ouverture du hacheur.

On va étudier le fonctionnement de ce montage en considérant les approximations suivantes :

– le T.I. est équivalent à un transformateur parfait de même rapport m muni d'une bobine magnétisante primaire d'inductance ℓ_p telle que :

$$\ell_p = L_p = \text{Cte} \quad \text{pour} \quad i_\ell < I_{\ell_s}$$
$$\ell_p = 0 \quad \text{pour} \quad i_\ell \geqslant I_{\ell_s}$$

Le constructeur indique l'inductance magnétisante primaire L_p à l'état non saturé mais ne fournit pas l'intensité du courant de saturation I_{ℓ_s} ; il indique la valeur typique $V_0\tau_0$ de l'intégrale du produit $v_1 \cdot dt$, soit :

$$V_0\tau_0 = \int_0^\infty v_1 \cdot dt = \int_0^\infty \ell_p \cdot \frac{d}{dt}(i_\ell) \cdot dt = L_p \cdot I_{\ell_s}$$

(car ℓ_p est nulle lorsque i_ℓ est supérieure à I_{ℓ_s}).

Donc : $$I_{\ell_s} = \frac{V_0\tau_0}{L_p}$$

– à l'état passant la jonction gâchette-cathode est équivalente à un dipôle de Thévenin de f.e.m. E_{GK} et de résistance r_G (figure **B.III.13**) ;

– le signal de commande $v_{com}(t)$ a la forme indiquée sur la figure **B.III.11** ;

– les commutations du transistor Tr sont instantanées, c'est-à-dire de durées négligeables devant celles des autres phénomènes étudiés.

α. *Phase de conduction du hacheur* ($t_1 \leqslant t < t_1 + \alpha T$)

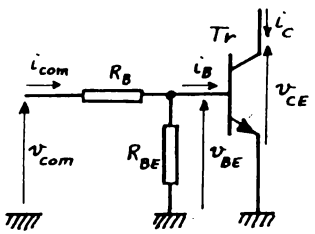


Figure B.III.14

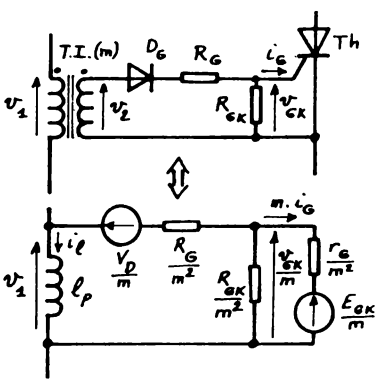


Figure B.III.15

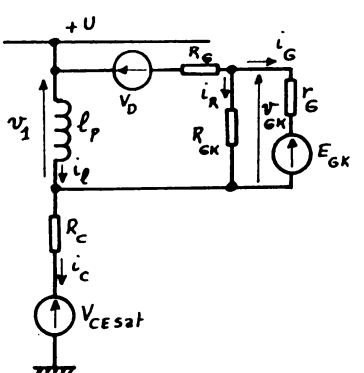


Figure B.III.16

On applique $v_{com} = V$ à l'entrée du hacheur Tr ; donc :

$$V = R_B \cdot i_{com} + V_{BE} = R_B \cdot i_B + V_{BE} \cdot \left(1 + \frac{R_B}{R_{BE}}\right)$$

d'où : $$i_B = \frac{1}{R_B} \cdot \left[V - V_{BE} \cdot \left(1 + \frac{R_B}{R_{BE}}\right)\right]$$

Le transistor Tr est saturé si : $i_C < \beta_{sat} \cdot i_B$

soit : $$i_C < \frac{\beta_{sat}}{R_B} \cdot \left[V - V_{BE} \cdot \left(1 + \frac{R_B}{R_{BE}}\right)\right]$$

Tant que Tr est saturé (dès l'instant t_1 si on admet que sa fermeture est instantanée) on a :

$$v_{CE} \approx V_{CE_{sat}}$$

Tant que le T.I. est non saturé (on admet que sa f.m.m. est nulle à la date t_1) on peut le remplacer par son quadripôle équivalent. Dans le cas général où la valeur du rapport de transformation m est quelconque et en supposant D_G et la jonction G-K passantes le schéma équivalent ramené aü primaire est celui indiqué sur la figure **B.III.15** ; pour simplifier les calculs on considérera désormais le cas d'un T.I. de rapport unitaire mais les résultats pourront aisément être généralisés en remarquant que R_G, R_{GK} et r_G doivent être divisées par m^2 tandis que V_D, E_{GK} et v_{GK} sont à diviser par m.

Lorsque le transistor Tr est saturé le montage se comporte donc comme le circuit équivalent de la figure **B.III.16** (pour : $m = 1$). L'intensité du courant magnétisant $i_\ell(t)$, nulle à la date t_1, augmente si U est supérieure à $V_{CE_{sat}}$; d'où :

$$v_1 = \ell_p \cdot \frac{d}{dt}(i_\ell) > 0$$

La diode D est donc bien bloquée ; les diodes D_G et G-K sont passantes si :

$$U > V_{CE_{sat}} + V_D + E_{GK}$$

Les grandeurs électriques $i_G(t)$, $v_{GK}(t)$, $i_\ell(t)$ et $i_C(t)$ doivent donc satisfaire, tant que Tr est saturé et T.I. non saturé, à :

$$U = L_p \cdot \frac{d}{dt}(i_\ell) + R_c \cdot i_C + V_{CE_{sat}}$$

$$i_C = i_\ell + i_R + i_G = i_\ell + \frac{v_{GK}}{R_{GK}} + i_G$$

$$v_{GK} = E_{GK} + r_G \cdot i_G$$

$$v_1 = L_p \cdot \frac{d}{dt}(i_\ell) = V_D + R_G \cdot (i_R + i_G) + v_{GK}$$

On en déduit que :

$$i_G = \frac{R_{GK}}{r_G R_G + R_{GK} \cdot (r_G + R_G)} \cdot \left[L_p \cdot \frac{d}{dt}(i_\ell) - V_D - E_{GK} \cdot \left(1 + \frac{R_G}{R_{GK}}\right)\right]$$

et donc que :

$$U - V_{CE_{sat}} + \frac{R_c \cdot [R_{GK} E_{GK} + (r_G + R_G) \cdot V_D]}{r_G R_G + R_{GK} \cdot (r_G + R_G)} = L_p \cdot \left[1 + \frac{R_c \cdot (r_G + R_{GK})}{r_G R_G + R_{GK} \cdot (r_G + R_G)}\right] \cdot \frac{di_\ell}{dt} + R_c \cdot i_\ell$$

Cette équation différentielle, de la forme :

$$U' = L' \cdot \frac{di_\ell}{dt} + R_c \cdot i_\ell$$

avec : $$U' = U - V_{CE_{sat}} + \frac{R_c \cdot [R_{GK} E_{GK} + (r_G + R_G) \cdot V_D]}{r_G R_G + R_{GK} \cdot (r_G + R_G)}$$

et : $$L' = L_p \cdot \left[1 + \frac{R_c \cdot (r_G + R_{GK})}{r_G R_G + R_{GK} \cdot (r_G + R_G)}\right]$$

admet pour solution satisfaisant à la condition initiale : $i_\ell(t_1) = 0$ la fonction :

$$i_\ell(t) = \frac{U'}{R_c} \cdot (1 - e^{-(t-t_1)/\tau}) \qquad \text{où :} \qquad \tau = \frac{L'}{R_c}$$

On en déduit les expressions de $i_G(t)$, $v_{GK}(t)$ et $i_C(t)$ par :

$$i_G(t) = \frac{R_{GK}}{r_G R_G + R_{GK} \cdot (r_G + R_G)} \cdot \left[L_p \cdot \frac{di_\ell}{dt} - V_D - E_{GK} \cdot \left(1 + \frac{R_G}{R_{GK}}\right)\right]$$

$$v_{GK}(t) = E_{GK} + r_G \cdot i_G(t)$$

$$i_C(t) = i_\ell(t) + i_R(t) + i_G(t) = i_\ell(t) + \left(1 + \frac{r_G}{R_{GK}}\right) \cdot i_G(t) + \frac{E_{GK}}{R_{GK}}$$

Ces équations ne sont valables que tant que le T.I. n'est pas saturé ($i_\ell(t)$ inférieure à I_{ℓ_s}), la jonction G-K est passante en direct ($i_G(t)$ positive) et le transistor Tr est saturé ($i_C(t)$ inférieure à $\beta_{sat} \cdot i_B$).

Les expressions de $i_\ell(t)$, $i_G(t)$, $v_{GK}(t)$ et $i_C(t)$ se simplifient dans le cas très courant où la résistance R_{GK} est de valeur très grande devant celles de R_G et r_G. Il vient alors :

$$U' \approx U - V_{CE_{sat}} + \frac{R_c \cdot (E_{GK} + V_D)}{R_G + r_G} ;$$

$$L' \approx L_p \cdot \left(1 + \frac{R_c}{R_G + r_G}\right);$$

$$\tau \approx L_p \cdot \left(\frac{1}{R_c} + \frac{1}{R_G + r_G}\right)$$

D'où : $$i_{\ell}(t) = \left(\frac{U - V_{CE_{sat}}}{R_c} + \frac{E_{GK} + V_D}{R_G + r_G}\right) \cdot (1 - e^{-(t-t_1)/\tau})$$

$$i_G(t) = -\frac{V_D + E_{GK}}{R_G + r_G} + \frac{1}{R_c + R_G + r_G} \cdot \left[U - V_{CE_{sat}} + \frac{R_c \cdot (V_D + E_{GK})}{R_G + r_G}\right] \cdot e^{-(t-t_1)/\tau}$$

$$v_{GK}(t) = \frac{R_G E_{GK} - r_G V_D}{R_G + r_G} + \frac{r_G}{R_c + R_G + r_G} \cdot \left[U - V_{CE_{sat}} + \frac{R_c \cdot (V_D + E_{GK})}{R_G + r_G} \cdot e^{-(t-t_1)/\tau}\right]$$

$$i_C(t) = \frac{U - V_{CE_{sat}}}{R_c} - \frac{1}{R_c + R_G + r_G} \cdot \left[\frac{R_G + r_G}{R_c} \cdot (U - V_{CE_{sat}}) + E_{GK} + V_D\right] \cdot e^{-(t-t_1)/\tau}$$

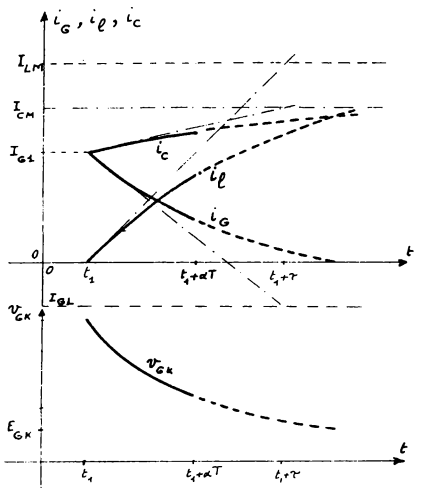


Figure B.III.17

On en déduit (figure **B.III.17**) l'allure des courbes représentatives de i_ℓ, i_G, i_C et v_{GK} en fonction du temps, ainsi que les valeurs initiales :

$$i_\ell(t_1) = I_{\ell_1} = 0 \text{ (par hypothèse)}$$

$$i_G(t_1) = I_{G_1} = \frac{U - V_{CE_{sat}} - V_D - E_{GK}}{R_c + R_G + r_G}$$

$$i_C(t_1) = I_{C_1} = I_{G_1}$$

et les valeurs maximales :

$$I_{LM} = \frac{U - V_{CE_{sat}}}{R_c} + \frac{E_{GK} + V_D}{R_G + r_G}$$

$$I_{CM} = \frac{U - V_{CE_{sat}}}{R_c}$$

Les courbes ainsi construites cessent de représenter l'évolution des grandeurs étudiées dès que :

- soit $i_\ell = I_{\ell_s}$
- soit $i_C = \beta_{sat} \cdot i_B$
- soit $i_G = 0$

En pratique, on désire que les grandeurs $v_{GK}(t)$ et $i_G(t)$ soient susceptibles d'amorcer le thyristor pendant tout l'intervalle de conduction de Tr, c'est-à-dire de t_1 à $t_1 + \alpha T$. Il faut pour cela que $i_G(t)$ soit supérieure à I_{GT} pendant toute cette durée, soit, comme $i_G(t)$ est une fonction décroissante du temps, que :

$$i_G(t_1 + \alpha T) \geqslant I_{GT}$$

(cette condition ne pouvant être remplie que si : $i_G(t_1) = I_{G_1} > I_{GT}$).

Par ailleurs, il conviendra de s'assurer, pour valider les expressions établies :

– que le T.I. est non saturé sur tout l'intervalle de temps ou, comme $i_\ell(t)$ est une fonction croissante du temps, que : $i_\ell(t_1 + \alpha T) < I_{\ell_s}$;

– que le transistor Tr est saturé pendant son fonctionnement en conduction, c'est-à-dire que : $i_C(t) < \beta_{sat} \cdot i_B$ pour $t_1 \leqslant t < t_1 + \alpha T$.

Ces contraintes permettent de choisir les éléments du montage :

le transformateur d'impulsions T.I. doit pouvoir fournir à la gâchette un courant d'intensité supérieure à I_{GT} sous une tension de l'ordre de V_{GT} pendant une durée suffisante pour enclencher le thyristor ; si, compte tenu de la charge alimentée, une durée d'impulsion αT a été choisie il faut que : $I_{sM} \approx 2$ ou $3\ I_{GT}$ et : $V_0 \tau_0 > \alpha T \cdot V_{GT}$;

– le transistor Tr doit conduire à la saturation un courant d'intensité $m \cdot I_{sM}$ ($I_C > m \cdot I_{sM}$) ; on verra plus loin qu'il doit bloquer une tension supérieure à $U + V_z$: $V_{CEO} > U + V_z$;

– on choisira les valeurs des résistances R_c et R_G en fonction des caractéristiques de l'alimentation (U), du thyristor (E_{GK}, r_G, I_{GT}), du transistor ($V_{CE_{sat}}$) et du T.I. (I_{ℓ_s}, L_p) pour que le T.I. soit non saturé et l'intensité $i_G(t)$ supérieure à I_{GT} pendant toute la durée αT des impulsions ;

– les éléments R_B et R_{BE} sont calculés pour assurer, pendant la durée αT, la saturation de Tr commandé par une tension : $v_{com} = V$.

On présentera un exemple d'application à la fin du paragraphe.

REMARQUE 1. – Il faut rappeler que les expressions établies ne sont valables que dans le cas où le T.I. est de rapport unité ; sinon il convient de remplacer respectivement les grandeurs R_G, r_G, V_D et E_{GK} par $\frac{R_G}{m^2}$, $\frac{r_G}{m^2}$, $\frac{V_D}{m}$ et $\frac{E_{GK}}{m}$ et l'on obtient $m \cdot i_G(t)$ et $\frac{v_{GK}(t)}{m}$.

REMARQUE 2. – Si le T.I. possède deux secondaires débitant dans des charges semblables le schéma équivalent ramené au primaire s'obtient en ne considérant qu'un seul secondaire et en réduisant de moitié les impédances ramenées au primaire.

β. Phase d'ouverture du hacheur ($t_1 + \alpha T \leqslant t < t_1 + T$)

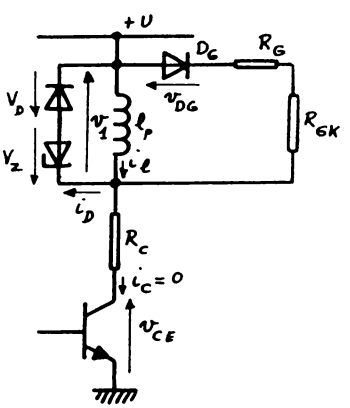


Figure B.III.18

On admet que Tr est ouvert pendant l'intervalle de temps ($t_1 + \alpha T$, $t_1 + T$) où $v_{com}(t)$ et nulle (ou négative). On suppose instantanée l'ouverture de Tr et on note I_L la valeur de $i_\ell(t)$ à la date $t_1 + \alpha T$; I_L est supposée inférieure à I_{ℓ_s} et donc le T.I. n'est pas saturé.

L'ouverture de Tr provoque la décroissance de $i_\ell(t)$; d'où : $v_1 = L_p \cdot \frac{d}{dt}(i_\ell) < 0$. Les tensions v_1 et v_2 sont donc négatives, la diode D_G se bloque ($v_{DG} = v_2 < 0$) et l'extinction du courant magnétisant du T.I. ne peut s'effectuer que dans la maille fermée par les diodes D et D_z ; d'où : $v_1 = -V_z - V_D = Cte$.

Le montage est alors équivalent au circuit de la figure **B.III.18** ; l'intensité $i_\ell(t)$ est décroissante et le T.I. restera non saturé. Donc :

$$v_1 = L_p \cdot \frac{d}{dt}(i_\ell) = -(V_z + V_D)$$

La solution satisfaisant à la condition initiale : $i_\ell(t_1 + T) = I_L$ s'écrit :

$$i_\ell(t) = I_L - \frac{V_z + V_D}{L_p} \cdot (t - t_1 - \alpha T)$$

On note qu'alors la tension bloquée par le transistor Tr vaut :

$$v_{CE} = U - v_1 - R_c \cdot i_c = U + V_z + V_D \qquad (\text{car } i_C = 0)$$

tandis que la diode D_G supporte : $v_{DG} = v_2 = m \cdot v_1 = -m \cdot (V_z + V_D)$.

Cette phase de « roue-libre » cesse lorsque $i_\ell(t)$ est nulle ou bien à la date $t_1 + T$ où le hacheur se ferme à nouveau. On choisira D_z pour que $i_\ell(t)$ soit nulle avant la fin de la période et donc que le T.I. soit totalement démagnétisé lors de la fermeture de Tr (condition initiale admise) ; il faut pour cela que la date d'extinction de $i(t)$, d'expression :

$$t_2 = (t_1 + \alpha T) + \frac{L_p \cdot I_L}{V_z + V_D}$$

soit antérieure à $t_1 + T$, c'est-à-dire que : $V_z > \dfrac{L_p \cdot I_L}{(1-\alpha) \cdot T} - V_D$

La figure **B.III.19** donne l'allure sur une période des formes d'ondes de $i_G(t)$, $i_\ell(t)$, $i_C(t)$, $v_{GK}(t)$ et $v_{CE}(t)$ dans le cas où la démagnétisation du T.I. est complète pendant les phases d'ouverture du hacheur Tr.

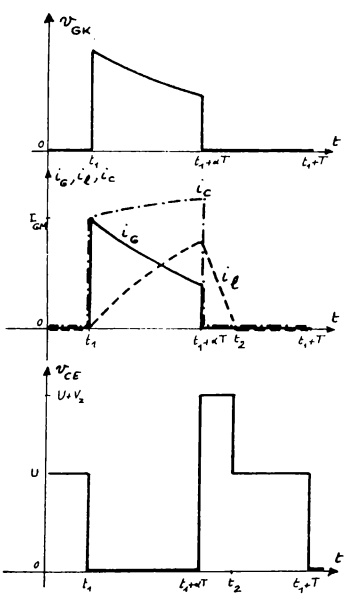


Figure B.III.19

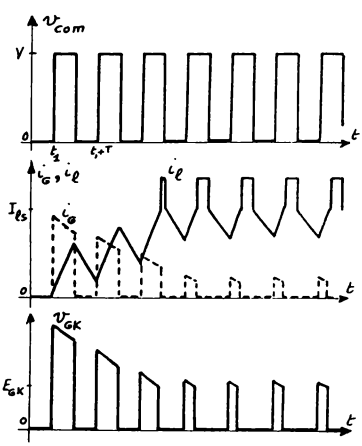


Figure B.III.20

Si la démagnétisation du T.I. n'est pas assurée de façon satisfaisante un phénomène cumulatif est observé qui conduit à un régime permanent où le T.I. fonctionne en régime saturé ou voisin de la saturation, ce qui se traduit au niveau de la jonction gâchette-cathode, par des impulsions de courant moins longues que les créneaux de commande et d'intensité faible devant celle du courant délivré par Tr (voir figure **B.III.20**).

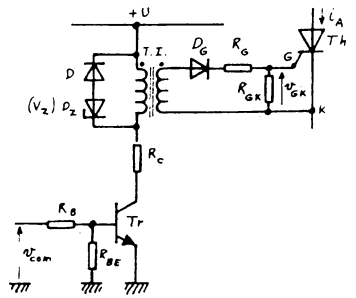


Figure B.III.21

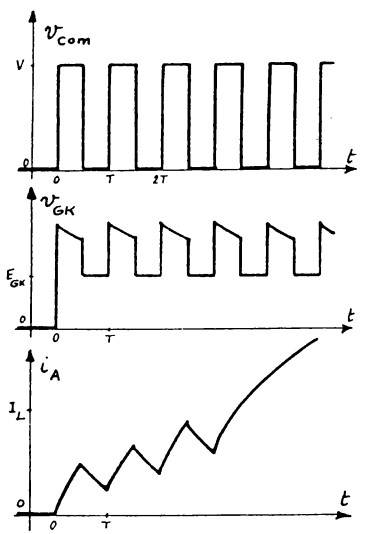


Figure B.III.22

EXEMPLE D'APPLICATION. – On désire réaliser un montage conforme au schéma de la figure ci-contre où :

alimentation : U = 15 V ;

– thyristor à commander Th : $V_{DRM} = 600$ V, $I_L \approx 15$ à 50 mA, $E_{GK} \approx 1$ V, $r_G \approx 20\ \Omega$, $I_{GT} \approx 15$ à 50 mA ;

transformateur d'impulsions T.I. : $m = 1$, $l_p = 8$ mH, $V_0\tau_0 = 500\ V\mu s$, d'où : $I_{\varrho_s} \approx 60$ mA ;

– transistor Tr : $V_{CE_{sat}} \approx 1$ V, $V_{BE} \approx 0.6$ V, $\beta_{sat} \approx 10$, $I_C = 150$ mA, $V_{CEO} = 60$ V ;

– commande : V = 15 V, $R_{BE} = 50\ \Omega$.

On se fixe une fréquence d'impulsions de 25 kHz et un rapport cyclique 0,5 ; d'où une durée de conduction : $T_c = \alpha \cdot T = 20\ \mu s$. Cette durée est suffisante pour amorcer un thyristor difficile ($I_L = 50$ mA) sous une tension directe de 300 volts et sur une charge d'inductance maximale :

$$L_L \approx \frac{T_c \cdot U_D}{I_L} = 120 \text{ mH}$$

Si la charge est plus inductive il faudra compter sur l'effet cumulatif du train d'impulsions (dû au fait que le courant d'anode ne s'éteint pas pendant les phases de blocage de Tr, cf. figure **B.III.22**), effet que l'on peut renforcer en disposant un condensateur entre gâchette et cathode.

Si on note : $U' = U - V_{CE_{sat}}$

$$E' = \frac{1}{m} \cdot (E_{GK} + V_D),$$

$$R'_G = \frac{1}{m^2} \cdot (R_G + r_G)$$

les expressions des grandeurs $i_\varrho(t)$, $i_G(t)$ et $i_C(t)$ durant la phase de conduction de Tr (commencée à la date $t_1 = 0$) s'écrivent :

$$i_\varrho(t) = \left(\frac{U'}{R_c} + \frac{E'}{R'_G}\right) \cdot (1 - e^{-t/\tau})$$

où : $\tau = L_p \cdot \left(\frac{1}{R_c} + \frac{1}{R'_G}\right)$

$$m \cdot i_G(t) = -\frac{E'}{R'_G} + \frac{1}{R_c + R'_G} \cdot \left(U' + \frac{R_c}{R'_G} \cdot E'\right) \cdot e^{-t/\tau}$$

$$i_C(t) = \frac{U'}{R_C} - \frac{1}{R_C + R'_G} \cdot \left(\frac{R'_G}{R_C} \cdot U' + E'\right) \cdot e^{-t/\tau}$$

– choix des résistors R_c et R_G (calcul de R_c et R'_G).

Ils doivent assurer les deux conditions de fonctionnement suivantes :

intensité $i_G(t)$ supérieure à I_{GT} de la date $t_1 = 0$ à T_c, soit :

$$m \cdot i_G(0) = \frac{U' - E'}{R_c + R'_G} > m \cdot I_{GT} \; ; \quad m \cdot i_G(T_c) = -\frac{E'}{R'_G} + \frac{1}{R_c + R'_G} \cdot \left(U' + \frac{R_c}{R'_G} \cdot E' \right) \cdot e^{-T_c/\tau} > m \cdot I_{GT}$$

- T.I. non saturé pendant la conduction de Tr, soit :

$$i_\ell(T_c) = \left(\frac{U'}{R_c} + \frac{E'}{R'_G} \right) \cdot (1 - e^{-T_c/\tau}) < I_{\ell_s}$$

La valeur cherchée de R_G sera en général de l'ordre de grandeur de r_G et R_c sera beaucoup plus grande ; la constante de temps τ est donc voisine de :

$$\tau \approx \frac{L_p}{r_G} = 400\ \mu s \gg T_c = 20\ \mu s \; ; \qquad e^{-T_c/\tau} \approx e^{-0,05} = 0,95$$

Compte tenu de cette estimation les contraintes précédentes s'écrivent :

$$m \cdot i_G(T_c) \approx m \cdot i_G(0) = \frac{U' - E'}{R_c + R'_G} > m \cdot I_{GT} \qquad (1)$$

$$i_\ell(T_c) \approx \frac{5}{100} \cdot \left(\frac{U'}{R_c} + \frac{E'}{R'_G} \right) < I_{\ell_s} \qquad (2)$$

La condition (1) est équivalente à :

$$R_c + R'_G < R_M = \frac{U' - E'}{m \cdot I_{GT}}$$

Si nous choisissons par exemple : $R_c + R'_G = R = \frac{1}{2} \cdot R_M = \frac{U' - E'}{2 \cdot m \cdot I_{GT}}$ la condition (2) s'exprime :

$$f(R_c) = \frac{U'}{R_c} + \frac{E'}{R - R_c} < 20 \cdot I_{\ell_s}$$

On montre facilement que pour une valeur constante de R la fonction $f(R_c)$ est minimale lorsque :

$$R_c = R \cdot \frac{U' - \sqrt{U'E'}}{U' - E'}, \qquad R'_G = R - R_c = \frac{\sqrt{U'E'} - E'}{U' - E'}$$

et vaut alors : $f(R_c)_{min} = \dfrac{(\sqrt{U'} + \sqrt{E'})^2}{R}$ dont il faudra vérifier qu'elle est inférieure à $20 \cdot I_{\ell_s}$ (sinon il n'y a pas de solution valable et il faut augmenter R, limitée à R_M, ou changer de composants).

Dans l'exemple choisi où : $m = 1$, $U' = 14$ V, $E' = 1,6$ V, $I_{GT} \approx 50$ mA on trouve : $R_M = 248\ \Omega$; si on prend : $R = 120\ \Omega$ la valeur minimale de $f(R_c)$ vaut : $f(R_c)_{min} = 209\ \text{mA} < 20 \cdot I_{\ell_s} = 1\,200$ mA.

Les conditions d'amorçage du thyristor, (1), et de non saturation du T.I., (2), sont donc satisfaites et on peut calculer : $R_c = 90\ \Omega$, $R'_G = R - R_c = 30\ \Omega$, d'où : $R_G = R'_G - r_G \approx 10\ \Omega$.

On peut déterminer avec précision les grandeurs caractéristiques du fonctionnement pendant les impulsions de $v_{com}(t)$:

$$\tau = L_p \cdot \left(\frac{1}{R_c} + \frac{1}{R'_G} \right) = 355\ \mu s \; ; \quad \frac{T_c}{\tau} = 0,056 \; ; \quad e^{-T_c/\tau} = 0,945.$$

D'où : $i_\ell(T_c) = 11,4\ \text{mA} < I_{\ell_s} \approx 60\ \text{mA}$

$i_G(0) = 103\ \text{mA} > (I_{GT})_{max} = 50\ \text{mA}$; $i_G(T_c) = 95\ \text{mA} > I_{GT}$

$i_C(0) = i_G(0) = 103\ \text{mA}$; $i_C(T_c) = 106\ \text{mA}$.

Choix du résistor R_B.

On vérifie que $i_C(t)$ reste inférieure à l'intensité maximale I_C de Tr et on calcule R_B pour que Tr soit saturé pendant sa conduction, soit :

$$i_C < \beta_{sat}\left(\frac{V - V_{BE}}{R_B} - \frac{V_{BE}}{R_{BE}}\right) \quad \text{ou :} \quad R_B < \frac{V - V_{BE}}{\frac{i_C}{\beta_{sat}} + \frac{V_{BE}}{R_{BE}}}$$

Dans notre cas : $i_C \approx 110$ mA ; $R_B < 630\ \Omega$.

On note que si on choisit pour R_B un résistor de 470 Ω le générateur du signal de commande $v_{com}(t)$ doit pouvoir débiter : $i_{com} = \dfrac{V - V_{BE}}{R_B} = 31$ mA.

- Choix de la diode de zéner D_z de la maille de désaturation du transformateur d'impulsions.

La durée de fonctionnement de Tr à l'état ouvert vaut :

$$(1 - \alpha) \cdot T = T - T_c = 0{,}5 \cdot T = 20\ \mu s \qquad (\text{à } 25\ \text{kHz et } \alpha = 0{,}5)$$

et la valeur maximale de $i_Q(t)$ est de :

$$I_L = i_Q(T_c) = 11{,}4\ \text{mA}$$

La démagnétisation du T.I. sera terminée avant la fermeture suivante de Tr si :

$$V_z > \frac{L_p \cdot I_L}{(1 - \alpha) \cdot T} - V_D$$

soit, ici : $V_z > 3{,}96\ \text{V} \approx 4\ \text{V}$

Il convient de prévoir que I_L puisse prendre une valeur supérieure à celle calculée ; si on désirait que la démagnétisation soit totale même si le T.I. était parvenu accidentellement à la saturation (créneau de fermeture de Tr anormalement long) il faudrait que :

$$V_z > \frac{L_p \cdot I_{Q_s}}{(1 - \alpha) \cdot T} - V_D = 23{,}4\ \text{V}$$

Dans notre cas, on se contentera d'une diode de tension d'avalanche : $V_z = 15$ V du fait que I_L est très inférieure à I_{Q_s} et que ce choix impose déjà à Tr de bloquer, pendant la phase d'extinction de $i_Q(t)$:

$$v_{CE} = U + V_z + V_D = 15 + 15 + 0{,}6 = 30{,}6\ \text{V}$$

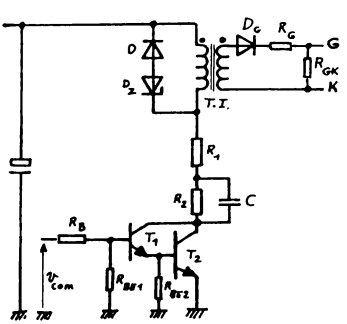


Figure B.III.23

REMARQUE. – On peut être amené à modifier le schéma de principe du circuit de commande décrit plus haut, pour tenir compte de contraintes particulières. On peut souhaiter établir un courant de gâchette très intense au début de chaque impulsion (par exemple $I_{GM} \approx 5 \cdot I_{GT}$, pour provoquer un enclenchement sûr du thyristor), puis maintenir $i_G(t)$ autour d'une valeur très inférieure, I_{G_m} (par exemple $I_{G_m} \approx 3 \cdot I_{GT}$), pour réduire l'échauffement de l'entrée du composant. Le circuit indiqué sur la figure **B.III.23** réalise les performances recherchées si :

$$R_1 + R_G + r_G = \frac{U}{I_{GM}} ;$$

$$R_1 + R_2 + R_G + r_G = \frac{U}{I_{G_m}}$$

et si la constante de temps $\dfrac{CR_1R_2}{(R_1 + R_2)}$ est petite devant la durée $\alpha \cdot T$ d'une impulsion.

b. Génération des signaux de commande

α. *Principe.* Le circuit analysé précédemment n'assure que l'amplification du signal de commande et l'isolation galvanique (T.I.) entre commande et puissance.

On peut imaginer de nombreux circuits pour générer ce signal de commande. En général, il conviendra de réaliser les fonctions suivantes :

– détection des passages à zéro d'une tension de synchronisation v_s (image de la tension alternative, dans le cas d'un redresseur ou d'un onduleur assisté, sortie d'un oscillateur local dans le cas d'un onduleur autonome) ;

– élaboration éventuelle d'un retard réglable Δt du signal de commande par rapport à la tension de synchronisation ;

– production du train d'impulsions nécessaires à la fermeture sûre du thyristor commandé.

La figure **B.III.24** indique le schéma synoptique du principe d'un circuit d'élaboration de la commande d'un thyristor et les chronogrammes des signaux produits aux différents stades de la mise en forme (dans le cas où on souhaite réaliser un train d'impulsions cessant à la fin de l'alternance du signal $v(t)$).

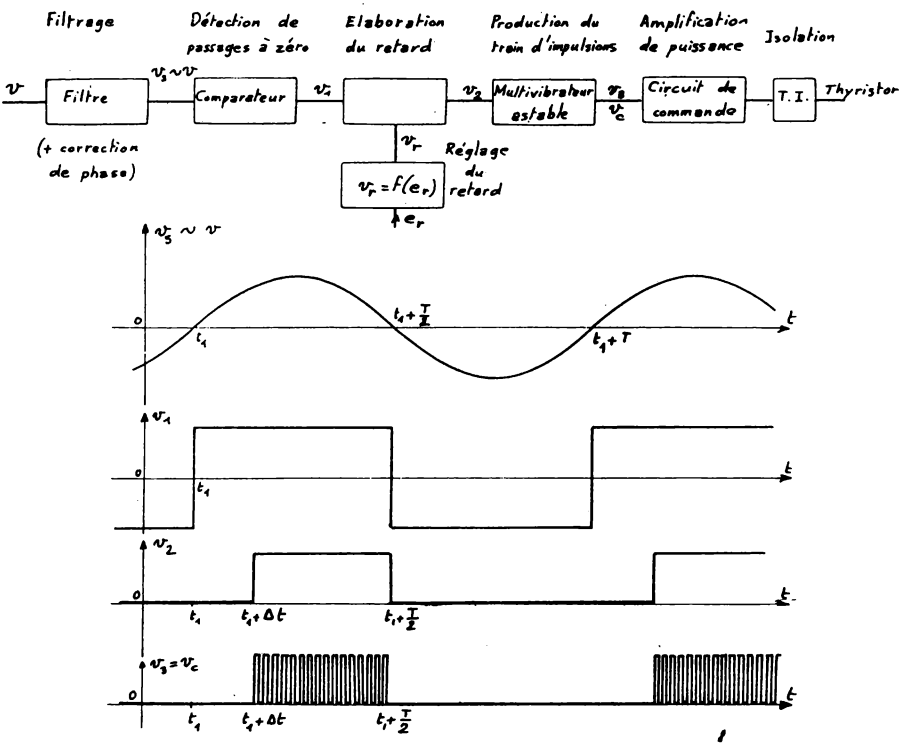


Figure B.III.24

REMARQUE. – Le retard à la fermeture d'un thyristor, compté à partir de la date d'enclenchement naturel (application d'une tension directe positive), est généralement exprimé angulairement :

$$\alpha = \frac{2\,\pi\,\Delta t}{T}$$

(si Δt est le retard temporel à la fermeture et T la période du cycle de fonctionnement).

Le circuit de génération du signal de commande peut devoir satisfaire d'autres contraintes :

– filtrage du signal de référence $v\,(t)$, pour éviter la détection de signaux parasites et donc la production d'impulsions de commande erratiques ; si le filtre utilisé introduit un déphasage, il convient de la compenser pour que le signal de synchronisation $v_s\,(t)$ passe par zéro en même temps que la tension de référence $v\,(t)$;

– commande de plusieurs thyristors avec le même retard par rapport à leurs amorçages naturels respectifs ;

– production d'un retard α lié au signal de réglage e_r par une fonction spécifiée : $e_r \rightarrow \alpha$, ce qui peut amener à introduire un étage fonctionnel supplémentaire entre l'entrée e_r et la tension v_r qui définit le retard α ;

– élaboration d'un retard angulaire α uniquement fonction du signal de réglage e_r, quelle que soit la fréquence du signal de synchronisation ;

– commande de plusieurs thyristors à partir d'un même générateur de train d'impulsions, de façon à assurer le synchronisme de l'enclenchement de thyristors commutant en série (pont onduleur) ;

– limitation de l'excursion de α à une plage spécifiée : $\alpha_{min} \leqslant \alpha \leqslant \alpha_{max}$;

– réduction ou augmentation automatique de α en conséquence des évolutions d'une ou plusieurs grandeurs physiques (limitation d'intensité, régulation de vitesse, régulation de tension,...) ;

– inhibition de la commande (protection) en cas de surcharge excessive des composants.

Ces contraintes amèneront à compliquer en conséquence le montage du générateur de signaux de commande.

En contrepartie, des circuits intégrés spécialisés réalisent aisément certaines des fonctions souhaitées ; exemples :

– le circuit TCA 780 (et d'autres C.I. analogues) est un détecteur de passages à zéro et un générateur de retard réglable (voir annexe 1) ;

– le circuit 555 réalise facilement un générateur de train d'impulsions (voir annexe 2).

β. Exemples.

• Pont à quatre thyristors et à commande synchronisée sur le réseau alternatif (redresseur ou onduleur assisté).

On peut proposer en exemple le montage de la figure B.III.25.

– La tension $v\,(t)$ d'alimentation du pont PD2 tout thyristors sert de signal de synchronisation puisque les dates d'amorçage naturel des composants coïncident avec celles des changements de signe de $v\,(t)$; un transformateur abaisse la tension et isole alimentation et commande, un écrêtage protège l'entrée du circuit de synchronisation.

– Un circuit TCA 780 (voir annexe 1), ou un dispositif analoque, génère les signaux v_{15} et v_{14} retardés de Δt par rapport aux inversions de $v_s\,(t)$; on a choisi la capacité C_{12} de telle sorte que les signaux v_{14} et v_{15} ne cessent qu'aux passages à zéro de $v_s\,(t)$, soit :

$$C_{12} > \frac{T}{2 \cdot K} \qquad (C_{12} > 23\ \text{nF} \quad \text{si} \quad T = 20\ \text{ms}).$$

– Le réglage du retard Δt (et donc de $\alpha = 2\,\pi f \cdot \Delta t$) est ici obtenu au moyen du potentiomètre P qui permet de modifier la valeur de la tension d'entrée v_{11}.

– Un circuit 555, par exemple, génère un train ininterrompu d'impulsions ; en général, on réalise un train de créneaux de rapport cyclique 0,5 et de fréquence comprise entre 10 et 25 kHz.

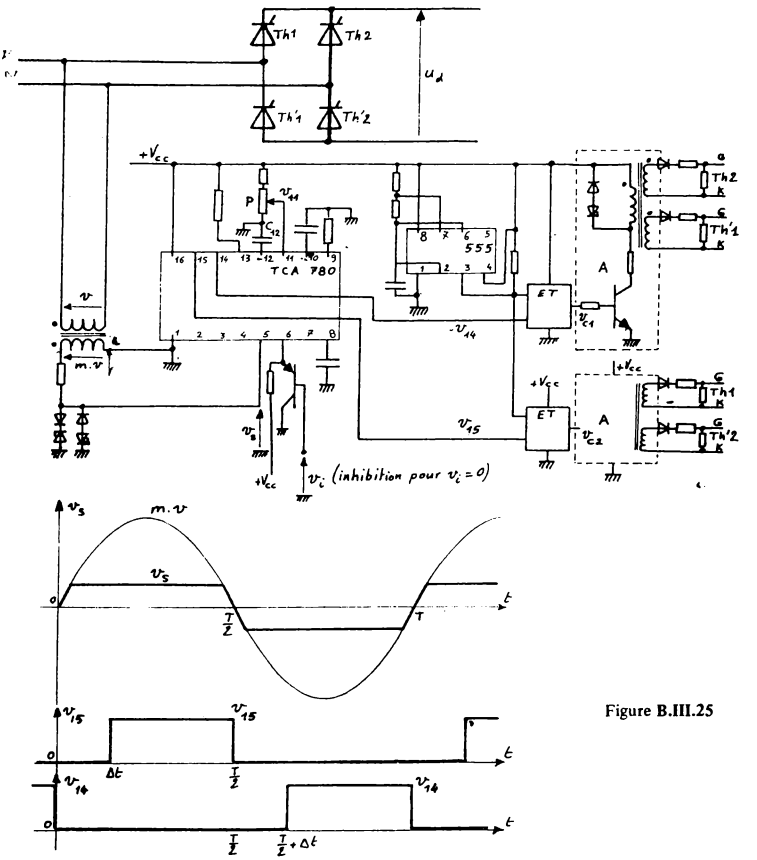


Figure B.III.25

– Des portes ET assurent le mixage des signaux v_{14} et v_{15} avec le train de créneaux et produisent donc les signaux de commande v_{C_1} (pour Th_2 et Th'_1) et v_{C_2} (pour Th_1 et Th'_2).

– Les circuits d'amplification de puissance A produisent les courants d'amorçage indispensables. Des transformateurs d'impulsions assurent l'isolation galvanique entre commande et puissance. On pourrait aussi doubler le nombre des circuits de commande : un amplificateur de puissance et un T.I. par thyristor.

REMARQUE. – A fréquence de travail f constante le retard angulaire α à l'enclenchement s'exprime :

$$\alpha = 2\pi f \cdot \Delta t = 2\pi f \cdot \frac{v_{11} R_9 C_{10}}{U_{réf}} = \frac{2\pi f R_9 C_{10}}{U_{réf}} \cdot v_{11} = A \cdot v_{11}$$

car : $\Delta t = \dfrac{v_{11} R_9 C_{10}}{U_{réf}}$ (cf. annexe 1).

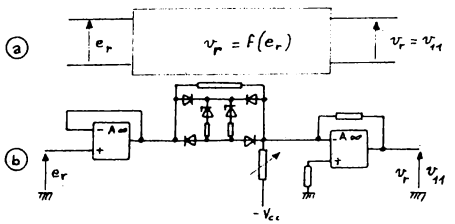


Figure B.III.26

Dans le cas d'un pont tout thyristors en régime ininterrompu de conduction on sait que la valeur moyenne $U_{d\alpha}$ de la tension unidirectionnelle $u_d(t)$ produire, lorsqu'une tension sinusoïdale de valeur efficace V est appliquée côté alternatif, a pour expression :

$$U_{d\alpha} = U_{d_0} \cdot \cos(\alpha)$$

où : $$U_{d_0} = \frac{2\sqrt{2}}{\pi} \cdot V = 0{,}90 \cdot V$$

(dans le cas de PD2).

Donc : $$U_{d\alpha} = U_{d_0} \cdot \cos(A \cdot v_{11})$$

Si on souhaite voir évoluer la valeur de $U_{d\alpha}$ de façon proportionnelle au signal de réglage e_r on voit qu'il faut introduire un circuit de mise en forme de la grandeur de réglage (cf. figure **B.III.26.a**) tel que :

$$A \cdot v_{11} = \text{arc} \cdot \cos(B \cdot e_r) \quad \text{ou} \quad v_{11} = \frac{1}{A} \cdot \text{arc} \cdot \cos(B \cdot e_r)$$

Alors : $$U_{d\alpha} = U_{d_0} \cdot \cos(A \cdot v_{11}) = U_{d_0} \cdot B \cdot e_r = C \cdot e_r$$

La figure **B.III.26.b** donne un exemple de circuit synthétisant approximativement (pour un choix judicieux des résistances et des tensions de zéner) une fonction (arc · cos).

- Onduleur autonome monophasé en pont, à commandes décalées (exemple : onduleur Bedford-Mac Murray).

On peut proposer le montage de la figure **B.III.27**.

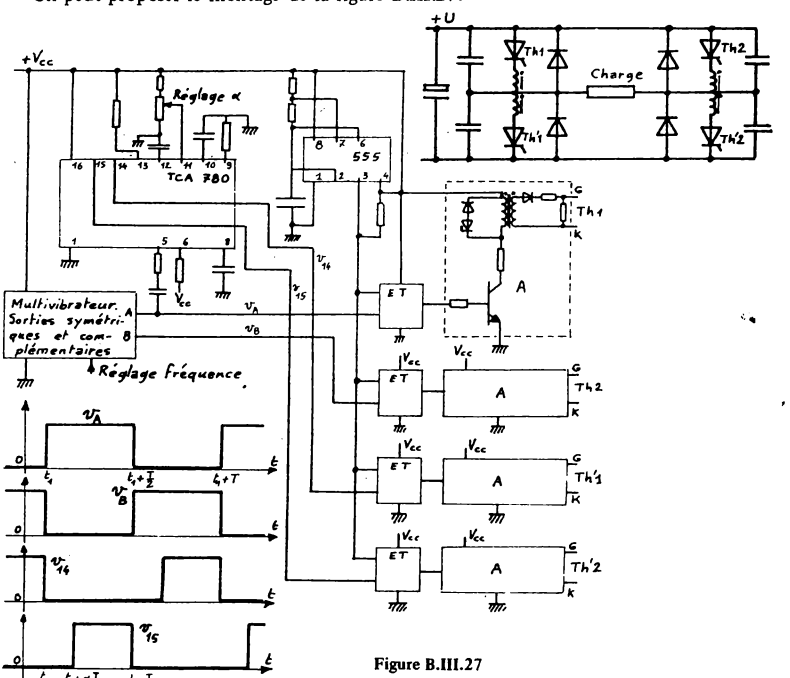


Figure B.III.27

– Un multivibrateur génère deux signaux carrés (rapport cyclique 0.5) complémentaires v_A et v_B, de fréquence réglable f.

– Un détecteur de passage par zéro et retardateur (circuit TCA 780 ou équivalent), synchronisé sur le signal v_A (dérivé par un condensateur pour que l'entrée 5 voies des passages à zéro détectables), produit les signaux v_{14} et v_{15}, respectivement retardés de Δt (donc décalés proportionnellement de $\alpha = \frac{2\,\Delta t}{T}$, si $T = \frac{1}{f}$ est la période des signaux v_A et v_B) par rapport à v_B et v_A.

– Des portes logiques distribuent, en fonction des valeurs de v_A, v_B, v_{14} et v_{15}, les impulsions d'un générateur de créneaux (circuit 555, par exemple) vers les circuits de commande (amplificateur de puissance et transformateur d'isolement) des thyristors.

• Pont triphasé tout thyristor (PD3) à commande synchronisée sur le réseau alternatif triphasé (redresseur ou onduleur assisté triphasé).

On peut aisément déduire cette commande (figure **B.III.28**) de celle du pont monophasé à quatre thyristors (figure **B.III.25**).

Il convient toutefois de noter que, si les tensions $v_1(t)$, $v_2(t)$ et $v_3(t)$ forment un système triphasé direct, le thyristor Th_1 devient amorçable lorsque $v_1(t)$ devient supérieure à $v_3(t)$, en régime ininterrompu de conduction, car Th_3 est le dernier composant enclenché sur le commutateur Th_1-Th_2-Th_3 (si tous les thyristors sont fermés avec le même retard par rapport à leurs dates d'amorçage naturel). Ce sont donc les passages par zéro de la tension composée $u_{13} = v_1 - v_3$ qui servent de référence pour l'amorçage de Th_1 et Th'_1 ; de même, par permutation circulaire des indices, u_{21} est le signal de synchronisation de Th_2 et Th'_2, u_{32} celui de Th_3 et Th'_3.

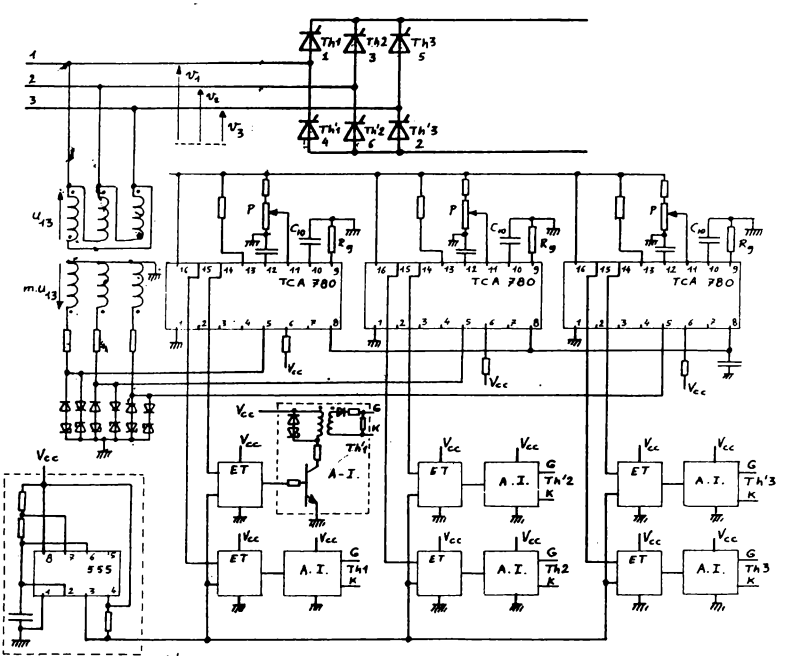


Figure B.III.28

Pour élaborer des retards à l'amorçage égaux, dans le cas où on utilise trois circuits TCA 780, il convient :

que les circuits de charges R_9-C_{10} soient identiques ;

– que les tensions de réglage v_{11} soient identiques (trois potentiomètres identiques mécaniquement couplés ou une tension de commande commune) ;

– que les tensions de référence $U_{réf}$ des trois circuits soient égales (couplage des sorties 8).

On peut aussi (cf. Bibliographie) proposer une commande numérique susceptible d'être pilotée par un micro-ordinateur et dont on peut résumer ainsi le principe de fonctionnement (cf. figures B.III.29.a et B.III.29.b).

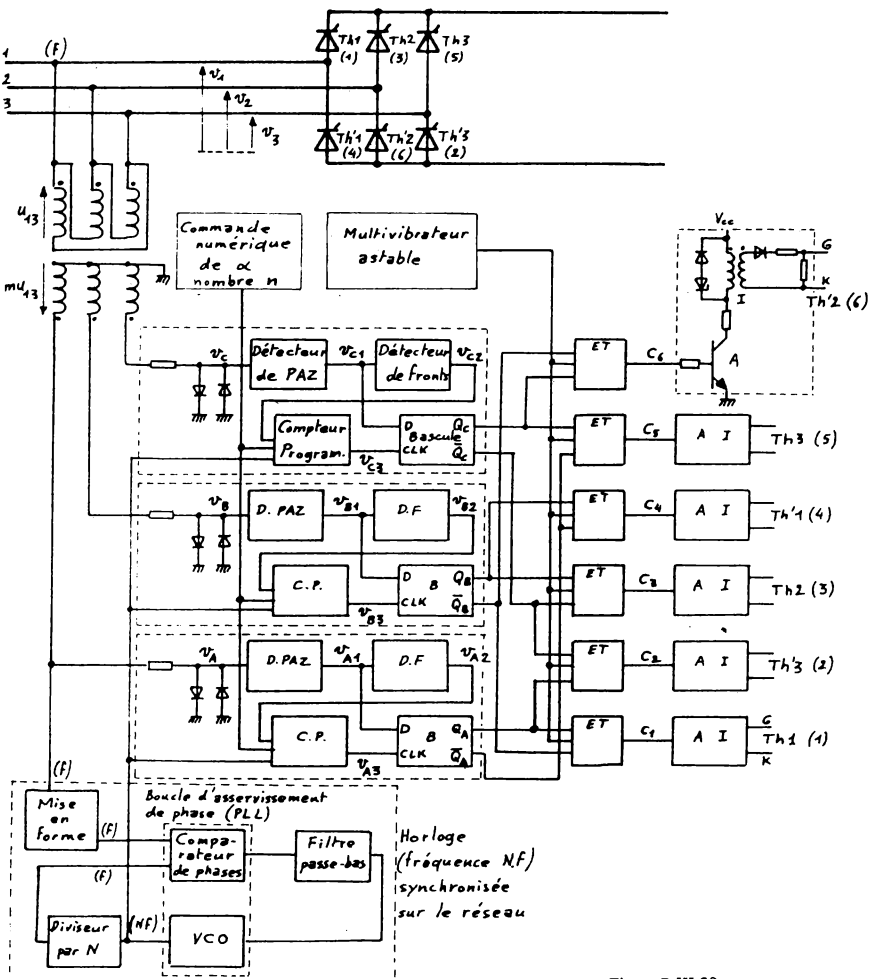


Figure B.III.29.a

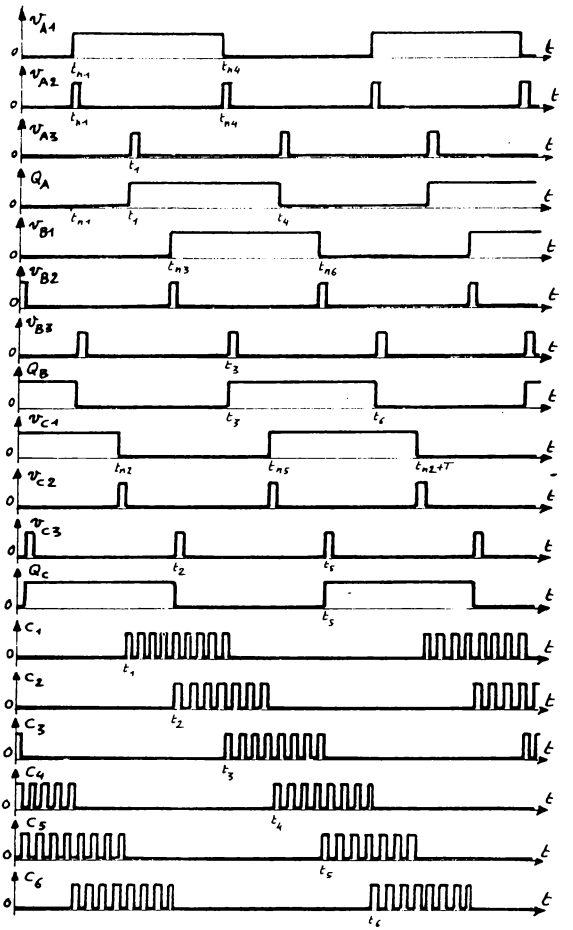


Figure B.III.29.b

– – Les signaux de synchronisation ($m \cdot u_{13}$, $m \cdot u_{21}$, $m \cdot u_{32}$), écrêtés, entrent dans des circuits de décalage constitués ainsi (on prendra pour exemple le traitement de $m \cdot u_{13}$, devenu v_A après écrêtage) :

+ un détecteur de passages à zéro produit le signal v_{A_1} dont les fronts correspondent aux dates d'amorçage naturel de Th_1 (1) et Th_1' (4) : t_{n_1} et t_{n_4} (propriété liée au choix de u_{13} et au fait que les tensions $v_1(t)$, $v_2(t)$ et $v_3(t)$ forment un système direct) ;

+ un détecteur de fronts produit une impulsion (signal v_{A_2}) à chaque commutation de v_{A_1} ;

+ chaque impulsion de v_{A_2} provoque l'enclenchement d'un compteur programmable, c'est-à-dire :

– sa remise à zéro (si c'est un compteur progressif),

– sa programmation par un nombre fourni extérieurement (affichage, micro-ordinateur) : n,

– la mise en route du comptage (ou du décomptage) des impulsions d'une horloge synchronisée sur le réseau ;

+ l'impulsion délivrée par le compteur à la fin du comptage (lorsqu'il a reçu n impulsions d'horloge depuis la remise à zéro), signal v_{A_3}, sert de signal d'horloge pour une bascule D qui mémorise alors l'état de v_{A_1} ; d'où, à la sortie de la bascule, un signal Q_A décalé par rapport à v_{A_1} d'une durée fonction du nombre n et de la fréquence de l'horloge. La bascule fournit aussi le signal complémentaire $\overline{Q_A}$.

– – Un mixage judicieux des six sorties de bascules (Q_A, $\overline{Q_A}$, Q_B, $\overline{Q_B}$, Q_C, $\overline{Q_C}$) et du train de créneaux d'un multivibrateur astable (circuit 555, par exemple) permet d'élaborer les signaux de commande désirés ; exemple : si on utilise des portes ET, le thyristor Th_1 doit recevoir le train de créneaux depuis la date t_1 (retardée de $t_1 - t_{n_1}$ par rapport à t_{n_1}) où Q_A commute à + V jusqu'à la date t_3 (où on enclenche Th_2) où Q_B commute à + V ; entre t_1 et t_3 on a donc $Q_A = +\,V$ et $\overline{Q_B} = +\,V$, ce qui définit les signaux qui doivent arriver, en plus du train de créneaux, à l'entrée de la porte ET délivrant C_1 : Q_A et $\overline{Q_B}$.

– – Enfin, les signaux de commande sont amplifiés (en puissance) ; des transformateurs d'impulsions assurent l'isolation galvanique.

– – L'horloge synchronisée sur le réseau et de fréquence $N \cdot f$ (si f est la fréquence des tensions du réseau triphasé) peut être réalisée au moyen d'une boucle d'asservissement de phase (ou boucle à verrouillage de phase, PLL) montée en multiplieur de fréquence comme l'indique le schéma synoptique de la figure **B.III.29**.a. Le signal de synchronisation, provenant du réseau (et donc de fréquence f), est comparé à la sortie (dont la fréquence est divisée par N) d'un oscillateur commandé en tension (VCO) par la sortie du comparateur (après filtrage) ; la sortie de l'oscillateur (VCO) a donc une fréquence N fois supérieure à celle du signal de synchronisation.

REMARQUE. – La fréquence de l'horloge étant N fois plus grande que celle du réseau $f_H = N \cdot f$ la période des signaux d'horloge vaut : $T_H = \dfrac{T}{N}$. Cette durée T_H représente le quantum de retard introduit par le compteur programmable : programmé pour le comptage de n impulsions d'horloge il va donc pratiquement compter pendant :

$$\Delta t = t_1 - t_{n_1} = n \cdot T_H = n \cdot \frac{T}{N}$$

D'où le retard angulaire α élaboré :

$$\alpha = 2\pi f \cdot \Delta t = 2\pi f \cdot n \cdot \frac{T}{N} = n \cdot \frac{2\pi}{N}$$

Le nombre n devra donc être compris entre 0 et $\dfrac{N}{2}$, si on désire produire un retard réglable entre 0 et π radians. La définition de α, sur la plage $0 \leqslant \alpha \leqslant \pi$, sera d'autant meilleure que le quantum angulaire $\dfrac{2\pi}{N}$ sera plus petit, c'est-à-dire que N sera plus grand.

EXEMPLE. – $N = 512 = 2^9$ peut être réalisé au moyen d'un compteur 9 bits utilisé comme diviseur par N dans la boucle de l'horloge. Le nombre n définissant α doit être réglé entre 0 et $\dfrac{N}{2} = 256 = 2^8$, en fait de 0 à $255 = 2^8 - 1$, ce qui se traduit, en binaire, par un nombre de 8 chiffres (8 bits). Alors, l'écart entre deux retards angulaires réalisables vaut : $\dfrac{\pi}{256} = 0{,}0\,123 \text{ rad} = 0{,}703°$

et : $\alpha = n \cdot \dfrac{\pi}{256} = n \cdot 0{,}0\,123 \text{ rad} = n \cdot 0{,}703°$

3. Blocage d'un thyristor

On rappelle que pour bloquer un thyristor conducteur il est nécessaire d'éteindre son courant direct pendant une durée supérieure à son temps de recouvrement (cf. § **B.III.1**.b.β).

Le problème du déclenchement forcé d'un thyristor se pose donc lorsque le courant de la charge apparente du composant n'a pas l'occasion de s'éteindre spontanément (thyristor fonctionnant en hacheur) ou lorsqu'on souhaite provoquer une commutation entre le thyristor conducteur et un autre composant non commandé à la fermeture (hacheur, onduleur).

On ne va analyser ici que quelques circuits susceptibles de provoquer l'ouverture forcée d'un thyristor et on supposera, pour simplifier l'étude quantitative, que l'intensité du courant de « charge » ne varie pas durant le blocage du composant (on notera I_0 la valeur de cette intensité pendant la commutation).

Tous les circuits envisagés emploient un condensateur dont la décharge est utilisée pour bloquer le thyristor dont on veut obtenir l'ouverture. On notera C la capacité de ce composant et V_{co} la valeur absolue de la tension à ses bornes lors de la mise en route, à la date t_0, du processus de déclenchement du thyristor.

Avant d'analyser, puis de comparer, quelques procédés de blocage et leurs applications essentielles, le tableau des figures **B.III.31** et **B.III.32** permet de classer ces circuits en trois grandes familles :

– blocage en tension (figure **B.III.31**) : un thyristor auxiliaire T_a, commandé à la fermeture à la date t_0, applique une tension inverse aux bornes du thyristor à bloquer. On verra que ce mode d'ouverture présente des inconvénients (surtensions importantes, grandes vitesses d'établissement des courants dans les composants). On peut améliorer le circuit de base en disposant une bobine d'inductance L en série avec le condensateur (ce qui limite les vitesses d'établissement et d'extinction des courants) ;

– blocage en courant (figure **B.III.32**), qui élimine les surtensions du procédé précédent et qui consiste à priver de courant, sous faible tension, le composant à ouvrir ;

– blocages mixte et réciproque où le thyristor à bloquer est successivement privé de courant puis placé sous tension inverse (sans surtension aux bornes de la charge).

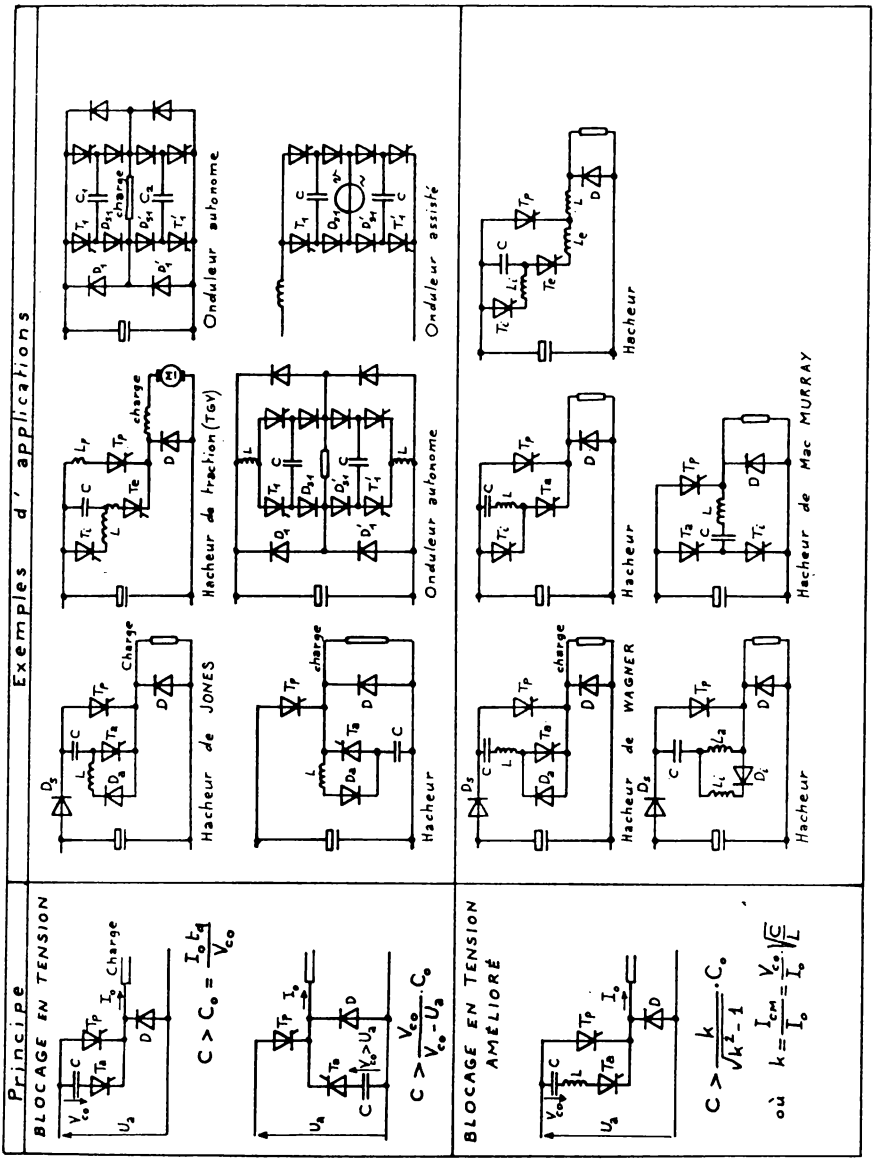

Principe
Exemples d' applications
BLOCAGE EN TENSION
BLOCAGE EN TENSION AMÉLIORÉ
Hacheur de JONES
Hacheur de Traction (TGV)
Onduleur autonome
Onduleur assisté
Hacheur
Hacheur de WAGNER
Hacheur de Mac MURRAY
charge
C > C₀ = I₀t₄ / V_co
C > V_co / (V_co - U_a) . C₀
C > k / √(k² - 1) . C₀
où k = I_cm / I₀ = V_co / I₀ √(C/L)

Figure B.III.31

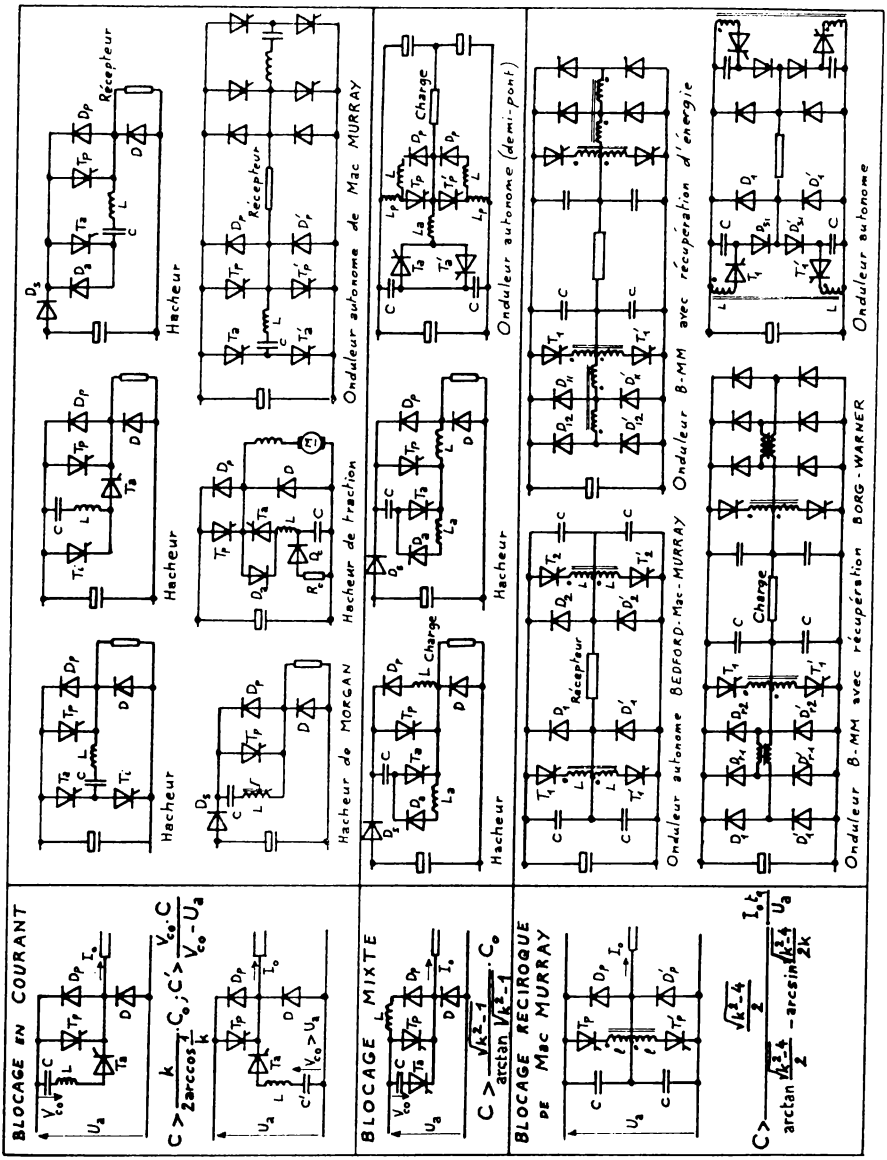


Figure B.III.32

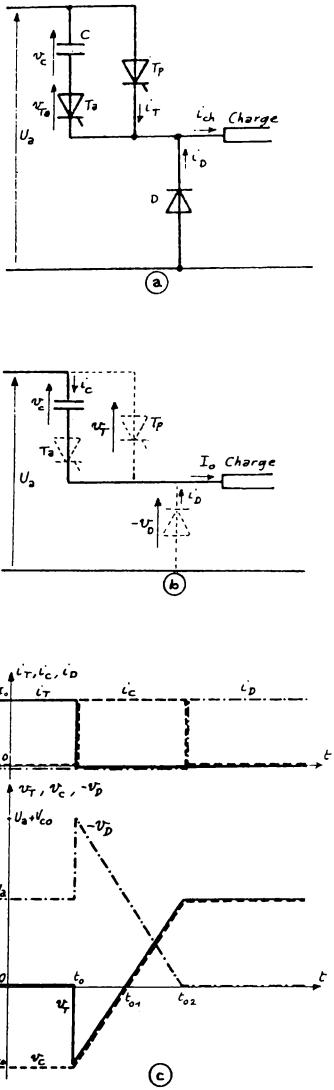


Figure B.III.33

a. Blocage en tension

α. Principe. Le circuit de principe de ce mode de blocage est indiqué sur la figure **B.III.33**.a ci-contre.

Le thyristor à bloquer, T_p, conduit initialement le courant de charge :

$$i_T = i_{ch} \; ; \quad v_T \ll U_a$$

Le condensateur de capacité C est chargé sous la tension : $v_c = -V_{co} < 0$.

Le thyristor auxiliaire T_a, initialement bloqué, est donc placé sous la tension :

$$v_{T_a} = v_T - v_c \approx V_{co} > 0$$

T_a est donc amorçable. On commande, à la date t_0, le déclenchement de T_p en fermant, au moyen d'un courant de gâchette suffisant, le composant T_a. La mise en conduction de T_a amène : $v_{T_a} \approx 0$ et donc : $v_T \approx v_c < 0$.

Le thyristor T_p ne peut conduire un courant direct sous tension inverse (sans violer le principe de conservation de l'énergie) et il s'ensuit que : $i_T \approx 0$.

Comme : $-v_D = U_a - v_c > U_a > 0$ la diode D reste ouverte ($i_D = 0$) et la loi des nœuds impose $i_c = i_{ch} = I_o = \text{Cte}$ (cf. figure **B.III.33**.b).

$$\text{Or} : i_c = C \cdot \left(\frac{dv_c}{dt}\right) .$$

$$\text{D'où} : C \cdot \left(\frac{dv_c}{dt}\right) = I_o = \text{Cte et donc :}$$

$$v_T(t) \approx v_c(t) = -V_{co} + \frac{I_o}{C}(t - t_0)$$

(car $v_c(t_0) = -V_{co}$)

et :

$$-v_D(t) = U_a - v_c(t) = U_a + V_{co} - \frac{I_o}{C}(t - t_0)$$

Ce fonctionnement cesse à la date t_{02} où v_D devient nulle, soit :

$$t_{02} = t_0 + \frac{C}{I_o}(U_a + V_{co})$$

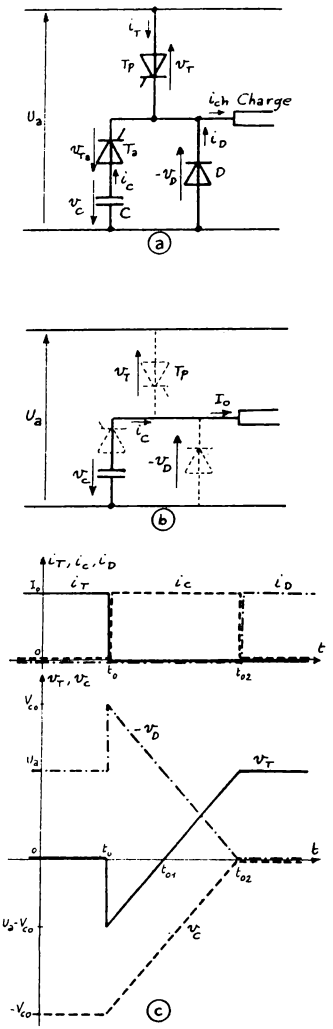


Figure B.III.34

La tension v_D ne pouvant devenir positive la charge du condensateur cesse à la date t_{02} et on a ensuite :

$$i_{T_a} = i_c = i_T = 0, \qquad i_D = i_{ch} = I_o,$$
$$-v_D \approx 0, \qquad v_c = v_T \approx U_a$$

Le thyristor principal T_p se trouve sous tension inverse depuis la date t_0 jusqu'à la date t_{01} telle que :

$$v_T(t_{01}) = -V_{co} + \frac{I_o}{C}(t_{01} - t_0) = 0$$

soit : $$t_{01} = t_0 + \frac{C \cdot V_{co}}{I_o}$$

T_p restera bloqué sous tension directe après l'instant t_{01} si la durée $t_{01} - t_0$ est supérieure au temps de recouvrement (t_q) du thyristor, c'est-à-dire si :

$$t_{01} - t_0 = \frac{CV_{co}}{I_o} > t_q,$$

soit : $$C > C_o = \frac{I_o t_q}{V_{co}}$$

En pratique, et pour plus de sécurité, il sera préférable de choisir la capacité C de telle sorte que : $t_{01} - t_0 \geqslant 2 \cdot t_q$, soit : $C \geqslant 2 \cdot C_o$.

On peut aussi bloquer un thyristor en utilisant le circuit de la figure **B.III.34**.a ci-contre.

Initialement, T_p est fermé, d'où :

$$v_T \approx 0, \qquad -v_D = U_a > 0,$$
$$i_c = i_D = 0, \qquad i_T = i_{ch}$$

et le condensateur de capacité C est chargé sous $v_c = -V_{co} < 0$.

Le thyristor auxiliaire T_a, polarisé sous :

$$v_{T_a} = -U_a - v_c + v_T \approx V_{co} - U_a$$

est amorçable si V_{co} est supérieure à U_a ; on l'enclenche à la date t_0 où i_{ch} vaut I_o. Alors : $v_{T_a} \approx 0$, $v_D = v_c = -V_{co} < 0$ (D reste bloquée).

D'où : $i_c = i_{ch} = I_o$ (figure **B.III.34**.b), soit : $C \cdot \dfrac{dv_C}{dt} = i_c = I_o = \text{Cte}$ et donc :

$$v_c(t) = -V_{co} + \frac{I_o}{C}(t - t_0)$$

$$-v_D(t) = -v_c(t) = V_{co} - \frac{I_o}{C}(t - t_0)$$

$$v_T(t) = U_a + v_c(t) = U_a - V_{co} + \frac{I_o}{C}(t - t_0)$$

Cette phase du fonctionnement cesse à la date t_{02} où $-v_D(t)$ tend à devenir négative :

$$t_{02} = t_0 + \frac{CV_{co}}{I_o}$$

Après t_{02} c'est la diode D qui assure la permanence du courant de charge et :

$$i_D = i_{ch} \; ; \qquad i_T = i_{T_a} = 0$$
$$v_D = v_c \approx 0 \; ; \qquad v_T = U_a$$

Le thyristor principal T_p est polarisé en inverse de t_0 à t_{01} telle que :

$$v_T(t_{01}) = U_a - V_{co} + \left(\frac{I_o}{C}\right) \cdot (t_{01} - t_0) = 0$$

soit durant :

$$t_{01} - t_0 = \frac{C \cdot (V_{co} - U_a)}{I_o}$$

T_p restera bloqué sous tension directe au-delà de t_{01} si : $t_{01} - t_0 > t_q$ soit :

$$C > \frac{I_o t_q}{V_{co} - U_a} = \frac{V_{co}}{V_{co} - U_a} \cdot C_o$$

$$\left(\text{si on note : } C_o = \frac{I_o \cdot t_q}{V_{co}}\right)$$

En définitive, ce montage assure le blocage de T_p, comme le premier circuit analysé, mais présente quelques inconvénients :

– il nécessite une tension initiale de charge V_{co} plus élevée ($V_{co} > U_a$) ;

– il impose une capacité C de commutation plus grande (toutes choses égales par ailleurs : V_{co}, I_o, U_a, t_q) :

$$C \geqslant \frac{V_{co}}{V_{co} - U_a} \cdot C_o \quad \text{au lieu de} \quad C \geqslant C_o \; ;$$

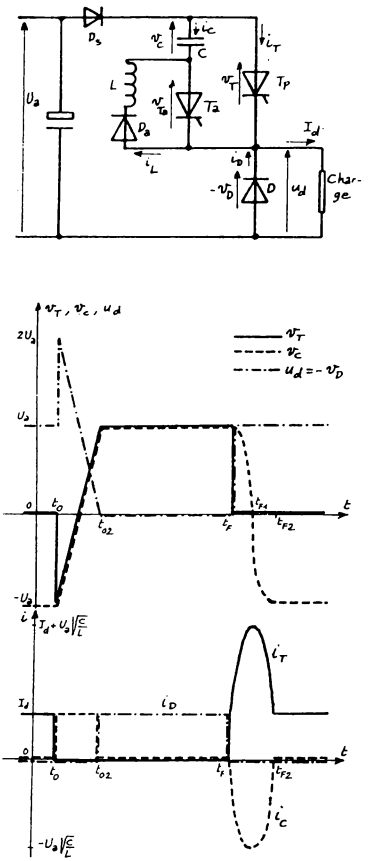


Figure B.III.35

le condensateur est déchargé à la fin de la phase de blocage.

On note enfin que dans les deux cas étudiés :

– la charge finale du condensateur est différente de la charge initiale ; avant chaque ouverture (ou fermeture) de T_p il conviendra donc de charger convenablement C (et éventuellement de contrôler cette charge avant de fermer T_p ou T_a) ;

– le thyristor à bloquer est soumis à une importante tension inverse, de valeur maximale V_{co} (ou $V_{co} - U_a$). D'où la désignation adoptée pour ce type d'ouverture : « Blocage en tension ». D'où aussi la nécessité de choisir V_{co} en fonction de la valeur maximale de la tension inverse acceptable par le composant.

β. Exemples d'application.

• Le hacheur de Jones est présenté sur la figure **B.III.35** page précédente (voir aussi le problème n° 9, page 424 du *tome 2* du *Cours d'électrotechnique*).

L'ouverture du thyristor principal T_p s'effectue comme dans le montage de principe et, à la date t_{02}, le condensateur C se retrouve chargé sous la tension : $v_c(t_{02}) = U_a$.

La fermeture de T_p, au début de la phase suivante de conduction du hacheur (date t_F) provoque l'ouverture de la diode de D (car $-v_D = u_d = U_a - v_T \approx U_a > 0$) et la fermeture de la maille C-L-D_a-T_p où la charge initiale de C ($v_c(t_F) = U_a$) amène un régime oscillant ; la diode D_a ne permet que l'alternance positive du courant d'intensité $i_L = -i_c$ et ce régime transitoire ne dure qu'une demi-période : $t_{F_2} - t_F = \pi\sqrt{LC}$ pendant laquelle :

$$v_c(t) = U_a \cdot \cos(\omega(t - t_F)) \quad \text{où :} \quad \omega = \frac{1}{\sqrt{LC}}$$

et :
$$i_c(t) = C \cdot \left(\frac{dv_c}{dt}\right) = -U_a\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_f))$$

A la date t_{F_2} on a donc : $v_c(t_{F_2}) = -U_a$.

Le condenseur C est prêt à assurer le blocage de T_p et la valeur V_{co} vaut ici U_a : $V_{co} = U_a$.

D'où : $t_{02} - t_0 = \dfrac{C}{I_o}(U_a + V_{co}) = \dfrac{2CU_a}{I_d}$

$$t_{01} - t_0 = \frac{C}{I_o} \cdot V_{co} = \frac{CU_a}{I_d} \qquad C_o = \frac{I_d\, t_g}{U_a} \qquad C > C_o$$

On voit de plus qu'un fonctionnement correct de ce montage suppose :

– la charge du condensateur C sous la tension U_a préalablement à toute fermeture de T_p (donc aussi avant la première mise en conduction du hacheur) et, pour plus de sûreté, le contrôle de cette charge avant toute fermeture de T_p ;

– la présence d'une diode série D_s interdisant toute décharge de C ; en effet, entre t_{02} et t_F il faut maintenir v_c à la valeur U_a, même si la conduction dans la charge est interrompue et si cette dernière présente une f.e.m. E (*exemple :* moteur à courant continu de faible inertie, fonctionnant à vide) ; alors, u_d est égale à E lorsque i_d est nulle et, en l'absence de D_s, le condensateur C se déchargerait partiellement dans la maille Source-C-L-D_a-Charge, la charge restante pouvant s'avérer insuffisante pour bloquer T_p par la suite ;

– une durée minimale de blocage de T_p, $(t_F - t_0)_{min}$, supérieure à $t_{02} - t_0 = \dfrac{2CU_a}{I_d}$ si on veut que v_c parvienne à la valeur U_a à la fin de cette phase de fonctionnement ;

une durée minimale de conduction de T_p supérieure à $t_{F_2} - t_F = \pi\sqrt{LC}$ pour amener sûrement $v_c(t)$ à $-U_a = -V_{co}$, c'est-à-dire dans les conditions optimales préalables à la phase de blocage ;

– un thyristor principal T_p acceptant un courant direct répétitif d'intensité maximale $I_{TM} = I_{dM} + U_a\sqrt{\frac{C}{L}}$ et une tension $V_{TRM} = U_a$;

– une charge supportant une tension directe maximale $U_{dM} = 2 \cdot U_a$ et une diode de roue-libre D supportant la même tension en inverse ;

– une bobine d'inductance L choisie au terme d'un compromis : une petite valeur de L réduit la durée $t_{F_2} - t_F = \pi\sqrt{LC}$ du régime transitoire d'inversion de $v_c(t)$ mais augmente les intensités maximales des courants dans T_p

$$\left(I_{TM} = I_{dM} + U_a\sqrt{\frac{C}{L}}\right),$$

L et C $\left(I_{LM} = I_{CM} = U_a\sqrt{\frac{C}{L}}\right)$;

si on se fixe la valeur maximale acceptable du rapport :

$$k = \frac{I_{CM}}{I_d} = \frac{I_{CM}}{I_o}$$

(I_o, intensité du courant dans T_p au moment du blocage, vaut ici I_d) on voit que :

$$k = \frac{I_{CM}}{I_o} = \frac{U_a}{I_d}\sqrt{\frac{C}{L}}$$

D'où : $$L = \frac{C \cdot U_a^2}{(I_d \cdot k)^2} = C \cdot \left(\frac{U_a}{k\, I_d}\right)^2 = C \cdot \left(\frac{V_{co}}{k\, I_o}\right)^2$$

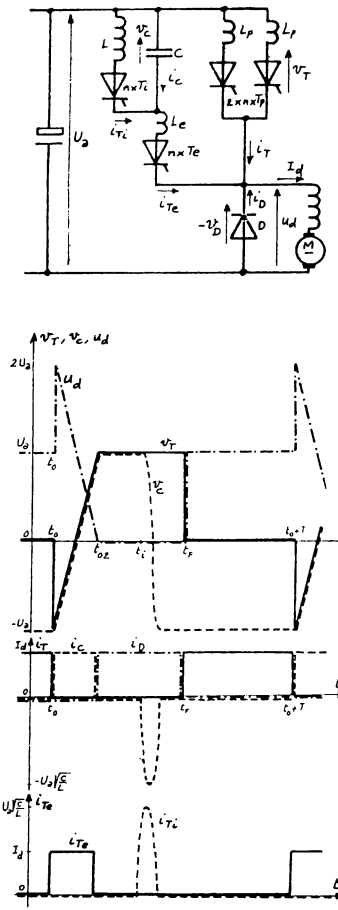


Figure B.III.36

• Le hacheur de traction du TGV Paris-Sud-Est (figure B.III.36 ci-contre) utilise lui aussi le dispositif d'ouverture des thyristors principaux (2 fois quatre thyristors en série) par blocage en tension.

De t_0 à t_{02} la phase de blocage du hacheur par les thyristors d'extinction T_e (quatre thyristors en série) se déroule comme dans le montage de principe et on arrive à :

$$v_c(t_{02}) = v_T(t_{02}) = U_a$$

au bout de :

$$t_{02} - t_0 = \frac{2\,CU_a}{I_{dM}}$$

(si I_{dM} est la valeur de $i_d(t)$ à l'ouverture du hacheur), car on prévoit que V_{co} est égale à U_a, comme pour le hacheur de Jones précédemment analysé.

L'inversion de la charge du condensateur est assurée par un circuit annexe (thyristors T_i et bobine L), avant la fermeture du hacheur (t_i précède t_1), de façon à :

– réduire les valeurs moyenne et efficace de l'intensité du courant i_T dans les thyristors principaux ;

– mettre le condensateur dans l'état qui permet de commander le blocage des T_p dès la mise en conduction du hacheur, si une protection des composants l'exige (risque de dépassement du courant maximal que peut ouvrir le dispositif), alors qu'une durée minimale de conduction égale à $\pi\sqrt{LC}$ est indispensable lorsque c'est la fermeture de T_p qui provoque l'inversion de $v_c(t)$ (cf. hacheur de Jones).

On retrouve les performances externes (tension de sortie $u_d(t)$) établies pour le montage précédent mais le condensateur C ne peut plus se décharger dans la source (du fait de T_e), ce qui dispense de la diode série D_s.

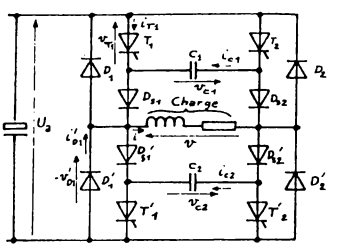


Figure B.III.37

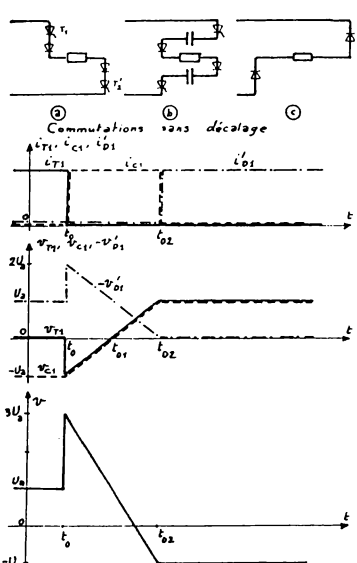


Figure B.III.38

REMARQUE. – Les bobines d'inductances L_p et L_e sont destinés à limiter la vitesse d'établissement des courants directs dans les thyristors. On a négligé leurs effets dans notre analyse rapide.

• L'onduleur à diodes d'isolement de la figure **B.III.37** est encore une application du blocage en tension d'un thyristor.

Analysons l'ouverture du composant T_1 pendant une alternance positive de l'intensité $i(t)$ du courant de charge.

– *Cas d'un onduleur à commandes non décalées.*

Pendant l'alternance positive de la tension de sortie ($v(t) \approx U_a$) un courant d'intensité $i(t)$ positive circule dans la charge lorsque T_1 et T'_2 sont conducteurs (figure **B.III.38**.a). Alors les condensateurs sont chargés sous :

$$v_{c_1} = v_{c_2} = -V_{co} < 0.$$

Le blocage simultané (commandes non décalées) de T_1 et T'_2 est obtenu, à la date t_0, en fermant T_2 et T'_1, ce qui applique bien des tensions inverses ($v_{T_1} = v_{c_1} < 0$, même chose pour T'_2) aux bornes des composants à bloquer.

Le courant d'intensité $i_{ch} = I_o$ imposé par la charge circule donc dans la maille représentée sur la figure **B.III.38**.b. D'où :

$$i_{c_1} = i_{c_2} = I_o = \text{Cte}$$

ce qui conduit à :

$$v_{c_1}(t) = v_{c_2}(t) = -V_{co} + \frac{I_o}{C}(t - t_0)$$

Par ailleurs, tant que T_2 et T'_1 sont conducteurs, on a :

$$v_{T_1}(t) = v_{c_1}(t)$$

$$v'_{T_2}(t) = v_{c_2}(t)$$

Enfin : $-v'_{D_1} = U_a - v_{c_1} = U_a + V_{co} - \frac{I_o}{C}(t - t_0) = -v_{D_2}$

et : $$v(t) = U_a - v_{c_1}(t) - v_{c_2}(t) = U_a + 2V_{co} - \frac{2I_o}{C}(t - t_0)$$

A la date : $t_{02} = t_0 + \frac{C}{I_o}(U_a + V_{co})$ où v'_{D_1} et v_{D_2} deviennent nulles ; la charge des condensateurs cesse et la circulation du courant de charge est assurée par les diodes D'_1 et D_2 (figure **B.III.38.c**) ; alors :

$$v_{c_1}(t) = v_{c_1}(t_{02}) = U_a, \quad v_{c_2}(t) = v_{c_2}(t_{02}) = U_a, \quad v(t) = -U_a$$

Après la date t_{02}, l'intensité $i(t)$ du courant dans la charge diminue spontanément (la charge est déjà soumise à une tension négative) puis change de signe ; les thyristors T_2 et T'_1, qui reçoivent des impulsions d'amorçage depuis la date t_0, entreront en conduction (de même que D_{s_2} et D'_{s_1}) lorsque $i(t)$ deviendra négative. Ces phases du fonctionnement s'effectuent sans modification des tensions aux bornes de C_1 et C_2 ; en effet, la fermeture de T_2 et de T'_1 n'applique pas à C_1 une tension supérieure à U_a et, d'autre part, une décharge de C_1 est interdite (tant que T_1 est ouvert) par la diode D_{s_1} (d'où la désignation du montage : onduleur autonome à diodes d'isolement).

On en déduit que la tension initiale de blocage des condensateurs du montage vaut :

$$V_{co} = U_a$$

Cette valeur servira à déterminer celle de la capacité C des condensateurs :

$$C \geqslant 2 \cdot C_o \qquad \text{où} \qquad C_o = \frac{I_o\, t_q}{V_{co}} = \frac{I_{max}\, t_q}{U_a}$$

On note la surtension importante appliquée à la charge lors de la commutation :

$$V_{max} = U_a + 2V_{co} = 3U_a$$

On remarque enfin que le fonctionnement d'un pont onduleur en H permet d'éviter la présence d'une bobine assurant l'inversion de la charge des condensateurs de commutations (bobine nécessaire dans le cas des hacheurs) ; l'ouverture d'un thyristor (par exemple le blocage de T_1) provoque l'inversion de la charge du condensateur de blocage (v_{c_1} passe de $-U_a$ à $+U_a$) et amène donc ce condensateur dans l'état qui permettra ultérieurement de bloquer le composant associé dans l'autre demi-pont onduleur (T_2 dans notre cas, qui sera bien soumis à une tension inverse lorsqu'on fermera T_1).

– *Cas d'un onduleur à commandes décalées* (figure **B.III.39**).

Le comportement de l'ensemble D_{s_1}-C_1-T_2-D'_1, qui constitue l'environnement (et le circuit de blocage) de T_1, n'est pas affecté par le fait que T'_2 reste conducteur lorsqu'on commande l'ouverture de T_1 (T'_1 est fermé en retard par rapport à T_2) ; de même, le blocage de T'_2 (par le circuit D'_{s_2}-C_2-T'_1-D_2) n'est pas modifié par le fait que T_1 est déjà ouvert.

Seule la tension $v(t)$ évolue différemment :

$v(t) = U_a - v_{c_1}(t)$ pendant le blocage de T_1

$v(t) = -v_{c_2}(t)$ pendant l'ouverture de T'_2 (si elle s'effectue aussi durant l'alternance positive de $i(t)$).

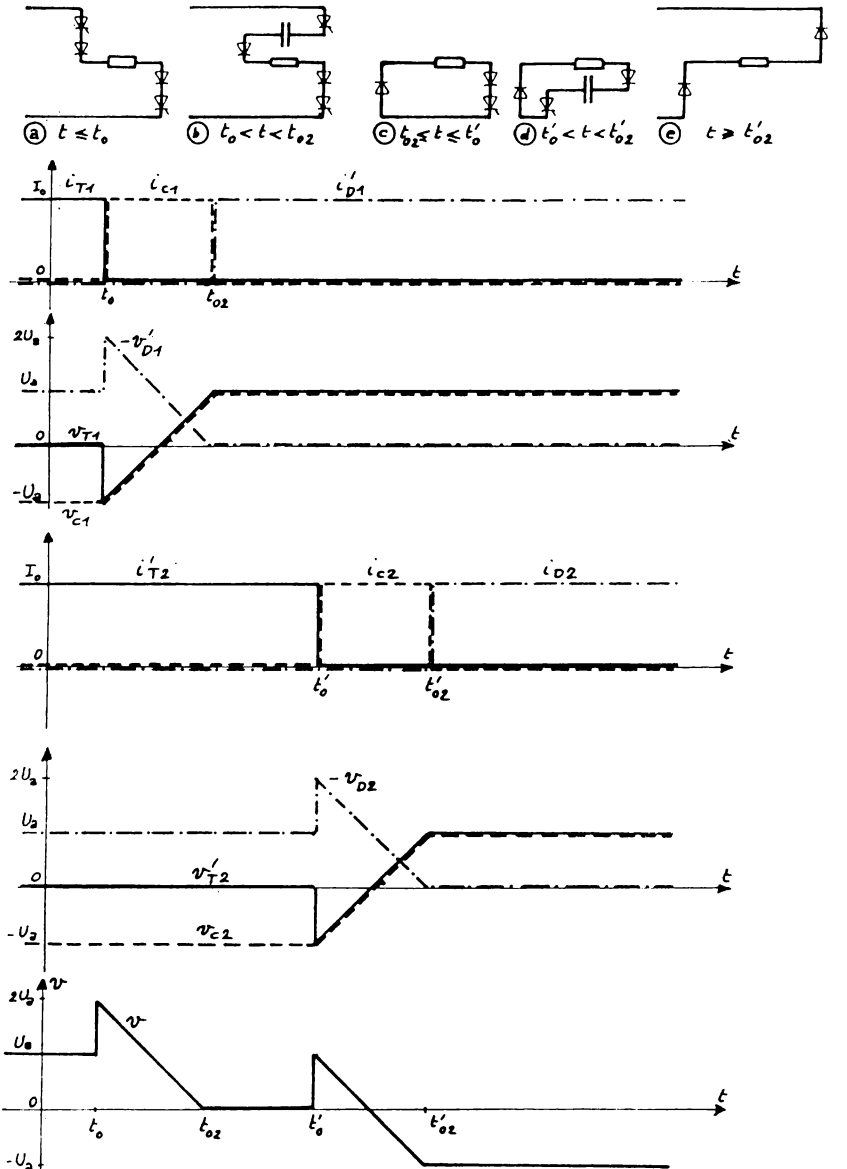


Figure B.III.39

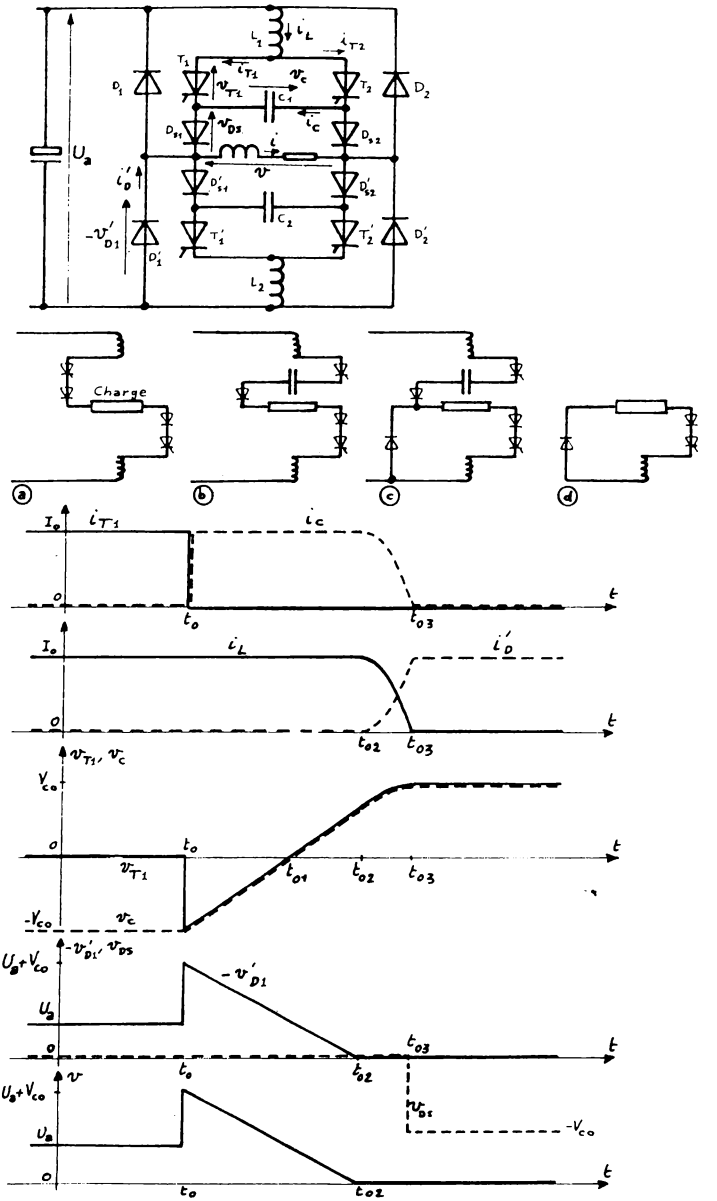


Figure B.III.40

• On peut améliorer l'onduleur précédent en disposant deux bobines d'inductance L comme l'indique la figure **B.III.40**.

On a analysé sur la même figure l'ouverture du thyristor T_1 (dans le cas où T'_2 est ouvert en retard mais on a vu que ce décalage n'a pas d'incidence sur le fonctionnement du circuit de blocage de T_1) :

– la première phase de blocage n'est pas modifiée par la présence de la bobine connectée à T_1 et T_2 puisque : $i_L = i_{T_1} + i_{T_2} = I_o = Cte$ (voir figure **B.III.40**.b) ;

– lorsque $v_c = U_a$ (date t_{02}) la diode D'_1 devient passante (car $v'_{D_1} = 0$) mais le courant traversant L_1-T_2-C_1 et D_{s_1} ne peut s'éteindre instantanément ; le montage se comporte comme celui de la figure **B.III.40**.c et l'intensité $i_L = i_{T_2} = i_c$ doit satisfaire (loi des mailles) à :

$$U_a = L \cdot \frac{di_L}{dt} + v_c \qquad \text{avec} \qquad i_L = i_c = C \cdot \frac{dv_c}{dt}$$

D'où : $$LC \cdot \frac{d^2 v_c}{dt^2} + v_c = U_a$$

Les composants L_1 et C_1 imposent la continuité, à la date t_{02}, des grandeurs $i_L(t)$ et $v_c(t)$ avec de plus :

$$i_L(t_{02}) = I_o \qquad v_c(t_{02}) = U_a$$

On montre alors que, pendant cette phase :

$$v_c(t) = U_a + I_o \sqrt{\frac{L}{C}} \cdot \sin(\omega(t - t_{02}))$$

$$i_L(t) = i_c(t) = I_o \cdot \cos(\omega(t - t_{02})) \qquad \text{où} \qquad \omega = \frac{1}{\sqrt{LC}}$$

– le courant d'intensité $i_L(t)$ s'éteint à la date t_{03} :

$$t_{03} = t_{02} + \frac{\pi}{2}\sqrt{LC}$$

On a alors : $$v_c(t_{03}) = U_a + I_o \sqrt{\frac{L}{C}}$$

Au-delà de t_{03}, et tant que $i(t)$ est positive et qu'on ne commande par l'ouverture de T'_2, le montage se comporte comme le circuit de la figure **B.III.40**.d ;

– la tension $v_c(t)$ n'est pas modifiée par les phases suivantes du fonctionnement de l'onduleur (jusqu'à l'enclenchement de T_1, qui sera effectué pour bloquer T_2) ; la tension de blocage des condensateurs de commutation vaut donc :

$$V_{co} = U_a + I_o \sqrt{\frac{L}{C}}$$

On note aussi qu'après la date t_{03} la diode D_{s_1} bloque en inverse la tension $v_c(t)$:

$$v_{D_s} = -v_c(t) = -V_{co} < 0$$

tant que la tension aux bornes de la charge est nulle, c'est-à-dire tant que le montage se comporte comme le circuit de la figure **B.III.40**.d. L'analyse plus détaillée du fonctionnement de ce convertisseur sort du cadre de ce chapitre mais on retient que ce montage :

– présente une certaine adaptation à la charge à commuter puisque V_{co} augmente avec la valeur I_o de l'intensité du courant à ouvrir,

présente une durée totale de commutation $t_{03} - t_0 = \frac{2\,CU_a}{I_o} + \sqrt{LC}\left(1 + \frac{\pi}{2}\right)$ plus élevée, toutes choses égales par ailleurs (U_a, I_o et C), qu'en l'absence de bobine où $t_{02} - t_0 = \frac{2\,CU_a}{I_o}$.

• Le même type de montage peut être utilisé pour réaliser un onduleur assisté (ou un redresseur) fournissant de l'énergie réactive à la charge (ou à la source) alternative. On a montré que cette contrainte impose des interrupteurs commandés à l'ouverture.

Dans le cas où le convertisseur doit assurer le transfert d'énergie entre un dipôle unidirectionnel en courant (on supposera même $i_d = I_d = Cte$) et un dipôle sinusoïdal de tension on peut utiliser le montage de le figure **B.III.41**.

On peut analyser rapidement le fonctionnement de ce dispositif :

– Marche en redresseur.

Elle est obtenue lorsque les composants sont ouverts avec une avance angulaire inférieure à $\frac{\pi}{2}$ rad, c'est-à-dire lorsque : $0 < \omega\,(t_{n_0} - t_0) < \frac{\pi}{2}$

(où ω est la pulsation de $v\,(t)$, t_0 est la date à laquelle est commandée l'ouverture de T_1 et t_{n_0} la date d'ouverture naturelle de T_1).

Les condensateurs étant chargés sous :

$$v_{c_1}\,(t_0 - \epsilon) = v_{c_2}\,(t_0 - \epsilon) = -V_{co} < 0$$

la fermeture, à la date t_0, de T_2 et T'_1 place les thyristors précédemment conducteurs (T_1 et T'_2) sous tension inverse : $v_{T_1} = v_{c_1} < 0$.

La charge des condensateurs cesse à la date t_{02} où :

$$v_{c_1}\,(t_{02}) = v_{c_2}\,(t_{02}) = v\,(t_{02})$$

(à condition, bien sûr, que T_1 et T'_2 restent bloqués lorsqu'une tension directe leur est à nouveau appliquée). Au-delà de t_{02}, la tension $v\,(t)$ diminue (voir figure) et, les condensateurs ne pouvant se décharger (du fait des diodes d'isolement : ici c'est D_{s_1} qui interdit la décharge de C_1), les diodes D'_{s_1} et D_{s_2} se mettent en conduction ($v_{D_{s_2}} = v_{c_1} - v$ devient positive après t_{02}), ce qui bloque D_{s_1} et D'_{s_2} :

$$v_{D_{s_1}} = v + v_{D_{s_2}} - v_{c_1} \approx v - v_{c_1} < 0 \qquad (\text{car } v\,(t) < v_{c_1} = v\,(t_{02})).$$

On a donc établi, à partir de la date t_{02}, l'alternance négative de $i\,(t)$ ($i_d = I_d$ circule dans la maille T_2-D_{s_2}-Source alternative-D_{s_1}-T'_1 ; d'où : $i = -I_d$) avant le début (à la date t_{n_0}) de l'alternance négative de $v\,(t)$.

REMARQUE 1. – On a volontairement exagéré, sur la figure **B.III.41**, la durée $(t_{02} - t_0)$ de la commutation, durée en général négligeable devant la période de $v\,(t)$.

REMARQUE 2. – On voit que la tension de charge des condensateurs :

$$V_{co} = v_{c_1}\,(t_{02}) = v_{c_2}\,(t_{02}) = v\,(t_{02}) \approx v\,(t_0)$$

diminue lorsque t_0 se rapproche de t_{n_0}, c'est-à-dire lorsque l'avance à l'ouverture $\omega\,(t_{n_0} - t_0)$ tend vers zéro. Aux faibles valeurs de cette avance, on risque d'avoir V_{co} inférieure à $(V_{co})_{min} = \frac{(I_q\,t_q)}{C}$ et l'ouverture des thyristors ne sera plus assurée. Il conviendra d'imposer à la commande un angle de garde, c'est-à-dire une avance minimale ψ_{min} à l'ouverture : $\omega\,(t_{n_0} - t_0) > \psi_{min}$ l'angle ψ_{min} étant choisi de telle sorte que : $v \cdot \left(t_{n_0} - \frac{\psi_{min}}{\omega}\right) > (V_{co})_{min}$.

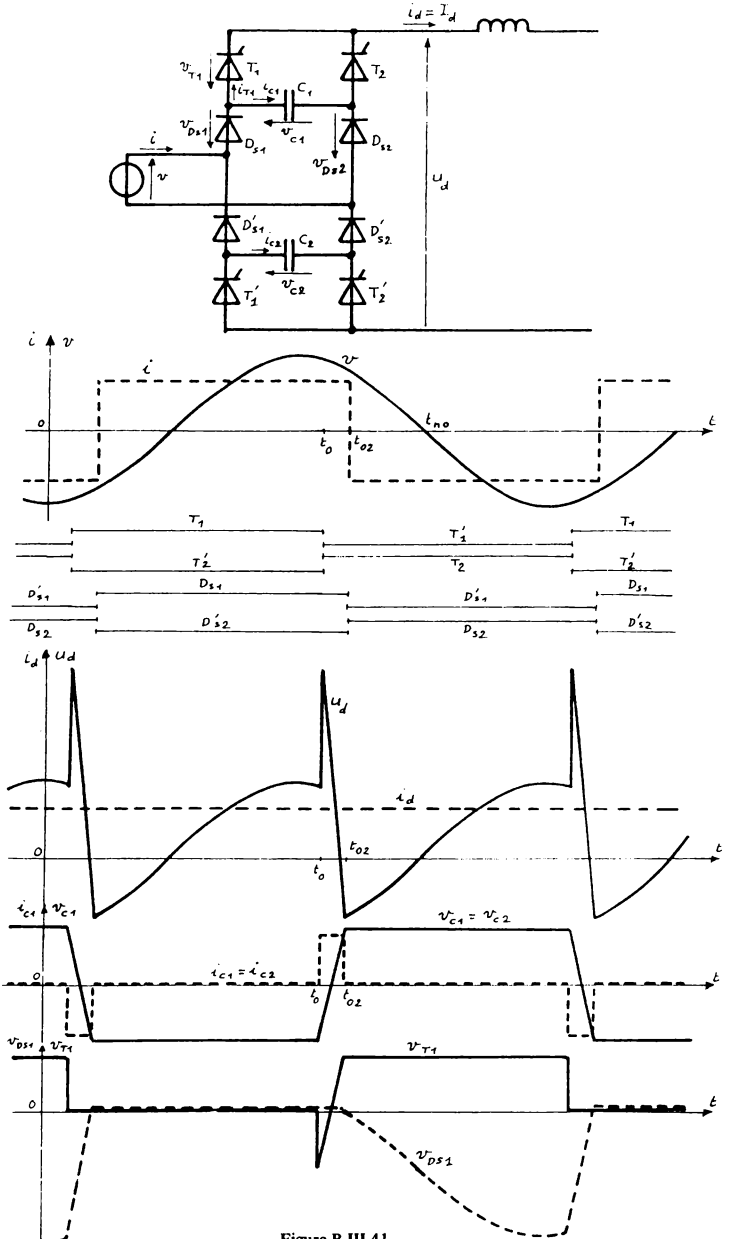


Figure B.III.41

- Marche en onduleur.

Elle correspond à : $\frac{\pi}{2} < \omega (t_{n_0} - t_0) < \pi$ (cf. figure **B.III.42**).

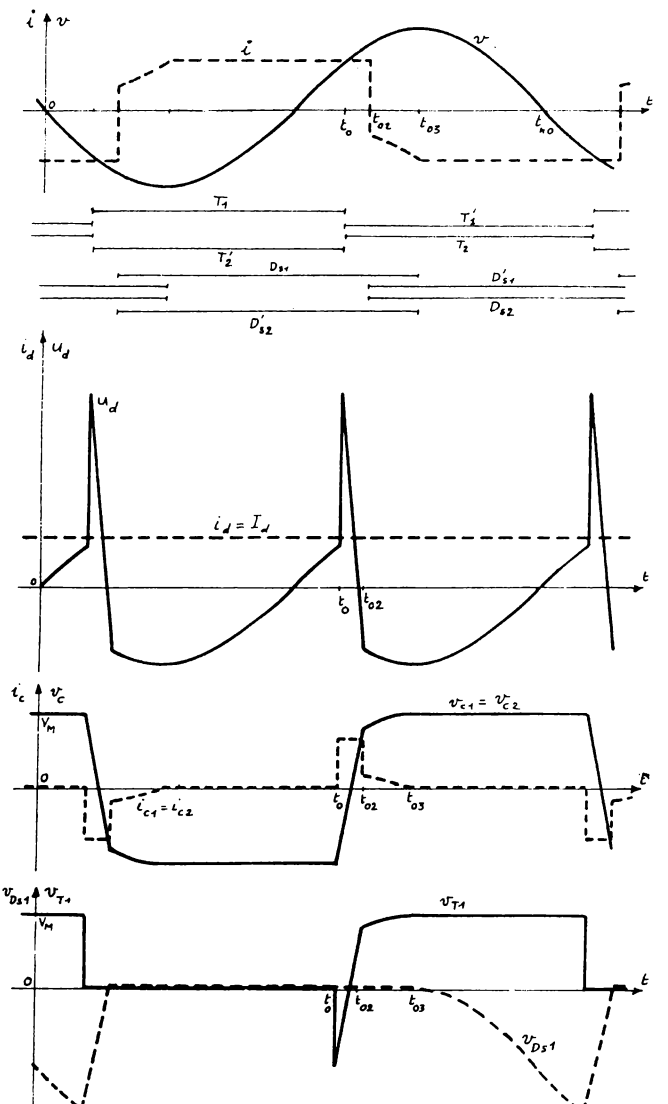


Figure B.III.42

L'ouverture des thyristors conducteurs T_1 et T'_2, à la fin de l'alternance positive de $i(t)$, s'opère, comme précédemment, en fermant T_2 et T'_1 à la date t_0 (où $v_{c_1} = v_{c_2} = -V_{co} < 0$).

La mise en conduction de D_{s_2} et D'_{s_1} s'effectue encore à la date t_{02} où :

$$v_{c_1}(t_{02}) = v_{c_2}(t_{02}) = v(t_{02})$$

mais les diodes D_{s_1} et D'_{s_2} restent en conduction tant que $v(t)$ augmente car :

$$v_{D_{s_1}} = v + v_{D_{s_2}} - v_{c_1} \approx v(t) - v_{c_1}(t)$$

Les condensateurs se chargent donc sous $v(t)$ jusqu'à la date t_{03} où cette tension est maximale. Ce n'est qu'après t_{03} que $v_{D_{s_1}} = v(t) - V_M$ (où $V_M = v_{c_1}(t_{03})$ est la valeur maximale de $v(t)$) devient négative, ce qui bloque D_{s_1}. On en déduit que :

$$V_{co} = v_{c_1}(t_{03}) = V_M = V\sqrt{2}$$

(si $v(t)$ est une fonction sinusoïdale du temps, de valeur efficace V) ; les condensateurs se chargent sous la tension maximale V_M quelle que soit la date t_0 d'ouverture, ce qui permet, en principe, à l'avance à l'ouverture $\psi = \omega(t_{n_0} - t_0)$ d'excursionner sur la totalité de la plage $\left[\frac{\pi}{2}, \pi\right]$.

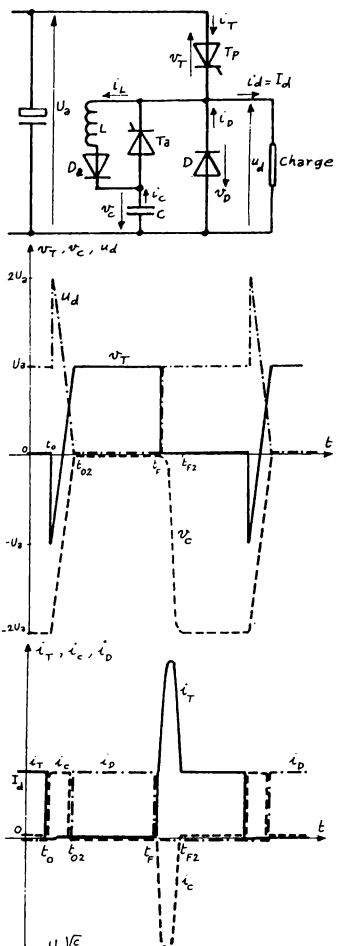


Figure B.III.43

REMARQUE 1. – Entre les dates t_{02} et t_{03} on a :

$$v_{c_1}(t) = v_{c_2}(t) = v(t)$$

(car D_{s_1}, D_{s_2}, D'_{s_1} et D'_{s_2} conduisent) ; d'où :

$$i_{c_1}(t) = i_{c_2}(t) = C \cdot \frac{dv}{dt}$$

soit : $i_{c_1}(t) = -VC\omega\sqrt{2} \cdot \cos\omega t$

si : $v(t) = -V\sqrt{2} \cdot \sin\omega t$

(cas de la figure **B.III.42**).

Enfin, la loi des nœuds impose : $i(t) = i_{D_{s_1}} - i'_{D_{s_1}}$

avec : $i_{D_{s_1}} = i_{c_1}$ (car T_1 est bloqué)

et : $i'_{D_{s_1}} = i'_{T_1} - i_{c_2}$

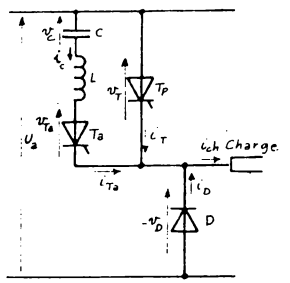
où : $i'_{T_1} = I_d$

(car T'_2 est bloqué). Donc : $i(t) = i_{c_1} - (I_d - i_{c_1})$

$i(t) = -I_d - 2C\omega V\sqrt{2} \cdot \cos\omega t$.

REMARQUE 2. – On note qu'à la fermeture de T_2 et T'_1 la loi des mailles impose : $u_d = -v_{c_1} + v - v_{c_2}$ soit : $u_d = v - 2 \cdot v_{c_1}$ et qu'en particulier : $u_d(t_0) = v(t_0) + 2V_{co}$ (car : $v_{c_1}(t_0) = -V_{co}$). D'où des surtensions importantes aux bornes du dipôle unidirectionnel en courant.

• Le hacheur de la figure **B.III.43** ci-contre utilise le dispositif de blocage de la figure **B.III.34**. On a vu qu'il nécessite un condensateur de commutation de capacité :



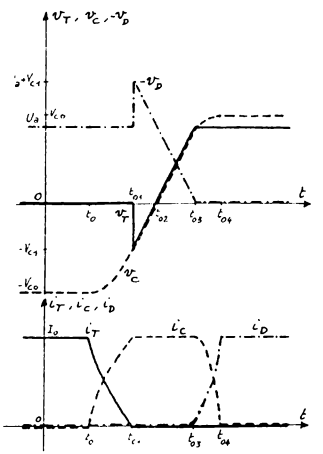


Figure B.III.44

$$C > \frac{V_{co}}{V_{co} - U_a} \cdot C_o \quad \text{où} \quad C_o = \frac{I_o t_q}{V_{co}}$$

(ici $I_o = I_{dM}$, valeur de i_d à l'ouverture du hacheur).

L'ouverture de T_p, décrite plus haut, s'effectue entre les dates notées t_0 et t_{02} et le condensateur est déchargé à t_{02} : $v_c(t_{02}) \approx 0$.

A la fermeture de T_p (polarisé sous

$$v_T = U_a + v_D \approx U_a > 0$$

pendant la phase de fonctionnement de D en roue-libre) il vient : $v_T \approx 0$, $u_d = U_a - v_T \approx U_a$ et le condensateur C se charge à travers la maille Source-T_p-L-Da, suivant :

$$v_c(t) = U_a \cdot (\cos(\omega(t - t_F)) - 1)$$

$$i_c(t) = -U_a \sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_F)) = -i_L(t)$$

D'où :

$$i_T(t) = i_d + i_L = I_{dm} + U_a \sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_F))$$

(où I_{dm} est la valeur de $i_d(t)$ à la fermeture du hacheur), où : $\omega = \frac{1}{\sqrt{LC}}$.

La diode D_a ne permet que l'alternance positive de $i_L(t) = -i_c(t)$ et cette phase ne dure qu'une demi-période : $t_{F_2} - t_F = \pi\sqrt{LC}$. A la fin de ce régime transitoire on a $v_c(t_{F_2}) = -2U_a = -V_{co}$. Le condensateur est prêt à assurer le blocage de T_p et sa tension initiale inverse vaut : $V_{co} = 2U_a$.

On voit aussi que la durée minimale de conduction de T_p ne peut être inférieure à $\pi\sqrt{LC}$, que le thyristor principal doit conduire un courant direct d'intensité maximale :

$$I_{TM} = I_{dm} + I_{cM} = I_{dm} + U_a \sqrt{\frac{C}{L}}$$

Si on accepte une valeur k du rapport :

$$\frac{I_{cM}}{I_{dm}} = \frac{U_a}{I_{dm}} \sqrt{\frac{C}{L}} = \frac{V_{co}}{2 I_{dm}} \sqrt{\frac{C}{L}}$$

on voit que, C étant choisi, l'inductance L devra vérifier : $L \geqslant \frac{CV_{co}^2}{(2kI_{dm})^2}$

b. Blocage en tension amélioré

a. Principe. On peut modifier le schéma de principe du dispositif de blocage en tension en incluant dans la maille de décharge du condensateur une bobine d'inductance L qui limitera les vitesses d'établissement du courant direct dans T_a à la fermeture de T_a et dans D (à l'ouverture de T_a). D'où le montage indiqué sur la figure **B.III.44**.

Le blocage de T_p est commandé à la date t_0 par l'enclenchement de T_a alors que :

$$v_c(t_0 - \epsilon) = -V_{co} < 0$$

ce qui amène, puisque T_p est conducteur : $v_{T_a}(t_0 - \epsilon) = v_T - v_c \approx V_{co} > 0$ (T_a est bien amorçable).

De t_0 à t_{01} le courant $i_c(t)$ s'établit dans la branche C-L-T_a court-circuitée par T_p qui reste conducteur tant que $i_c(t)$ est inférieure à $i_{ch} = I_o$. On a donc :

$$i_c(t) = V_{co}\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_0))$$

et : $v_c(t) = -V_{co} \cdot \cos(\omega(t - t_0))$ où : $\omega = \frac{1}{\sqrt{LC}}$

Si $V_{co}\sqrt{\frac{C}{L}}$ est supérieure à I_o (c'est-à-dire si le rapport $k = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$ est supérieur à l'unité) le courant i_T s'éteint à la date t_{01} telle que : $t_{01} - t_0 = \sqrt{LC} \cdot \arcsin\left(\sqrt{\frac{L}{C}} \cdot \frac{I_o}{V_{co}}\right)$.

Alors : $v_c(t_{01}) = -V_{co}\cos\left(\arcsin\left(\sqrt{\frac{L}{C}} \cdot \frac{I_o}{V_{co}}\right)\right) = -V_{c_1}$ où : $V_{c_1} = \sqrt{V_{co}^2 - \frac{L}{C} \cdot I_o^2}$

De t_{01} à t_{03} l'intensité du courant dans la maille Source-C-L-T_a-Charge est imposée par le récepteur : $i_c = i_{ch} = I_o = \text{Cte}$, $i_T = i_D = 0$.

Or : $i_c = C \cdot \frac{d}{dt}(v_c)$ (dans nos conventions). D'où :

$$v_c(t) = -V_{c_1} + \frac{I_o}{C} \cdot (t - t_{01})$$

$$v_T(t) = v_c(t) + v_{T_a} + L \cdot \frac{d}{dt}(i_c) \approx v_c(t)$$

et : $-v_D(t) = U_a - v_c(t) - L \cdot \frac{d}{dt}(i_c) - v_{T_a} \approx U_a + V_{c_1} - \frac{I_o}{C} \cdot (t - t_{01})$

Cette phase du blocage cesse à la date t_{03} où v_D devient nulle et où la diode D (supposée parfaite) entre en conduction : $t_{03} - t_{01} = \frac{C(U_a + V_{c_1})}{I_o}$

Entre t_{03} et t_{04} le courant d'intensité $i_c(t)$ s'éteint suivant :

$$i_c(t) = I_o \cos(\omega(t - t_{03})) \; ; \quad \text{d'où :} \quad i_D = i_{ch} - i_c = I_o(1 - \cos(\omega(t - t_{03})))$$

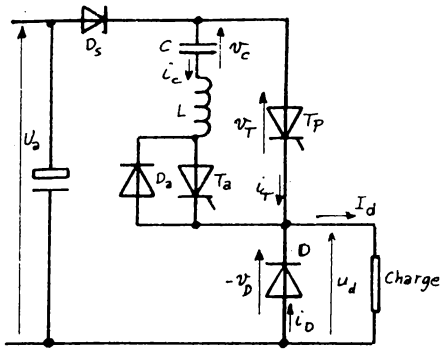
et : $v_c(t) = U_a + I_o\sqrt{\frac{L}{C}} \cdot \sin(\omega(t - t_{03}))$

L'extinction de $i_c(t)$ est effective à la date t_{04} telle que :

$$t_{04} - t_{03} = \frac{\pi}{2}\sqrt{LC} \; ; \quad \text{alors :} \quad v_c(t_{04}) = U_a + I_o\sqrt{\frac{L}{C}}$$

On prévoit que c'est cette charge du condensateur qui, après inversion dans une maille C-L, assurera le blocage suivant de T_p. Donc :

$$V_{co} = v_c(t_{04}) = U_a + I_o\sqrt{\frac{L}{C}}$$



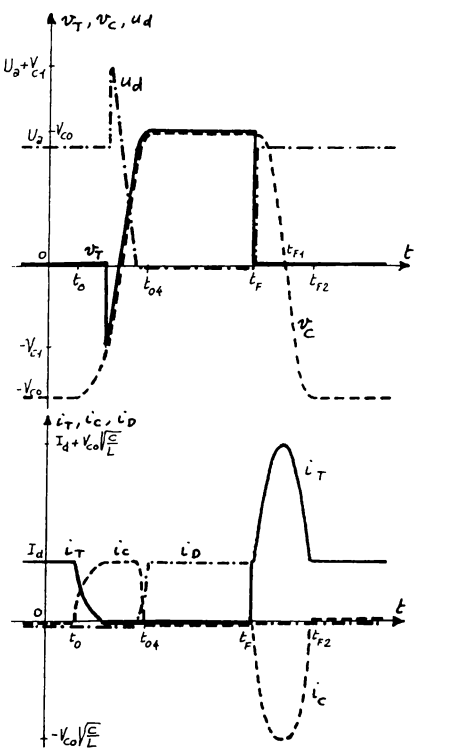


Figure B.III.45

Lors de l'inversion de $v_c\ (t)$ (dans une maille L-C) l'intensité $i_c\ (t)$ passera, en valeur absolue, par un maximum : $I_{cM} = V_{co}\sqrt{\frac{C}{L}} = I_o + U_a\sqrt{\frac{C}{L}}$.

Le rapport k introduit plus haut, et qui doit être supérieur à l'unité pour que la décharge de C prive T_p de courant direct représente donc :

$$k = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}} = \frac{I_{cM}}{I_o}$$

En conclusion :

– la durée totale des phénomènes transitoires liés au blocage de T_p s'exprime :

$$t_{04} - t_0 = \frac{C}{I_o}(U_a + V_{c_1}) + \sqrt{LC}\left(\frac{\pi}{2} + \arcsin\left(\sqrt{\frac{L}{C}}\cdot\frac{I_o}{V_{co}}\right)\right)$$

– mais T_p n'est privé de courant direct et placé sous tension inverse que pendant :

$$t_{02} - t_{01} = \frac{C}{I_o}\cdot V_{c_1} = \sqrt{LC\,(k^2-1)}$$

Pour que T_p reste bloqué après la date t_{02}, sous tension directe, il faut donc que :

$$t_{02} - t_{01} > t_q,$$

soit : $$\sqrt{LC} > \frac{t_q}{\sqrt{k^2-1}}$$

ou encore en introduisant :

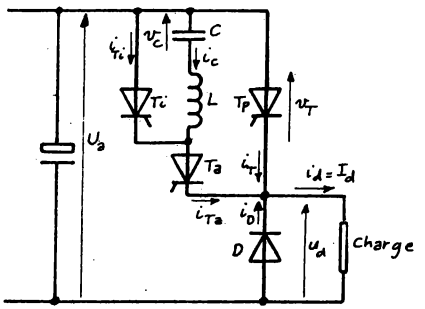
$$C_o = \frac{I_o\, t_q}{V_{co}} \quad \text{et} \quad k = \frac{I_{cM}}{I_o} = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$$

$$C > \frac{k}{\sqrt{k^2-1}}\cdot C_o > C_o$$

Toutes choses égales par ailleurs (I_o, V_{co}, t_q) ce procédé de blocage nécessite un condensateur de capacité supérieure à celle, C_o, indispensable dans le cas du blocage en tension de base (figure **B.III.33**) et, pour réduire C il faut augmenter k, c'est-à-dire l'intensité maximale du courant dans C, L et les autres éléments du circuit d'inversion de $v_c\ (t)$;

– l'inductance L se calcule, après avoir choisi k et C, par :

$$L = \frac{C}{I_{cM}^2}\cdot V_{co}^2 = C\cdot\left(\frac{V_{co}}{k\,I_o}\right)^2$$



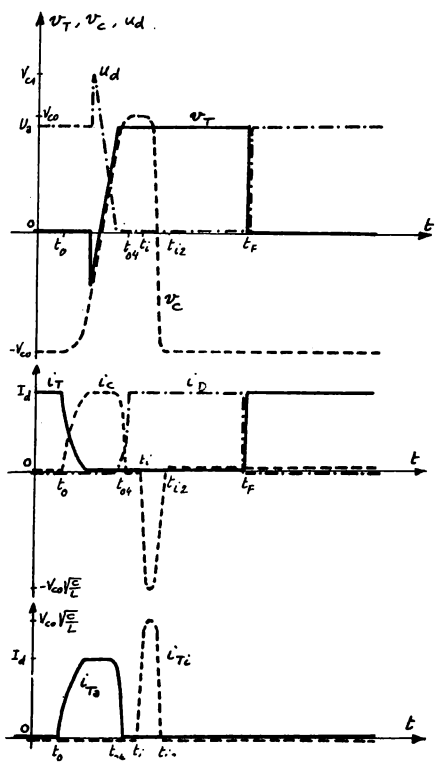


Figure B.III.46

β. Exemples d'applications.

● La figure **B.III.45** donne le schéma du hacheur de Wagner qui utilise ce mode de blocage.

La fermeture de T_p, à la date t_F, ferme la maille C-L-D_a-T_p dans laquelle $v_c(t)$ s'inverse en une demi-période : $t_{F_2} - t_F = \pi\sqrt{LC}$ suivant :

$$v_c(t) = V_{co}\cos(\omega(t - t_F)),$$

$$i_c(t) = -V_{co}\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_F))$$

Les chronogrammes des principales grandeurs électriques (v_T, v_c, u_d, i_T, i_c et i_D) permettent d'évaluer les contraintes imposées aux composants ou les limites d'utilisation du hacheur :

– la charge doit supporter une tension de valeur maximale :

$$U_{dM} = u_d(t_{01}) = U_a + V_{c_1} = U_a + V_{co}\sqrt{1 - k^2}$$

où : $V_{co} = U_a + I_{dM}\sqrt{\frac{L}{C}}$;

d'où : $U_{dM} = U_a\left(1 + \sqrt{1 + 2\frac{I_{dM}}{U_a}\sqrt{\frac{L}{C}}}\right) > 2\,U_a$;

– la diode de roue-libre D doit supporter une tension inverse maximale : $V_{FRM} = U_{dM}$;

– le thyristor principal doit pouvoir conduire un courant direct d'intensité maximale :

$$I_{TM} = i_T(t_{F_1}) = I_{dM} + V_{co}\sqrt{\frac{C}{L}}$$

Il doit bloquer en direct :

$$V_{TM} = V_{co} = U_a + I_{dM}\sqrt{\frac{L}{C}}$$

et en inverse : $V_{TRM} = V_{c_1}$;

– la durée minimale d'ouverture du hacheur doit être supérieure à :

$$t_{04} - t_0 = \frac{C}{I_{dM}}\left(U_a + V_{c_1}\right) + \sqrt{LC}\left(\frac{\pi}{2} + \arcsin\left(\frac{I_{dM}}{V_{co}}\sqrt{\frac{L}{C}}\right)\right)$$

– la durée minimale de fermeture du hacheur doit être supérieure à $t_{F_2} - t_F = \pi\sqrt{LC}$;

– le condensateur C doit être chargé préalablement à la première fermeture de T_p ;

– la diode D_s interdit la décharge de C entre les dates t_{04} et t_F ; en effet, lors d'un fonctionnement en régime de conduction interrompue dans une charge de f.e.m. E (exemple : démarrage à vide

d'un moteur à excitation séparée, de faible inertie), C pourrait se décharger dans la source par la maille Source C-L-D_a- Charge, ce qui réduirait la valeur de V_{co} et le pouvoir de blocage du circuit.

● Le hacheur de la figure **B.III.46** est une amélioration du montage précédent. Les caractéristiques générales sont identiques mais l'inversion de v_c (t) est assurée par un troisième thyristor, Ti, ce qui a pour effet :

de limiter à I_{dM} l'intensité maximale du courant direct de T_p ;

– d'assurer l'inversion de v_c (t) avant la fermeture de T_p, éliminant ainsi l'obligation de laisser T_p conduire pendant au moins $\pi \sqrt{LC}$;

– de supprimer la diode D_a et donc la possibilité de décharge du condensateur (d'où aussi suppression de D_s).

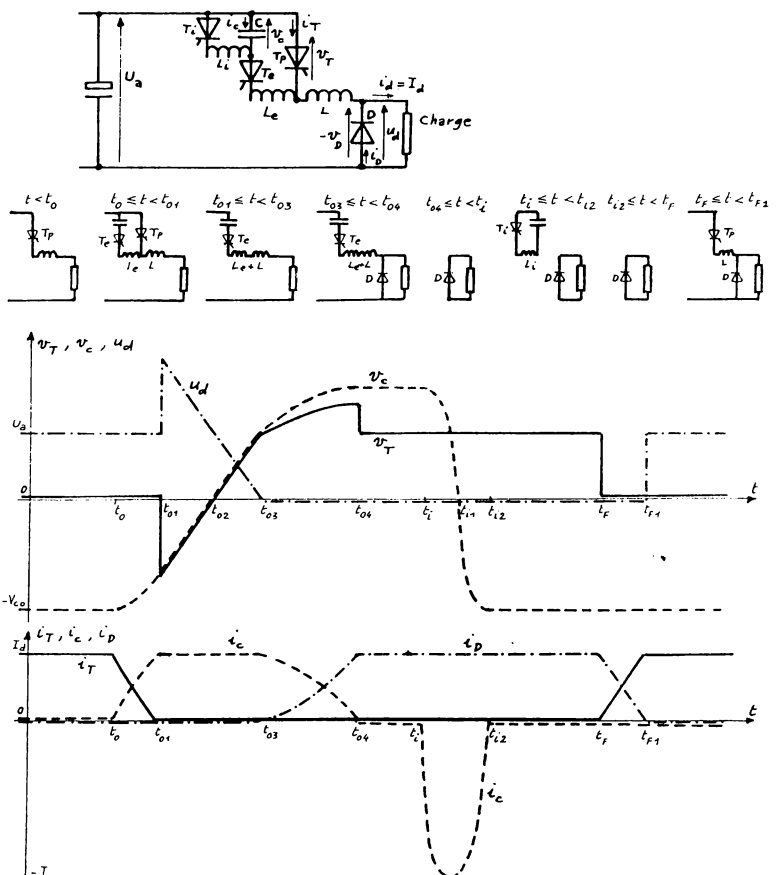


Figure B.III.47

• Le hacheur de la figure **B.III.46** est un montage dérivé du précédent ; on désire réduire la vitesse d'accroissement du courant direct de T_p, augmenter la tension de blocage V_{co} et diminuer la chute de tension $V_{co} - V_{c_1}$:

– le blocage de T_p par la mise en conduction de T_e s'effectue au moyen de la bobine d'inductance L_e ; d'où, entre les dates t_0 et t_{01} :

$$v_c(t) = -V_{co} \cdot \cos(\omega_e (t - t_0)) \quad \text{où :} \quad \omega_e = \frac{1}{\sqrt{L_e C}}$$

D'où aussi la tension inverse appliquée à T_p à la date t_{01} :

$$-v_T(t_{01}) = -v_c(t_{01}) = V_{c_1} = \sqrt{V_{co}^2 - \frac{L_e}{C} \cdot I_{dM}^2}$$

V_{c_1} est d'autant plus proche de V_{co} que L_e est plus petite (à condition que la chute de tension aux bornes de la résistance de la maille C-L_e-T_e-T_p soit négligeable devant celle due à L_e) ;

– la fin de la charge de C, entre les dates t_{03} et t_{04}, c'est-à-dire la commutation spontanée entre T_e et D, dépend des bobines d'inductances L_e et L montées en série ; d'où :

$$v_c(t) = U_a + I_{dM}\sqrt{\frac{L + L_e}{C}} \cdot \sin(\omega (t - t_{03})) \quad \text{où :} \quad \omega = \frac{1}{\sqrt{(L + L_e) C}}$$

D'où aussi la valeur maximale de la tension de charge de C :

$$V_{co} = v_c(t_{04}) = U_a + I_{dM}\sqrt{\frac{L + L_e}{C}} \quad \text{avec :} \quad t_{04} - t_{03} = \frac{\pi}{2}\sqrt{(L + L_e) C}$$

V_{co} augmente avec la valeur de L (mais $t_{04} - t_{03}$ augmente aussi) ;

– l'inversion de la charge de C est régie par la bobine d'inductance L_i :

$$v_c(t) = V_{co} \cdot \cos(\omega_i (t - t_i)) \quad \text{où :} \quad \omega_i = \frac{1}{\sqrt{L_i C}}$$

$v_c(t)$ vaut $-V_{co}$ à la date t_{i_2} telle que : $t_{i_2} - t_i = \pi\sqrt{L_i C}$;

– enfin, la vitesse d'établissement du courant direct de T_p, lors de la commutation entre T_p et D, est limitée par la bobine d'inductance L ; d'où, entre les dates t_F et t_{F_1} (si le hacheur fonctionne en régime de conduction ininterrompue dans la charge et si $i_d(t)$ vaut I_{dm} lors de la fermeture de T_p) :

$$i_T(t) = \frac{U_a}{L} \cdot (t - t_F) ; \quad i_D(t) = I_{dm} - \frac{U_a}{L} \cdot (t - t_F)$$

La durée de cette commutation s'exprime : $t_{F_1} - t_F = \dfrac{L I_{dm}}{U_a}$

• Le montage de la figure **B.III.48** est encore un dérivé du hacheur de Wagner mais l'ouverture de T_p est spontanément mise en œuvre après l'inversion de la charge du condensateur, ce qui lui permet de n'utiliser qu'un thyristor. On peut résumer ainsi l'analyse de son fonctionnement :

– avant la mise en conduction de T_p le condensateur C est chargé sous :

$$v_c = V_{co} \quad (\text{d'où : } v_{DS} = U_a - V_{co} < 0 \text{ si } V_{co} > U_a \text{ et } u_d \approx 0) ;$$

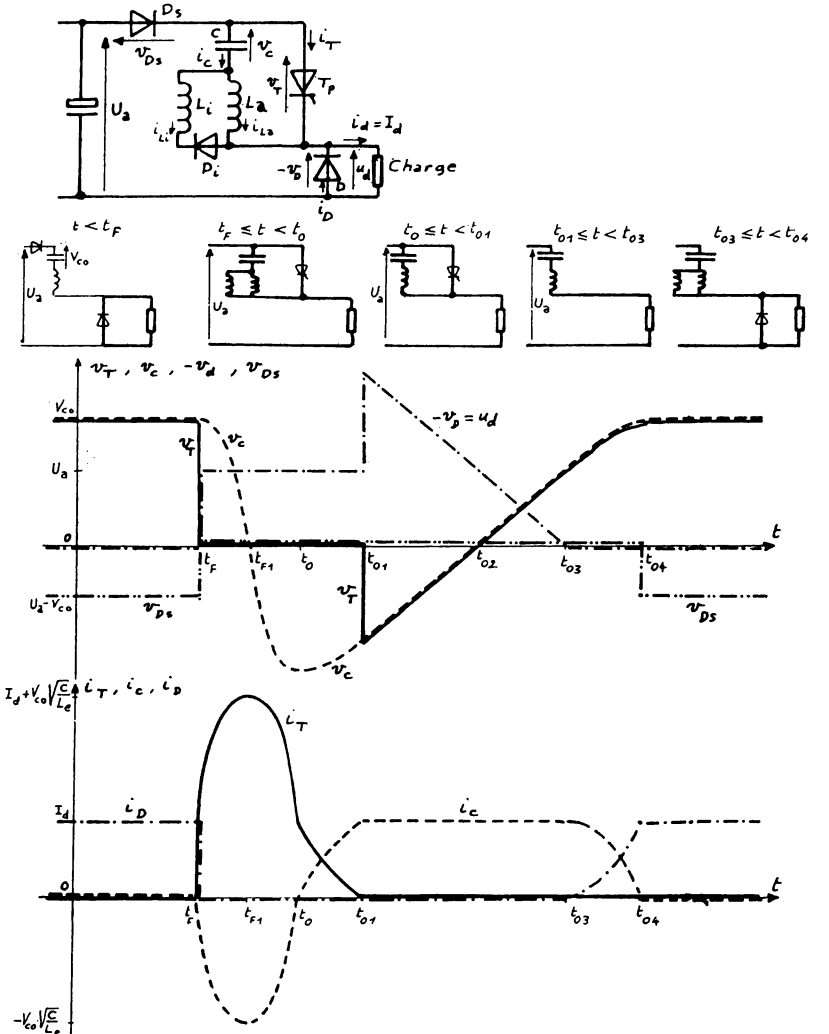


Figure B.III.48

– la fermeture de T_p, à la date t_F, provoque l'inversion de la charge de C dans la maille constituée par T_p, C et les bobines d'inductances L_i et L_a disposées en parallèle (inductance équivalente : $L_e = \dfrac{L_i L_a}{(L_i + L_a)}$); d'où : $v_c(t) = V_{co} \cdot \cos(\omega_e (t - t_F))$

$$i_c(t) = -V_{co}\sqrt{\frac{C}{L_e}} \cdot \sin(\omega_e (t - t_F)) \quad \text{où} : \omega_e = \frac{1}{\sqrt{L_e C}}$$

et : $i_T(t) = I_d - I_c(t) = I_d + V_{co}\sqrt{\frac{C}{L_e}} \cdot \sin(\omega_e (t - t_F))$

– à la date $t_0 = t_F + \pi\sqrt{L_e C}$ on a $v_c(t_0) = -V_{co}$ et $i_c(t_0) = 0$; le condensateur C se décharge alors dans la maille C-T_p-L_a (car la diode D_i interdit qu'une portion de $i_c(t)$, positive, circule dans L_i) ; d'où, comme dans le montage de principe :

$$i_c(t) = V_{co}\sqrt{\frac{C}{L_a}} \cdot \sin(\omega(t - t_0)) \quad \text{où} \quad \omega = \frac{1}{\sqrt{L_a C}} < \omega_e \quad \text{car} \quad L_a > L_e ;$$

et : $v_c(t) = -V_{co}\cos(\omega(t - t_0))$;

– le thyristor se bloque à la date t_{01} :

$$t_{01} = t_0 + \sqrt{L_a C} \cdot \arcsin\left(\frac{I_d}{V_{co}}\sqrt{\frac{L_a}{C}}\right)$$

à condition que : $k = \frac{V_{co}}{I_d}\sqrt{\frac{C}{L_a}}$ soit supérieur à l'unité ; T_p reste sous tension inverse pendant :

$$t_{02} - t_{01} = \frac{C}{I_d}\sqrt{V_{co}^2 - \frac{L_a}{C} \cdot I_d^2}$$

Le condensateur se charge à courant constant d'intensité I_d jusqu'à la date t_{03} où $v_c(t_{03}) = U_a$:

$$t_{03} - t_{01} = \frac{C}{I_d}(U_a - v_c(t_{01}))$$

– la diode de roue-libre D entre en conduction à la date t_{03} et le courant de la bobine L_a s'éteint ; d'où $L_a \cdot \frac{d}{dt}(i_{L_a}) < 0$, ce qui entraîne la conduction de la diode D_i (voir figure) ; les grandeurs $v_c(t)$, $i_c(t)$, $i_{L_a}(t)$ et $i_{L_i}(t)$ doivent satisfaire à :

$$i_c(t) = C \cdot \frac{dv_c}{dt} \quad \text{avec} \quad i_c(t) = i_{L_a}(t) + i_{L_i}(t) \quad \text{et} \quad L_a \cdot \frac{di_{L_a}}{dt} = L_i \cdot \frac{di_{L_i}}{dt}$$

D'où : $\frac{d^2 i_c}{dt^2} = -\frac{L_i + L_a}{L_i L_a C} \cdot i_c = -\omega_e^2 \cdot i_c$ si $\omega_e = \sqrt{\frac{L_i + L_a}{L_i L_a C}} = \frac{1}{\sqrt{L_e C}}$

Les solutions qui satisfont aux conditions de continuité à la date t_{03} : $v_c(t_{03}) = U_a$ (continuité de la tension aux bornes de C) $i_{L_a}(t_{03}) = I_d$, $i_{L_i}(t_{03}) = 0$ (continuité des courants dans les bobines L_a et L_i), d'où aussi $i_c(t_{03}) = I_d$, s'écrivent :

$$v_c(t) = U_a + I_d\sqrt{\frac{L_e}{C}} \cdot \sin(\omega_e (t - t_{03})), \quad i_c(t) = I_d \cdot \cos(\omega_e (t - t_{03}))$$

$$i_{L_a}(t) = \frac{I_d}{L_a + L_i}(L_a + L_i \cdot \cos(\omega_e (t - t_{03})))$$

$$i_{L_i}(t) = \frac{L_a I_d}{L_a + L_i}(\cos(\omega_e (t - t_{03})) - 1) < 0$$

– la diode D_s se bloque à la date $t_{04} = t_{03} + \frac{\pi}{2}\sqrt{L_e C}$ où l'intensité $i_c(t)$ devient nulle ; on a

alors : $v_c(t_{04}) = V_{co} = U_a + I_d\sqrt{\frac{L_e}{C}}$ qui sera, après l'inversion provoquée par la fermeture de T_p, la tension de blocage. Les courants dans L_a et L_i ne sont pas éteints :

$$i_{L_a}(t_{04}) = \frac{L_a}{L_a + L_i} \cdot I_d = -i_{L_i}(t_{04}).$$

L'énergie emmagasinée dans les bobines à la date t_{04} est dissipée par la suite dans les résistances de la maille $L_a - L_i$. Le condensateur reste chargé sous V_{co}, la diode de roue-libre assure la continuité du courant dans la charge et la diode D_s bloque $v_{D_s} = U_a - V_{co} - u_d < 0$.

REMARQUE 1. – La durée de conduction du hacheur :

$$t_{01} - t_F = \pi\sqrt{L_e C} + \sqrt{L_a C} \cdot \arcsin\left(\frac{I_d}{V_{co}}\sqrt{\frac{L_a}{C}}\right)$$

est fixée par les composants du montage et l'intensité du courant de charge ; on ne peut donc régler le rapport cyclique de ce convertisseur qu'en modifiant la fréquence de récurrence des impulsions de fermeture de T_p.

REMARQUE 2. – L'inductance L_a peut être réalisée au moyen d'une bobine à noyau saturable dont l'inductance diminue lorsque l'intensité du courant qui la traverse dépasse le seuil de saturation ; cette propriété augmentera les valeurs de :

$$V_{c_1} = -v_c(t_{01}) = \frac{C}{I_d}\sqrt{V_{co}^2 - \frac{L_a}{C} \cdot I_d^2} \quad \text{et} \quad k = \frac{V_{co}}{I_d}\sqrt{\frac{C}{L_a}}$$

ce qui améliore le pouvoir de blocage du dispositif.

• Le hacheur de Mac Murray (figure B.III.49) utilise, lui aussi, le procédé amélioré de blocage en tension décrit en B.III.3.b.

L'inversion de la charge du condensateur, indispensable pour préparer le blocage suivant de T_p, est obtenue par fermeture de T_i durant la phase d'ouverture du hacheur et de conduction de la diode de roue-libre D. Le thyristor T_i est bien alors amorçable puisque polarisé sous :

$$v_{T_i} = v_c - v_D \approx v_c = U_a + \sqrt{\frac{L}{C}} \cdot I_d > 0$$

Entre les dates t_i (fermeture de T_i) et t_{i_2} (blocage naturel de T_i par retour à zéro de $i_c(t)$) les grandeurs $v_c(t)$ et $i_c(t)$ évoluent suivant :

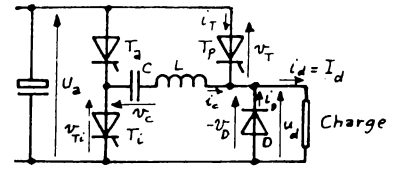
$$v_c(t) = V_{co} \cdot \cos(\omega(t - t_i)) \quad \text{où} \quad V_{co} = U_a + \sqrt{\frac{L}{C}} \cdot I_d \quad \text{et} \quad \omega = \frac{1}{\sqrt{LC}}$$

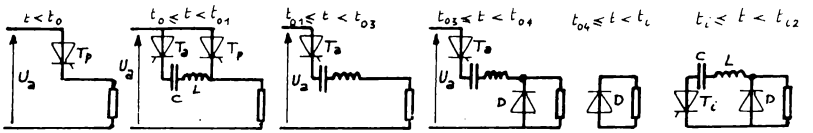
et : $$i_c(t) = -V_{co}\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_i))$$

Cette phase transitoire cesse à la date : $t_{i_2} = t_i + \pi\sqrt{LC}$ où : $i_c(t_{i_2}) = 0$ et $v_c(t_{i_2}) = -V_{co}$.

Pendant l'inversion de $v_c(t)$ on a : $u_d(t) = -v_D(t) \approx 0$ (car la diode D est passante) et :

$$i_D(t) = i_d - i_c = i_d(t) + V_{co}\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_i)).$$





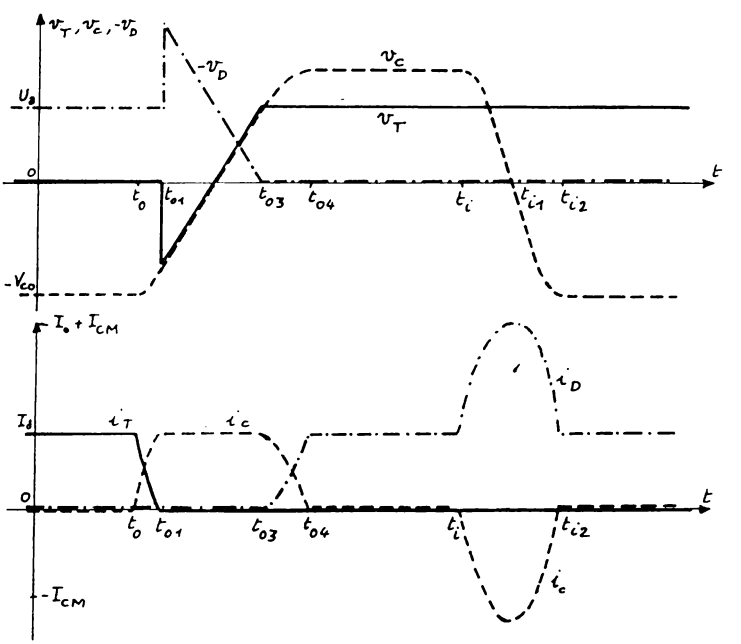


Figure B.III.49

c. Blocage en courant

α. *Principe.* Les dispositifs de blocage en tension imposent à la charge et à la diode de roue-libre une surtension importante. On élimine cette surtension en disposant une diode anti-parallèle D_p aux bornes du thyristor à bloquer. La figure **B.III.50**.a indique le circuit de principe du procédé de blocage en courant.

Le condensateur C étant initialement chargé sous : $v_c = -V_{co} < 0$ et T_p conduisant un courant d'intensité $i_T(t_0) = i_{ch}(t_0) = I_o$ la phase de blocage de T_p débute à la date t_0 à laquelle est enclenché le thyristor T_a (amorçable avant t_0 puisque : $v_{T_a} = v_T - v_c \approx V_{co} > 0$).

L'établissement de $i_c(t)$ ne pouvant être que continu (du fait de la bobine d'inductance L) T_p reste fermé tant que $i_c(t)$ est inférieure I_o (puisque alors $i_T = I_o - i_c > 0$) ; le montage se comporte comme celui de la figure **B.III.50**.b et les grandeurs $i_c(t)$ et $v_c(t)$ évoluent suivant :

$$v_c(t) = -V_{co} \cdot \cos(\omega(t - t_0)) \quad \text{où} \quad \omega = \frac{1}{\sqrt{LC}}$$

$$i_c(t) = C \cdot \frac{d}{dt}(v_c) = V_{co}\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_0))$$

D'où : $$i_T(t) = I_o - i_c(t) = I_o - V_{co}\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_0))$$

Si $I_{c_M} = V_{co}\sqrt{\frac{C}{L}}$ est supérieure à I_o, c'est-à-dire si $k = \frac{I_{c_M}}{I_o} = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$ est supérieur à l'unité, le courant direct de T_p, d'intensité $i_T(t)$, s'éteint à la date t_{01} telle que :

$$t_{01} - t_0 = \sqrt{LC} \cdot \arcsin\left(\frac{I_o}{V_{co}}\sqrt{\frac{L}{C}}\right) = \sqrt{LC} \cdot \arcsin\left(\frac{1}{k}\right)$$

Alors : $i_c(t_{01}) = I_o$.

Après t_{01} l'intensité $i_c(t)$ tend à devenir supérieure à $i_{ch} = I_o$: la diode D_p entre en conduction (cf. figure **B.III.50**.c). On a toujours : $-v_D = U_a + v_{D_p} \approx U_a > 0$.

La diode D reste donc bloquée ($i_D = 0$) et la maille définissant l'évolution de $i_c(t)$ et $v_c(t)$ n'a pratiquement pas changé ; d'où : $v_c(t) = -V_{co} \cdot \cos(\omega(t - t_0))$, $v_T(t) = -v_{D_p}(t)$

$$i_c(t) = V_{co}\sqrt{\frac{L}{C}} \cdot \sin(\omega(t - t_0)) = k\, I_o \sin(\omega(t - t_0)) = I_{c_M} \sin(\omega(t - t_0))$$

$$i_{D_p}(t) = i_c(t) - I_o = I_o(k \cdot \sin(\omega(t - t_0)) - 1)$$

Cette phase cesse à la date t_{02} où $i_{D_p}(t)$ redevient nulle, soit :

$$t_{02} = t_0 + \sqrt{LC}\left(\pi - \arcsin\left(\frac{1}{k}\right)\right)$$

Alors : $$v_c(t_{02}) = V_{c_2} = V_{co}\sqrt{1 - \left(\frac{1}{k}\right)^2} = V_{c_1} \quad (\text{si } V_{c_1} = -v_c(t_{01}))$$

L'évolution ultérieure de $i_c(t)$ tend à l'amener à des valeurs inférieures à I_o, ce qui bloque D_p puisque $i_{D_p} = i_c - I_o$. Si la durée $t_{02} - t_{01}$ est supérieure au t_q (temps de recouvrement) du thyristor T_p, ce dernier reste bloqué et deux cas de figure peuvent se présenter :

– premier cas : si $v_c(t_{02}) < U_a$ la diode D ne peut entrer en conduction (car $-v_D = U_a - v_c > 0$) et la charge impose un courant d'intensité constante I_o (on a supposé par hypothèse que i_{ch} ne varie pas durant la commutation) dans la maille U_a-C-L-T_a-Charge : le condensateur se charge à courant constant jusqu'à U_a et alors seulement la diode D entre en conduction ;

– second cas, plus fréquent en pratique : $v_c(t_{02}) > U_a$, la diode D entre en conduction et le montage se comporte comme celui de la figure **B.III.50**.d ; on a alors :

$$U_a = v_c + L \cdot \frac{d}{dt}(i_c) = v_c + CL \cdot \frac{d^2}{dt^2}(v_c)$$

avec : $-v_D(t) \approx 0$ et $v_T(t) \approx U_a$

Les solutions de l'équation différentielle qui satisfont aux conditions de continuité : $v_c(t_{02}) = V_{c_2}$ et $i_c(t_{02}) = I_o$ s'écrivent :

$$v_c(t) = U_a + \sqrt{(V_{c_2} - U_a)^2 + \frac{L}{C} \cdot I_o^2} \cdot \cos(\omega(t - t_{02}) - \varphi)$$

$$i_c(t) = -\sqrt{\frac{C}{L}(V_{c_2} - U_a)^2 + I_o^2} \cdot \sin(\omega(t - t_{02}) - \varphi)$$

où $\omega = \frac{1}{\sqrt{LC}}$ et $\tan\varphi = \sqrt{\frac{L}{C}} \cdot \frac{I_o}{V_{c_2} - U_a} > 0$ (si $V_{c_2} > U_a$)

La charge du condensateur cesse à la date t_{03} où $i_c(t)$ devient nulle :

$$t_{03} - t_{02} = \sqrt{LC} \cdot \arctan\left(\sqrt{\frac{L}{C}} \cdot \frac{I_o}{V_{c_2} - U_a}\right) = \sqrt{LC} \cdot \arctan\left(\frac{V_{co}}{k(V_{c_2} - U_a)}\right)$$

Alors : $v_c(t_{03}) = V_{c_3} = U_a + \sqrt{(V_{c_2} - U_a)^2 + \frac{L}{C} \cdot I_o^2} = U_a + \sqrt{(V_{c_2} - U_a)^2 + \left(\frac{V_{co}}{k}\right)^2}$

Le thyristor T_a s'éteint à la date t_{03} et, au-delà, la diode D conduit la totalité du courant de charge ;

– dans le cas intermédiaire où $v_c(t_{02}) = U_a$ les relations précédentes sont encore utilisables, à la limite, en remplaçant V_{c_2} par U_a et φ par $\frac{\pi}{2}$. Lorsque V_{c_2} est inférieure à U_a (premier cas envisagé) la charge à courant constant d'intensité I_o qui suit l'instant t_{02} amène, à une date t'_{02} ultérieure à : $v_c(t'_{02}) = U_a$, $i_c(t'_{02}) = I_o$; on se trouve dans les conditions initiales du cas intermédiaire où $V_{c_2} = U_a$.

Quel que soit le type d'évolution de $v_c(t)$ le thyristor à bloquer, T_p, est resté privé de courant et sous tension inverse entre les dates t_{01} et t_{02}, soit durant :

$$t_{02} - t_{01} = \sqrt{LC}\left(\pi - 2 \cdot \arcsin\left(\frac{1}{k}\right)\right) = 2\sqrt{LC}\left(\frac{\pi}{2} - \arcsin\left(\frac{1}{k}\right)\right) = 2\sqrt{LC} \cdot \arccos\left(\frac{1}{k}\right)$$

Pour que T_p puisse supporter sans s'amorcer une tension directe ($v_T \approx U_a$) après la date t_{02} il faut que : $t_{02} - t_{01} > t_q$ soit : $\sqrt{LC} > \frac{t_q}{2 \arccos\left(\frac{1}{k}\right)}$ ou encore, en introduisant les grandeurs : $C_o = \frac{I_o t_q}{V_{co}}$ et $k = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$: $C > \frac{k}{2 \arccos\left(\frac{1}{k}\right)} \cdot C_o$

où C_o est la capacité du condensateur assurant le blocage en tension du thyristor dans les mêmes conditions (V_{co}, I_o et t_q).

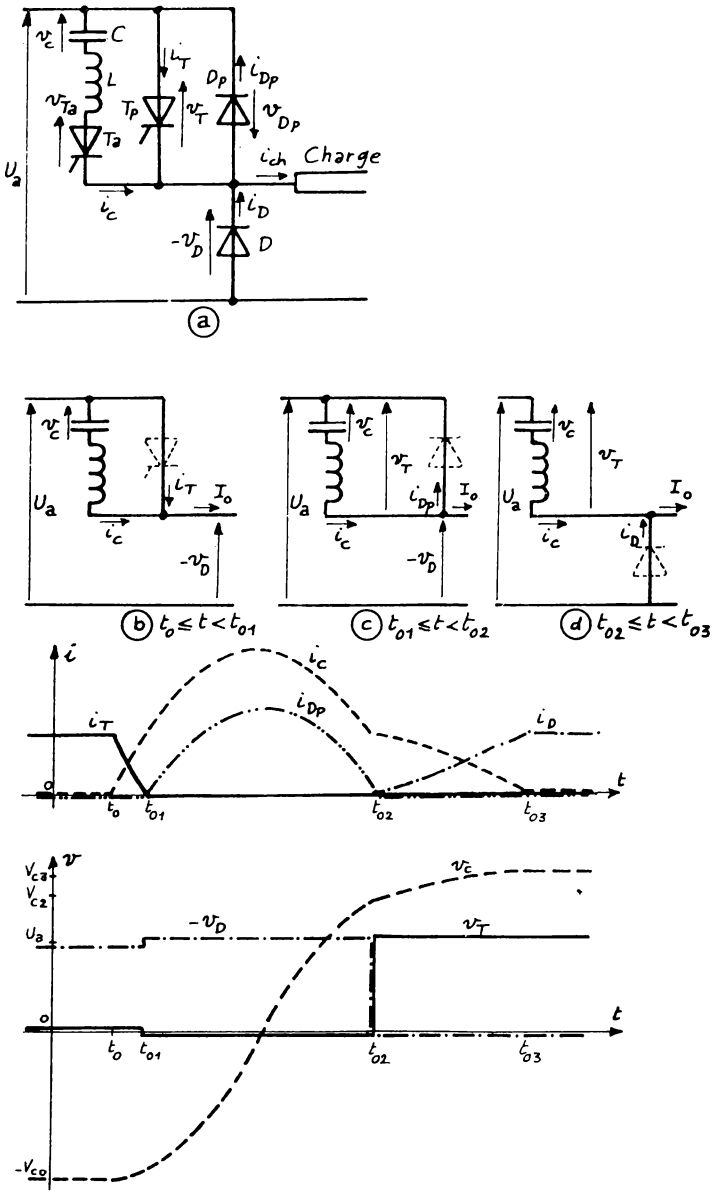


Figure B.III.50

La détermination des éléments du circuit de blocage s'effectue donc ainsi :

on choisit une valeur de k supérieure à l'unité (pour que $i_c(t)$ s'annule) mais pas trop grande (pour que C, L et T_a puissent accepter sans surdimensionnement excessif un courant d'intensité maximale $I_{c_M} = k \cdot I_o$) ;

— on en déduit la capacité du condensateur de commutation :

$$C > \frac{k}{2 \arccos\left(\frac{1}{k}\right)} \cdot \frac{I_o t_q}{V_{co}}$$

— on détermine l'inductance L de la bobine :

$$L = \frac{C \cdot V_{co}^2}{(k\, I_o)^2}$$

Ces calculs font intervenir la valeur V_{co} de la tension initiale de charge du condensateur. Mais l'analyse simplifiée du principe de ce procédé de blocage en courant ne permet pas de prévoir la valeur de V_{co} lors d'un fonctionnement en régime permanent établi ; en effet, c'est la tension finale V_{c_3} qui servira au blocage suivant, que le montage fasse partie d'un demi-pont (figure **B.III.51**.a, la charge finale obtenue lors du blocage de T_p est la charge initiale pour le blocage de T'_p) ou bien que la charge de C soit inversée par un circuit annexe (le thyristor T_i dans le cas de la figure **B.III.51**.b) avant l'ouverture suivante de T_p.

Or, si on note :

$$Y_3 = \frac{V_{c_3}}{U_a} \quad \text{et} \quad Y_0 = \frac{V_{co}}{U_a}$$

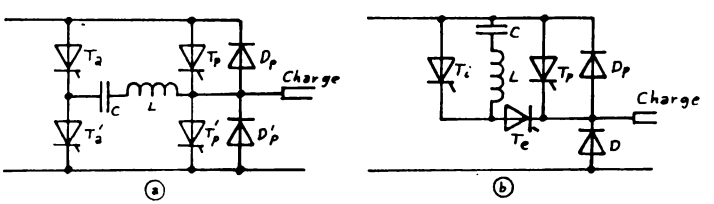


Figure B.III.51

on voit que :

$$Y_3 = \frac{V_{c_3}}{U_a} = 1 + \sqrt{\left(\frac{V_{c_2}}{U_a} - 1\right)^2 + \left(\frac{V_{co}}{k\, U_a}\right)^2} \quad \text{avec} \quad \frac{V_{c_2}}{U_a} = \frac{V_{co}}{U_a}\sqrt{1 - \frac{1}{k^2}} = Y_0 \sqrt{1 - \frac{1}{k^2}}$$

D'où : $$Y_3 = 1 + \sqrt{(Y_0 - 1)^2 + 2\, Y_0 \left(1 - \sqrt{1 - \frac{1}{k^2}}\right)} > 1 + \sqrt{(Y_0 - 1)^2} = Y_0$$

La charge du condensateur C semble donc augmenter à chaque commutation. Ce résultat est dû au fait que l'on a négligé la dissipation d'énergie due aux éléments du circuit. Une analyse plus fine devra tenir compte de la résistance des mailles du condensateur (c'est-à-dire essentiellement de la résistance de la bobine d'inductance L) et éventuellement des chutes de tension directe aux bornes des composants conducteurs.

On peut résumer ainsi une telle étude :

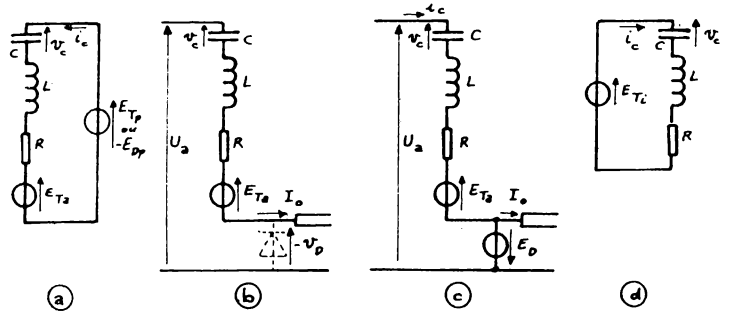


Figure B.III.52

– de t_0 à t_{02} la maille où circule de courant d'intensité $i_c\,(t)$ est représentée par le schéma équivalent de la figure **B.III.52**.a (où E_{T_a}, E_{T_p} et E_{D_p} sont les chutes de tension directe aux bornes de T_a, T_p et D_p lors de leur fonctionnement en conduction). Les grandeurs $v_c\,(t)$ et $i_c\,(t)$ sont donc les solutions de :

$$v_c + RC \cdot \frac{dv_c}{dt} + LC \cdot \frac{d^2 v_c}{dt^2} = -E \quad \text{et} \quad i_c = C \cdot \frac{dv_c}{dt}$$

(où $E = E_{T_a} - E_{T_p}$ quand T_p conduit, $E = E_{T_a} + E_{D_p}$ quand D_p conduit) qui satisfont aux conditions initiales :

$$v_c\,(t_0) = -V_{co} \quad \text{et} \quad i_c\,(t_0) = 0$$

On montre aisément que ces solutions s'expriment $\left(\text{si } R < R_{cr} = 2\sqrt{\frac{L}{C}}\right)$:

$$v_c\,(t) = -E - (V_{co} - E)\sqrt{1 + \left(\frac{1}{2Q}\right)^2} \cdot \cos\left(\omega\,(t - t_0) - \psi\right) \cdot \exp\left(-\frac{(t - t_0)}{\tau}\right)$$

$$i_c\,(t) = (V_{co} - E)\sqrt{\frac{C}{L}} \cdot \sqrt{1 + \left(\frac{1}{2Q}\right)^2} \cdot \sin\left(\omega\,(t - t_0)\right) \cdot \exp\left(-\frac{(t - t_0)}{\tau}\right)$$

où : $\omega = \frac{1}{\sqrt{LC}}\sqrt{1 - \frac{R^2 C}{4L}}$, $\tau = \frac{2L}{R}$, $Q = \frac{L\omega}{R}$, $\psi = \arctan\left(\frac{1}{2Q}\right)$.

La date t_{02} à laquelle cesse cette phase du blocage est telle que : $i_c\,(t_{02}) = I_o$; la durée $t_{02} - t_0 = x$ doit donc satisfaire à :

$$\sin(\omega x) \cdot \exp\left(-\frac{x}{\tau}\right) = \sqrt{\frac{L}{C}} \cdot \frac{I_o}{V_{co} - E} \cdot \frac{1}{\sqrt{1 + \left(\frac{1}{2Q}\right)^2}}$$

On peut donc prévoir (cf. figure **B.III.50**) que la durée $t_{02} - t_0$ est voisine de $\frac{T}{2}$ $\left(\text{où } T = \frac{2\pi}{\omega}\right)$; on cherche donc la solution x voisine de $\frac{\pi}{\omega}$ en résolvant par itération :

$$x = \frac{1}{\omega}\left(\pi - \arcsin\left(\sqrt{\frac{L}{C}} \cdot \frac{I_o}{V_{co} - E} \cdot \frac{1}{\sqrt{1 + \left(\frac{1}{2Q}\right)^2}} \cdot \exp\left(\frac{x}{\tau}\right)\right)\right)$$

en prenant $\frac{\pi}{\omega}$ pour valeur de départ de x .

On en déduit la valeur V_{c_2} de $v_c(t)$ à la date t_{02} :

$$V_{c_2} = v_c(t_{02}) = -E - (V_{co} - E)\sqrt{1 + \left(\frac{1}{2Q}\right)^2} \cdot \cos(\omega x - \psi) \cdot \exp\left(-\frac{x}{\tau}\right)$$

à la date t_{02} deux cas de figure peuvent se présenter :

- si $V_{c_2} < U_a$ (ou si $\frac{V_{c_2}}{U_a} = Y_2 < 1$) la diode D n'entre pas en conduction et le montage se comporte comme celui de la figure **B.III.52**.b ; le condensateur se charge à courant constant d'intensité $i_c(t) = I_o$ jusqu'à la date t'_{02} telle que : $v_c(t'_{02}) = V'_{c_2} = U_a - R \cdot I_o - E \approx U_a$; la diode D entre en conduction et le montage se comporte comme celui qui est analysé ci-après, avec comme conditions de continuité : $v_c(t'_{02}) = V'_{c_2} \approx U_a$ et $i_c(t'_{02}) = I_o$

- si $V_{c_2} > U_a$ $\left(\text{ou si } \frac{V_{c_2}}{U_a} = Y_2 > 1\right)$ la diode D entre en conduction dès le blocage de D_p et la maille de charge de C est donnée par la figure **B.III.52**.c. Les solutions de :

$$v_c + RC \cdot \frac{dv_c}{dt} + LC \cdot \frac{d^2 v_c}{dt^2} = U_a - E \quad (\text{où } E = E_{T_a} - E_D)$$

et $$i_c = C \cdot \frac{dv_c}{dt}$$

satisfaisant aux conditions initiales : $v_c(t_{02}) = V_{c_2}$, $i_c(t_{02}) = I_o$ s'expriment :

$$v_c(t) = U_a - E + A \cdot \cos(\omega(t - t_{02}) - \varphi) \cdot \exp\left(-\frac{(t - t_{02})}{\tau}\right)$$

$$i_c(t) = -A\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_{02}) - \varphi + \psi) \cdot \exp\left(-\frac{(t - t_{02})}{\tau}\right)$$

où : $$\omega = \frac{1}{\sqrt{LC}}\sqrt{1 - \frac{C}{4L} \cdot R^2},\ \tau = \frac{2L}{R},\ \psi = \arctan\left(\frac{1}{2Q}\right),\ \varphi = \arctan\left(\frac{1}{2Q} + \frac{I_o}{C\omega(V_{c_2} + E - U_a)}\right)$$

et : $$A = \sqrt{(V_{c_2} + E - U_a)^2 + \left(\frac{V_{c_2} + E - U_a}{2Q} + \frac{I_o}{C\omega}\right)^2}$$

La charge de C s'achève à la date t_{03} telle que $i_c(t_{03}) = 0$, soit, puisque φ est plus grand que ψ :

$$t_{03} = t_{02} + \frac{1}{\omega}(\varphi - \psi) ;$$

d'où : $$v_c(t_{03}) = V_{c_3} = U_a - E + A \cdot \cos(\psi) \cdot \exp\left(-\frac{(\varphi - \psi)}{\omega\tau}\right)$$

Nota. – Dans le cas précédemment analysé où Y_2 est inférieur à l'unité on détermine la valeur de V_{c_3} en mettant en œuvre la formule ci-dessus avec : $V_{c_2} + E - U_a = 0$ et $\varphi = \frac{\pi}{2}$.

Si le circuit doit assurer un blocage de thyristor à chaque demi-période de $v_c(t)$ (cas du demi-pont de la figure **B.III.51**.a) on doit trouver, au régime permanent établi : $V_{c_3} = V_{co}$.

Si le circuit de blocage ne travaille que pour un seul thyristor (cas de la figure **B.III.51**.b) une phase supplémentaire d'inversion de $v_c(t)$ est à prévoir : le circuit se comporte alors comme celui de la figure **B.III.52**.d et, si V_{c_3} est la valeur initiale de $v_c(t)$, on obtient, à l'extinction de $i_c(t)$:

$$v_c(t_{04}) = -V_{c_4} = -(V_{c_3} - E)\sqrt{1+\left(\frac{1}{2Q}\right)^2}\cdot\cos(\psi)\cdot\exp\left(-\frac{\pi}{2Q}\right) + E$$

Au régime permanent établi on doit alors avoir : $V_{c_4} = V_{co}$.

En conclusion, si on note :

$$X = \frac{t_{02}-t_0}{\tau} \qquad Y_0 = \frac{V_{co}}{U_a} \qquad Y_2 = \frac{V_{c_2}}{U_a} \qquad Y_3 = \frac{V_{c_3}}{U_a} \qquad Y_4 = \frac{V_{c_4}}{U_a}$$

$$\omega = \frac{1}{\sqrt{LC}}\cdot\sqrt{1-\frac{R^2C}{4L}} \qquad \tau = \frac{2L}{R} \qquad Q = \frac{L\omega}{R} \qquad k = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}} \approx \frac{I_{cM}}{I_o}$$

$$\psi = \arctan\left(\frac{1}{2Q}\right) \qquad \varphi = \arctan\left(\frac{1}{2Q} + \frac{Y_0}{k(Y_2-1)\cos(\psi)}\right)$$

les résultats obtenus précédemment s'expriment, si on peut négliger les chutes de tension directe aux bornes des composants devant les tensions U_a, V_{co}, V_{c_2}, V_{c_3} et V_{c_4} :

(1) X est la solution voisine de $\frac{\pi}{2Q}$ de : $X = \frac{1}{2Q}\left(\pi - \arcsin\left(\frac{\exp(X)}{k\sqrt{1+\left(\frac{1}{2Q}\right)^2}}\right)\right)$

(2) $$\frac{V_{c_2}}{U_a} = Y_2 = -Y_0\sqrt{1+\left(\frac{1}{2Q}\right)^2}\cdot\cos(2QX-\psi)\cdot\exp(-X)$$

(3) $$\frac{V_{c_3}}{U_a} = Y_3 = 1+\sqrt{(Y_2-1)^2+\left(\frac{Y_2-1}{2Q}+\frac{Y_0}{k\cos(\psi)}\right)^2}\cdot\cos(\psi)\cdot\exp\left(-\frac{\varphi-\psi}{2Q}\right)$$

(4) $$\frac{V_{c_4}}{U_a} = Y_4 = Y_3\sqrt{1+\left(\frac{1}{2Q}\right)^2}\cdot\cos(\psi)\cdot\exp\left(-\frac{\pi}{2Q}\right)$$

avec si : $Y_2 \leqslant 1$ la formule (3) s'applique avec $Y_2 = 1$ et $\varphi = \frac{\pi}{2}$.

On peut alors rechercher par itération (calcul bouclé) la valeur de V_{co} au régime permanent en écrivant que l'on doit alors avoir :

- soit : $Y_3 = Y_0$ (montage en demi-pont de la figure **B.III.51**.a) ;
- soit : $Y_4 = Y_0$ (montage de la figure **B.III.51**.b ou dispositif analogue).

Le tableau de valeurs présenté ci-après indique les valeurs de Y_0 et Y_2, dans les deux cas de figure possibles, pour quelques couples de valeurs des coefficients caractéristiques k et Q.

La figure **B.III.53** porte les courbes $\frac{V_{co}}{U_a} = f(k)$ pour diverses valeurs du facteur de qualité Q du circuit. La détermination des grandeurs caractéristiques des éléments du circuit de blocage s'effectue donc ainsi :

- on connaît la valeur maximale I_o de l'intensité du courant à commuter et la valeur de la tension d'alimentation U_a ;
- on choisit une valeur de k supérieure à l'unité mais telle qu'un courant d'intensité $k \cdot I_o$ soit acceptable par les composants C, L, T_a, D_p, T_i ;

Solutions de $Y_3 = Y_0$

k	Q	5	10	15	20	25
1,5	Y_2	0,917	1,73	2,40	3,05	3,67
	$Y_0 = Y_3$	2,36	3,10	3,89	4,69	5,49
2	Y_2	0,98	1,49	1,92	2,31	2,70
	$Y_0 = Y_3$	1,76	2,14	2,54	2,96	3,38
3	Y_2	0,92	1,20	1,41	1,61	1,79
	$Y_0 = Y_3$	1,40	1,52	1,69	1,86	2,04
4	Y_2	0,88	1,08	1,22	1,33	1,44
	$Y_0 = Y_3$	1,27	1,32	1,40	1,49	1,59
5	Y_2	0,85	1,02	1,12	1,20	1,27
	$Y_0 = Y_3$	1,21	1,23	1,27	1,33	1,39

Solutions de $Y_4 = Y_0$

k	Q	5	10	15	20	25
1,5	Y_2	0,49	1,01	1,39	1,73	2,06
	Y_3	1,72	2,12	2,49	2,88	3,28
	$Y_0 = Y_4$	1,26	1,81	2,25	2,67	3,08
2	Y_2	0,59	0,99	1,24	1,46	1,67
	Y_3	1,46	1,66	1,83	2,03	2,23
	$Y_0 = Y_4$	1,07	1,41	1,65	1,87	2,09
3	Y_2	0,61	0,92	1,06	1,18	1,29
	Y_3	1,27	1,36	1,41	1,48	1,56
	$Y_0 = Y_4$	0,93	1,16	1,27	1,37	1,46
4	Y_2	0,597	0,87	0,99	1,07	1,14
	Y_3	1,19	1,25	1,27	1,30	1,34
	$Y_0 = Y_4$	0,87	1,06	1,15	1,20	1,26
5	Y_2	0,588	0,84	0,95	1,02	1,07
	Y_3	1,14	1,19	1,21	1,22	1,24
	$Y_0 = Y_4$	0,836	1,02	1,09	1,13	1,16

– on choisit une valeur de V_{co} la plus grande possible (pour réduire celle de la capacité C) mais compatible avec les possibilités de blocage de T_a (et éventuellement T_i) ;

– on calcule la capacité C du condensateur de commutation :

$$C > \frac{k}{2 \arccos\left(\frac{1}{k}\right)} \left(\frac{I_o\, t_q}{V_{co}}\right)$$

– on détermine l'inductance L de la bobine : $L = C \cdot \left(\frac{V_{co}}{k\, I_o}\right)^2$

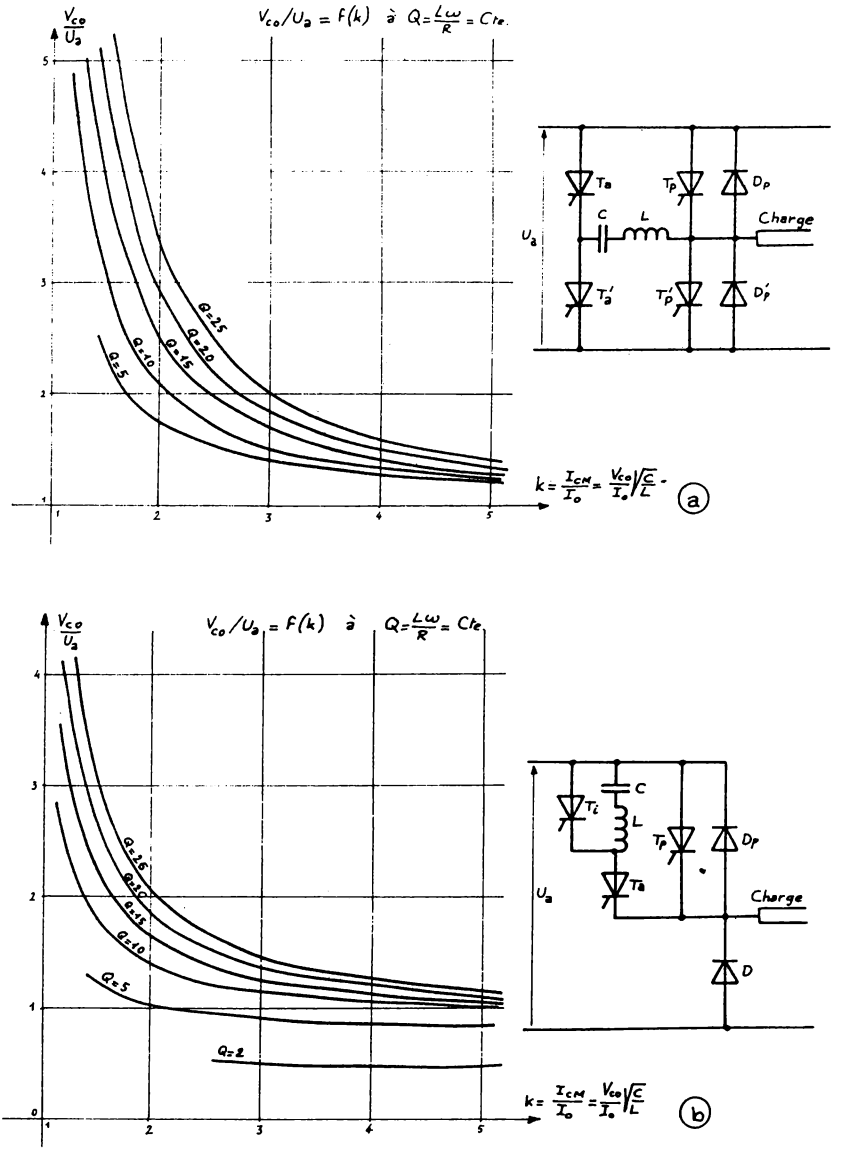


Figure B.III.53

– les abaques de la figure **B.III.53** donnent, pour les valeurs choisies de k et $\frac{V_{co}}{U_a}$, la valeur du coefficient Q qui permet ces performances ; on en déduit la valeur maximale de la résistance de la maille :

$$R \leqslant R_{max} = \sqrt{\frac{4\,L}{C\,(1+4\,Q^2)}}$$

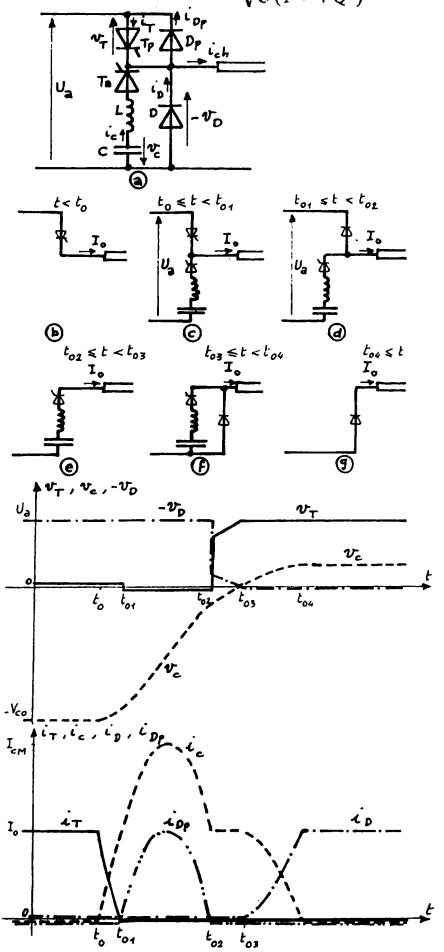


Figure B.III.54

La figure **B.III.54.a** indique un autre montage assurant le blocage en courant du thyristor T_p. Son fonctionnement se décrit ainsi :

– avant l'instant t_0 le thyristor T_p conduit (figure **B.III.54.b**) : $i_T = i_{ch}$, $v_T \approx 0$, d'où :

$$-v_D = U_a - v_T \approx U_a$$

le thyristor T_a est polarisé sous : $v_{T_a} = -v_c - U_a$; il est amorçable si $-v_c = V_{co} > U_a$;

– à la date t_0 on enclenche T_a et $i_c\,(t)$ s'établit continûment (bobine d'inductance L) suivant :

$$i_c\,(t) = (V_{co} - U_a)\sqrt{\frac{C}{L}} \cdot \sin\left(\omega\,(t - t_0)\right)$$

$$v_c\,(t) = -U_a - (V_{co} - U_a)\cos\left(\omega\,(t - t_0)\right)$$

où : $$\omega = \frac{1}{\sqrt{LC}}$$

qui sont les solutions de :

$$i_c = C \cdot \frac{dv_c}{dt}$$

et : $$v_c + L \cdot \frac{di_c}{dt} + U_a = 0$$

équations qui régissent l'évolution des grandeurs électriques de t_0 à t_{01} parce que T_p conduit (figure **B.III.54.c**) tant que $i_c\,(t)$ est inférieure à $i_{ch} = I_o$ et de t_{01} à t_{02} parce que D_p conduit (figure **B.III.54.d**) lorsque $i_c\,(t)$ est supérieure à I_o. Entre t_0 et t_{01} on a de plus :

$$i_T\,(t) = I_o - i_c\,(t)$$

$$i_T\,(t) = I_o - (V_{co} - U_a)\sqrt{\frac{C}{L}} \cdot \sin\left(\omega\,(t - t_0)\right)$$

Entre t_{01} et t_{02} on a :

$$i_T\,(t) = 0,$$

$$i_{D_p}\,(t) = i_c\,(t) - I_o = (V_{co} - U_a)\sqrt{\frac{C}{L}} \cdot \sin\left(\omega\,(t - t_0)\right) - I_o$$

Les dates t_{01} et t_{02} sont données par :

$$t_{01} - t_0 = \sqrt{LC} \cdot \arcsin\left(\frac{1}{k}\right), \qquad t_{02} - t_0 = \sqrt{LC}\left(\pi - \arcsin\left(\frac{1}{k}\right)\right)$$

où : $$k = \frac{V_{co} - U_a}{I_o}\sqrt{\frac{C}{L}} = \frac{I_{cM}}{I_o}$$

– à la date t_{02} où D_p se bloque la diode D n'entre pas en conduction si $v_c(t)$ est encore négative (cas de la figure **B.III.54** où $V_{co} = 2\,U_a$). Alors la charge impose un courant d'intensité $i_c(t) = i_{ch} = I_o$ (si on suppose $i_{ch} = \text{Cte}$), le montage est décrit par le schéma de la figure **B.III.54**.e et :

$$v_c(t) = v_c(t_{02}) + \frac{I_o}{C}(t - t_{02})$$

La tension $v_c(t)$ devient nulle à la date : $t_{03} = t_{02} - \dfrac{C \cdot v_c(t_{02})}{I_o}$

– après t_{03} la diode de roue-libre D entre en conduction (figure **B.III.54**.f) et $i_c(t)$ et $v_c(t)$ sont les solutions de :

$$i_c = C \cdot \frac{dv_c}{dt} \qquad \text{et} \qquad v_c + L \cdot \frac{di_c}{dt} = 0$$

qui satisfont, à t_{03}, à : $i_c(t_{03}) = I_o \qquad v_c(t_{03}) = 0$

D'où : $$i_c(t) = I_o \cdot \cos(\omega(t - t_{03}))$$

$$v_c(t) = I_o\sqrt{\frac{L}{C}} \cdot \sin(\omega(t - t_{03}))$$

L'extinction de $i_c(t)$ est obtenue à la date t_{04} :

$$t_{04} - t_{03} = \frac{\pi}{2}\sqrt{LC} \qquad \text{et} \qquad v_c(t_{04}) = I_o\sqrt{\frac{L}{C}}$$

En conclusion, le thyristor T_p reste privé de courant et sans tension directe entre les dates t_{01} et t_{02}, soit durant :

$$t_{02} - t_{01} = \sqrt{LC}\left(\pi - 2 \cdot \arcsin\left(\frac{1}{k}\right)\right) = 2\sqrt{LC} \cdot \arccos\left(\frac{1}{k}\right) \qquad \text{où} \qquad k = \frac{I_{cM}}{I_o}$$

Le composant reste sûrement bloqué après t_{02} si :

$$t_{02} - t_{01} = 2\sqrt{LC} \cdot \arccos\left(\frac{1}{k}\right) > t_q$$

En introduisant la valeur de la capacité de blocage en tension dans les mêmes conditions : $C_o = \dfrac{1}{V_{co}} \cdot I_o\, t_q$ et en remarquant que k s'exprime aussi : $k = \dfrac{V_{co} - U_a}{I_o}\sqrt{\dfrac{C}{L}}$ on montre qu'un blocage sûr n'est obtenu que si la capacité du condensateur de commutation satisfait à :

$$C > \frac{V_{co}}{V_{co} - U_a} \cdot \frac{k}{2 \cdot \arccos\left(\frac{1}{k}\right)} \cdot C_o$$

REMARQUE 1. – Comme dans le cas du blocage en tension, on note que la valeur minimale de la capacité de commutation dépend de la disposition du circuit de blocage : si la branche C-T_a est disposée aux bornes de la diode de roue-libre D le condensateur à utiliser doit présenter une capacité $\frac{V_{co}}{V_{co} - U_a}$ fois plus grande que celle du composant nécessaire si la branche C-T_a est directement connectée aux bornes de T_p.

REMARQUE 2. – La charge finale du condensateur est beaucoup trop dépendante du courant de charge pour être exploitable ; une phase spécifique de charge de C est à prévoir, dès lors, le problème de la valeur de V_{co} au régime permanent établi ne se pose plus sous la même forme que pour le circuit de blocage en courant.

β. Exemples d'applications

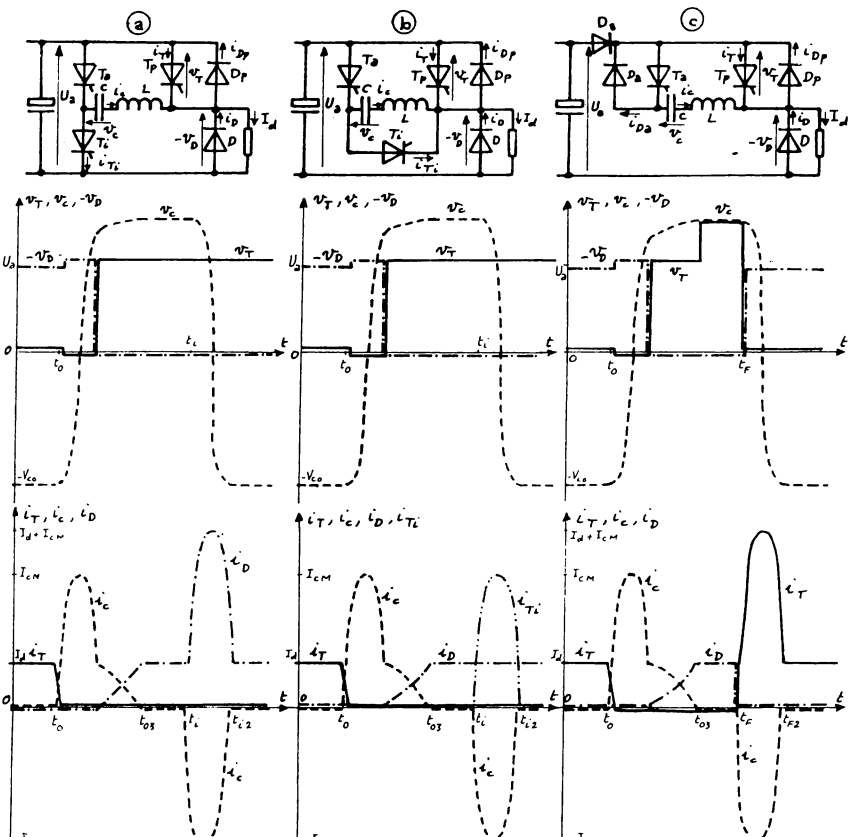


Figure B.III.55

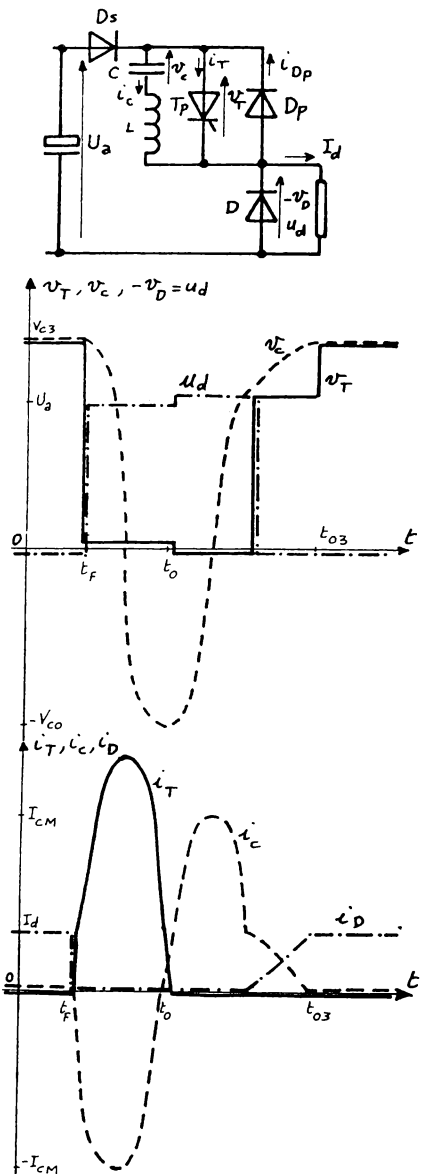


Figure B.III.56

• Les trois hacheurs dont la figure **B.III.55** présente les schémas de puissance utilisent le procédé de blocage en courant dont le principe a été analysé sur la figure **B.III.50**. Ils diffèrent seulement par le dispositif d'inversion de la tension $v_c\,(t)$ aux bornes du condensateur de commutation.

Le convertisseur de la figure **B.III.55**.a utilise un thyristor supplémentaire T_i dont l'enclenchement à la date t_i, postérieure à la fin t_{03} de l'ouverture de T_p mais située pendant la phase de roue-libre de la diode D, provoque l'inversion de $v_c\,(t)$ dans la maille L-C-T_i-D ; il convient donc que T_p ne soit pas fermé avant la date : $t_{i_2} = t_i + \pi\sqrt{LC}$; d'où la durée minimale de la commande de l'état ouvert du hacheur : $(t_F - t_0)_{min} = (t_{03} - t_0) + \pi\sqrt{LC}$.

Dans le cas du montage de la figure **B.III.55**.b le thyristor d'inversion T_i est disposé directement aux bornes de la branche L-C, ce qui représente une amélioration, par rapport au montage précédent, puisqu'on réduit l'échauffement de la diode de roue-libre D et que l'on peut commander l'inversion de $v_c\,(t)$ à n'importe quelle date postérieure à t_{03} (même si la phase de roue-libre est terminée et même, éventuellement, si le thyristor principal T_p est déjà conducteur) : on réduit donc la durée minimale du fonctionnement à l'état ouvert :

$$(t_F - t_0)_{min} = t_{03} - t_0 =$$

$$= \sqrt{LC}\left(\pi - \arcsin\left(\frac{1}{k}\right) + \arctan\left(\frac{V_{co}}{k\,(V_{C_2} - U_a)}\right)\right)$$

(si $V_{c_2} > U_a$).

Le hacheur de la figure **B.III.55**.c n'utilise qu'un thyristor auxiliaire de blocage. C'est la fermeture de T_p, à la date t_F, qui provoque l'inversion de $v_c\,(t)$ dans la maille L-C-D_a-T_p entre les dates t_F et t_{F_2}. On en déduit que :

– le composant T_p doit accepter un courant direct d'intensité maximale :

$$I_{TM} = I_{dm} + I_{c_M} = I_{dm} + k \cdot I_{d_M}$$

(où I_{dm} et I_{d_M} sont les valeurs minimale et maximale de $i_d\,(t)$) et doit supporter à l'état ouvert une tension directe :

$$V_{TM} = V_{c_3} = v_c\,(t_{03}) > V_{co}$$

– le hacheur doit être commandé pour rester ouvert pendant plus longtemps que $(t_{03} - t_0)$ et fermé pendant une durée supérieure à : $t_{F_2} - t_F = \pi\sqrt{LC}$;

– une diode série D_s doit interdire la décharge du condensateur C pendant la phase de fonctionnement à l'état ouvert du hacheur où : $v_c(t) = V_{c_3} > V_{co} > U_a$ (en général, voir les abaques de la figure **B.III.53**).

• Le hacheur de Morgan, dont la figure **B.III.56** indique le principe du schéma de puissance, est un dérivé des montages précédents qui n'utilise qu'un seul thyristor.

La fermeture de T_p, à la date t_F, ferme la branche C-L où $v_c(t)$ passe de $+V_{c_3}$ à $-V_{co}$ entre t_F et $t_F + \pi\sqrt{LC} = t_0$.

L'ouverture de T_p est spontanément mise en œuvre, à partir de la date t_0, et se déroule comme il l'a été établi dans le cas du circuit de principe, le changement de signe de $i_c(t)$ jouant ici le rôle de la fermeture de T_a.

REMARQUE 1. – La durée de conduction de T_p, de l'ordre de grandeur de :

$$\pi\sqrt{LC}\left(t_{01} - t_F = \pi\sqrt{LC} + \sqrt{LC}\cdot \arcsin\left(\frac{1}{k}\right)\right)$$

ne dépend que très peu de la charge du hacheur ; le réglage du rapport cyclique s'obtient donc en modifiant la fréquence des enclenchements de T_p, à condition que la période ne devienne pas inférieure à :

$$t_{03} - t_F = \sqrt{LC}\left(2\pi - \arcsin\left(\frac{1}{k}\right) + \arctan\left(\frac{V_{co}}{k\,(V_{c_2} - U_a)}\right)\right) \quad (\text{si } V_{c_2} > U_a)$$

REMARQUE 2. – La diode série D_s interdit la décharge de C pendant les phases d'ouverture du hacheur.

REMARQUE 3. – L'utilisation d'une bobine à noyau saturable pour réaliser L augmente l'intensité maximale $I_{c_M} = V_{co}\sqrt{\frac{C}{L}}$, en diminuant la valeur de L lorsque $i_c(t)$ dépasse l'intensité du courant de saturation, ce qui améliore le pouvoir de blocage du circuit L-C (l'augmentation de la valeur de L aux faibles intensités se traduit par une variation dans le même sens que Q et V_{co}, ce qui a aussi pour conséquence d'augmenter le pouvoir de blocage du circuit).

• L'onduleur autonome de Mac Murray utilise le blocage en courant. La figure **B.III.57** donne le schéma de puissance d'un montage monophasé en demi-pont ; on peut bien sûr réaliser un convertisseur monophasé en pont complet ou un onduleur triphasé de même principe.

La figure **B.III.57** indique aussi les signaux de commande des interrupteurs (intensités i_{G_p}, i'_{G_p}, i_{G_a} et i'_{G_a} des courants de gâchette des thyristors T_p, T'_p, T_a, T'_a), le diagramme de conduction des composants T_p, T'_p, T_a, T'_a, D_p et D'_p et les formes d'ondes de $v(t)$, $i(t)$, $v_T(t)$, $v_c(t)$, $i_T(t)$, $i_c(t)$ et $i'_{D_p}(t)$.

Le blocage de T_p, qui assure l'essentiel de l'alternance positive de $i(t)$ (dans nos conventions), est amorcé, à la date $\frac{T}{2}$, par l'enclenchement de T_a. A la fin du processus d'ouverture de T_p, processus conforme à l'évolution du circuit de principe (cf. figure **B.III.50**) du procédé de blocage en courant, c'est la diode D'_p qui conduit $i(t)$; la charge se trouve alors sous tension négative et $i(t)$ s'éteint naturellement puis change de signe ; T'_p n'entre en conduction que pour conduire l'alternance négative de $i(t)$.

On note que chaque ouverture d'un thyristor principal s'accompagne d'une inversion de $v_c(t)$ qui prépare le condensateur à bloquer l'autre thyristor du demi-pont. Les thyristors T_a et T'_a sont spontanément bloqués par l'extinction du courant dans les circuits oscillants qu'ils ferment.

On remarque surtout que la fermeture des thyristors principaux n'est pas fixée par la commande (en fait, cet onduleur doit utiliser des « thyristors duaux ») : ces interrupteurs doivent s'enclencher naturellement (spontanément) lors des changements de signe de $i(t)$. Les composants thyristors employés doivent donc recevoir un train ininterrompu d'impulsions commençant dès que $i(t) + i_{D_p}(t) - i'_{D_p}(t)$

est susceptible de changer de signe. Comme il convient de plus de n'enclencher T'_p qu'après l'ouverture de T_p (on risque sinon de provoquer dans T_p et T'_p en série un courant direct trop important pour que la charge de C assure son extinction) on voit sur la figure **B.III.57** que le train des créneaux de commande de T'_p doit débuter avec un retard d'environ :

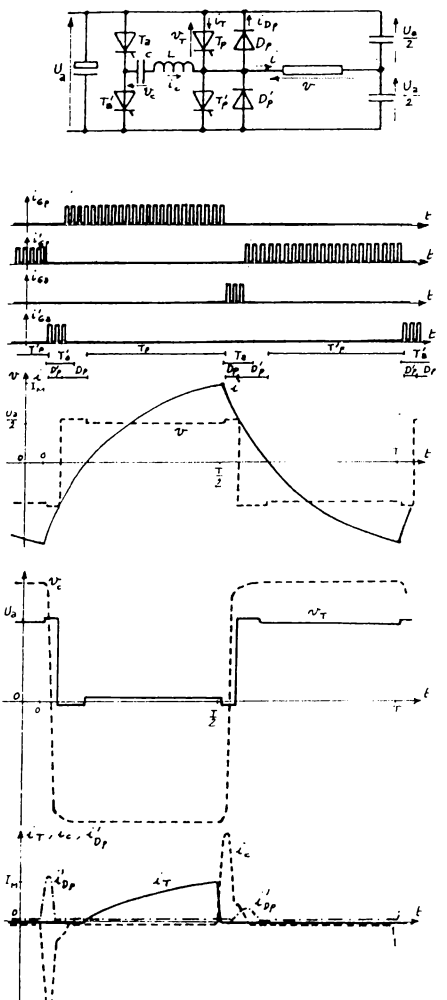


Figure B.III.57

$$t_{02} - t_0 = \sqrt{LC}\left(\pi - \arcsin\left(\frac{1}{k}\right)\right) \approx \pi\sqrt{LC}$$

par rapport à la date $\frac{T}{2}$ de mise en route du blocage de T_p (date de fermeture de T_a).

- Le hacheur de traction (ACEC) de la figure **B.III.58** utilise le procédé de blocage en courant analysé sur la figure **B.III.54**.

Le condensateur de commutation C, initialement déchargé, est placé dans des conditions permettant un blocage ultérieur de T_p par la fermeture de ce même composant T_p ; en effet, l'enclenchement du thyristor principal à la date t_F ferme la maille Source-T_p-D_a-L-C (figure **B.III.58**.c), ce qui implique que :

$$v_c + L \cdot \frac{di_L}{dt} + U_a = 0$$

avec : $$i_L = i_c = C \cdot \frac{dv_c}{dt}$$

D'où : $$LC \cdot \frac{d^2 v_c}{dt^2} + v_c + U_a = 0$$

avec, pour des raisons évidentes de continuité :

$$i_c(t_F) = i_L(t_F) = 0, \quad v_c(t_F) = 0$$

On montre que les solutions s'expriment :

$$v_c(t) = -U_a(1 - \cos(\omega(t - t_F)))$$

$$i_c(t) = -U_a\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_F))$$

$$i_T(t) = I_d + U_a\sqrt{\frac{C}{L}} \cdot \sin(\omega(t - t_F))$$

où : $$\omega = \frac{1}{\sqrt{LC}}$$

L'alternance négative de $i_c = i_L$, seule permise par D_a, cesse à la date t_{F_2} telle que :

$$t_{F_2} - t_F = \pi\sqrt{LC}$$

Alors : $v_c(t_{F_2}) = -2U_a = -V_{co}$. On en déduit que : $V_{co} = 2U_a$.

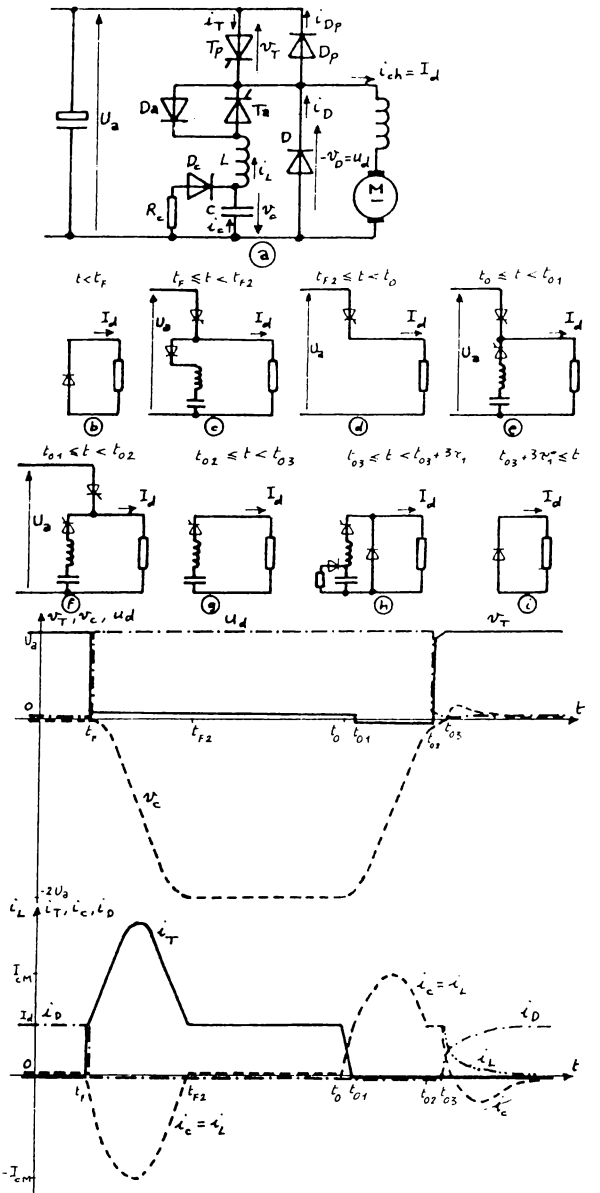


Figure B.III.58

Le blocage de T_p s'effectue comme dans le montage de principe (cf. figure **B.III.54**), ce qui est à nouveau analysé sur la figure **B.III.58** (cf. schémas équivalents des figures **B.III.58.e**, **B.III.58.f** et **B.III.58.g**). Le circuit R_c-D_c, disposé entre les bornes de C, est destiné à interdire une charge résiduelle du condensateur ; il n'a d'effet qu'au-delà de la date t_{03}, c'est-à-dire lorsque $v_c(t)$ devient positive. Le montage est alors équivalent au schéma simplifié de la figure **B.III.58.h** et les grandeurs électriques doivent satisfaire à :

$$v_c + L \cdot \frac{di_L}{dt} = 0$$

avec : $$i_L = i_c + \frac{v_c}{R_c}$$

et : $$i_c = C \cdot \frac{dv_c}{dt}$$

D'où : $$i_L = C \cdot \frac{dv_c}{dt} + \frac{v_c}{R_c} \quad \text{et} \quad LC \cdot \frac{d^2 v_c}{dt^2} + \frac{L}{R_c} \cdot \frac{dv_c}{dt} + v_c = 0$$

Les solutions satisfaisant aux conditions de continuité à la date t_{03} :

$$i_L(t_{03}) = I_d \qquad \text{et} \qquad v_c(t_{03}) = 0$$

s'expriment :

$$v_c(t) = \frac{R_c I_d}{2\sqrt{1 - \frac{C}{L}(2R_c)^2}} \exp\left(\left(-\frac{(t-t_{03})}{\tau_1}\right) - \exp\left(-\frac{(t-t_{03})}{\tau_2}\right)\right)$$

$$i_c(t) = C \cdot \frac{dv_c}{dt}$$

$$i_L(t) = \frac{I_d}{2} \exp\left(\left(-\frac{(t-t_{03})}{\tau_1}\right) + \exp\left(-\frac{(t-t_{03})}{\tau_2}\right)\right)$$

et donc :

$$i_D(t) = I_d - i_L(t) = I_d \left(1 - \frac{1}{2} \cdot \exp\left(-\frac{(t-t_{03})}{\tau_1}\right) - \frac{1}{2} \cdot \exp\left(-\frac{(t-t_{03})}{\tau_2}\right)\right)$$

où : $$\tau_1 = \frac{CR_c}{1 - \sqrt{1 - \frac{C}{L}(2R_c)^2}} > \tau_2 = \frac{CR_c}{1 + \sqrt{1 - \frac{C}{L}(2R_c)^2}}$$

et à condition que $R_c < \frac{1}{2}\sqrt{\frac{L}{C}}$ (pour avoir un régime apériodique).

Au régime permanent, quelques constantes de temps τ_1 (la plus grande) après t_{03}, on a pratiquement : $v_c(t) = 0$, $i_L(t) = 0$. L'état du montage est bien décrit par les mêmes valeurs qu'avant la date t_F de fermeture de T_p.

On note que ce montage nécessite :

– un thyristor principal (ou un bloc de thyristors principaux) acceptant un courant direct d'intensité maximale : $I_{TM} = I_d + I_{c_M} = I_d + U_a\sqrt{\frac{C}{L}}$ et supportant en direct, à l'état bloqué, une tension de valeur extrême : $V_{TM} = U_a$.

– des composants T_a et D_a supportant un courant direct d'intensité maximale :

$$I_{c_M} = U_a \sqrt{\frac{C}{L}} = k \cdot I_d$$

et une tension maximale (directe pour T_a, inverse pour D_a) égale à : $V_{co} - U_a = U_a$;

– une durée minimale de conduction de T_p égale à : $(t_0 - t_F)_{min} = t_{F_2} - t_F = \pi \sqrt{LC}$ pour que la charge maximale du condensateur soit assurée ;

une durée minimale de fonctionnement du hacheur à l'état ouvert supérieure à :

$$(t_{03} + 3\tau_1) - t_0 = \sqrt{LC}\left(\pi - \arcsin\left(\frac{1}{k}\right)\right) + \frac{CV_{c_2}}{I_d} + 3\tau_1$$

où : $$V_{c_2} = -v_c(t_{02}) = U_a\left(1 - \sqrt{1 - \left(\frac{1}{k}\right)^2}\right)$$

pour que C soit pratiquement totalement déchargé avant la fermeture de T_p ;

– des composants C, L et R_c choisis pour respecter les relations : $C > \dfrac{k}{\arccos\left(\dfrac{1}{k}\right)} \cdot \dfrac{I_{d_M} t_q}{2 U_a}$ (car $V_{co} = 2U_a$), où I_{d_M} est la valeur maximale commutable de $i_d(t)$ et où la valeur de $k = \dfrac{I_{c_M}}{I_{d_M}}$ est fixée par le choix des composants T_a et D_a ;

$$L = C\left(\frac{U_a}{k\, I_{d_M}}\right)^2 \quad \text{et} \quad R_c < \frac{1}{2}\sqrt{\frac{L}{C}}$$

d. Procédés mixtes (ou hybrides) de blocage

Une analyse comparative des performances des circuits de blocage permettra d'établir les avantages et les inconvénients de chaque procédé. Des circuits de blocage mixte (courant et tension) ont été élaborés pour tenter de combiner les avantages du blocage en tension (tension V_{co} réduite et constante) et ceux du blocage en courant (pouvoir et durée de blocage indépendants de l'intensité du courant à commuter, pas de surtensions aux bornes de la charge). Certains de ces circuits « ressemblent » au dispositif de principe représenté sur la figure **B.III.59** ; on analysera plus loin une autre famille de convertisseurs utilisant le blocage mixte Mac Murray.

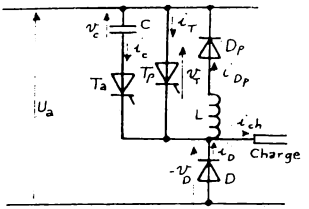
α. *Principe.* Le schéma de la figure **B.III.59** représente bien un montage mixte puisque la fermeture de T_a applique une tension inverse à T_p (comme dans un blocage en tension) et que la maille de retournement de la charge de C, maille C-T_a-L-D_p, est indépendante de la charge (comme dans un blocage en courant).

Le fonctionnement de ce dispositif se décrit ainsi :

– à la date t_0 où T_p conduit le courant d'intensité $i_T = i_{ch} = I_o$ et où le condensateur est chargé sous $v_c(t_0) = -V_{co} < 0$ on enclenche le thyristor T_a, ce qui place T_p sous la tension :

$$v_T(t_0 + \epsilon) = v_c(t_0 + \epsilon) = -V_{co} < 0 ;$$

T_p se bloque immédiatement, D reste ouverte ($-v_D = U_a - v_c = U_a + V_{co} > U_a > 0$) et donc : $i_c(t_0 + \epsilon) = i_{ch}(t_0 + \epsilon) + i_{D_p}(t_0 + \epsilon) = I_o$ car $i_{D_p}(t_0 + \epsilon) = i_{D_p}(t_0 - \epsilon) = 0$ (l'intensité du courant dans la bobine ne peut varier que continûment et D_p était bloquée durant la phase de conduction de T_p) ;



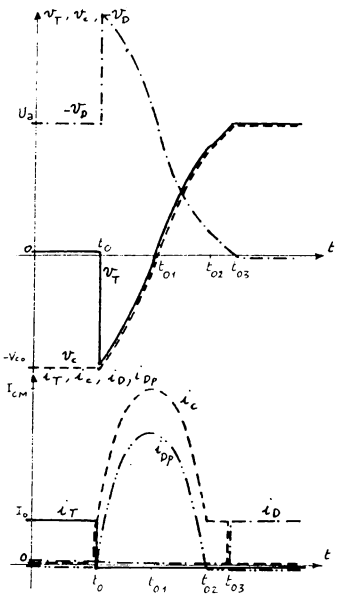


Figure B.III.59

après l'instant t_0 les expressions de $v_c\ (t)$ et $i_c\ (t)$ sont les solutions de :

$$C \cdot \frac{dv_c}{dt} = i_c = I_o + i_{D_p}$$

et :
$$v_c = -L \cdot \frac{di_{D_p}}{dt} = -L \cdot \frac{di_c}{dt} = -LC \cdot \frac{d^2 v_c}{dt^2}$$

qui prennent comme valeurs particulières, du fait des contraintes de continuité : $v_c\ (t_0) = -V_{co}$ et $i_c\ (t_0) = i_{ch}\ (t_0) + i_{D_p}\ (t_0) = I_o$. Elles s'écrivent :

$$v_c\ (t) = -V_{co} \sqrt{1 + \frac{L}{C}\left(\frac{I_o}{V_{co}}\right)^2} \cdot \cos\left(\omega\ (t - t_0) + \varphi\right)$$

et :

$$i_c\ (t) = V_{co} \sqrt{\frac{C}{L} + \left(\frac{I_o}{V_{co}}\right)^2} \cdot \sin\left(\omega\ (t - t_0) + \varphi\right)$$

où : $\omega = \dfrac{1}{\sqrt{LC}}$ et $\varphi = \arctan\left(\dfrac{I_o}{V_{co}}\sqrt{\dfrac{L}{C}}\right)$

Pendant cette phase de fonctionnement on a de plus : $i_T = 0$ et $i_{D_p}\ (t) = i_c\ (t) - I_o$;

– l'intensité i_{D_p} devient nulle lorsque $i_c\ (t) = I_o$, soit à la date t_{02} telle que :

$$t_{02} - t_0 = \sqrt{LC}\ (\pi - 2\varphi)$$

(à condition que $v_c\ (t_{02}) = V_{co} < U_a$, sinon D est entrée en conduction lorsque $v_c\ (t) = U_a$) ;

– si $v_c\ (t_{02}) = -v_c\ (t_0) = V_{co}$ est inférieure à U_a la diode D reste bloquée et le condensateur se charge à courant d'intensité constante $i_c\ (t) = I_o$ jusqu'à la date t_{03} où $v_c\ (t_{03}) = U_a$, soit pendant :

$$t_{03} - t_{02} = \frac{C\ (U_a - V_{co})}{I_o}$$

– le courant $i_c\ (t)$ s'éteint spontanément à la date t_{03} car la diode D entre en conduction et assure la permanence du courant dans la charge inductive.

En définitive, le thyristor à bloquer, T_p, est resté sous tension inverse pendant :

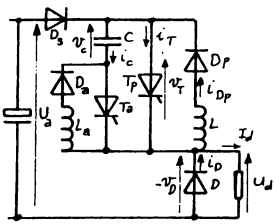
$$t_{01} - t_0 = \sqrt{LC}\left(\frac{\pi}{2} - \varphi\right)$$

Il restera bloqué si : $t_{01} - t_0 > t_q$ c'est-à-dire si :

$$\sqrt{LC}\left(\frac{\pi}{2} - \varphi\right) = \sqrt{LC}\left(\frac{\pi}{2} - \arctan\left(\frac{I_o}{V_{co}}\sqrt{\frac{L}{C}}\right)\right) = \sqrt{LC} \cdot \arctan\left(\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}\right) > t_q = \frac{V_{co}}{I_o} \cdot C_o$$

(si on introduit la valeur $C_o = \frac{I_o\, t_q}{V_{co}}$ de la capacité provoquant le blocage en tension dans les mêmes conditions de I_o, V_{co} et t_q) ; d'où la valeur minimale de la capacité de commutation :

$$C > \frac{\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}}{\arctan\left(\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}\right)}$$



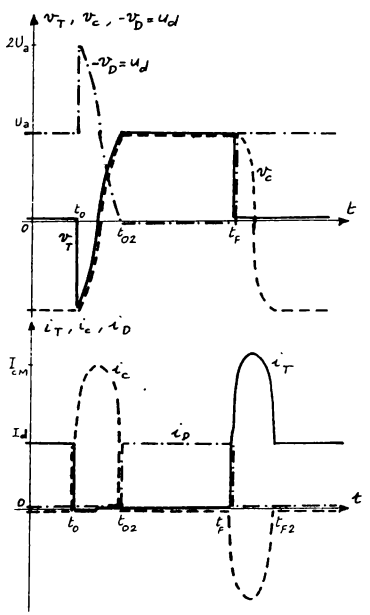


Figure B.III.60

Si on introduit de plus le coefficient :

$$k = \frac{I_{cM}}{I_o} = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}} + \left(\frac{I_o}{V_{co}}\right)^2$$

on voit que :

$$\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}} = \sqrt{k^2 - 1}$$

Donc, on doit choisir la capacité du condensateur C de telle sorte que :

$$C > \frac{\sqrt{k^2-1}}{\arctan\sqrt{k^2-1}} \cdot C_o > C_o$$

(car $\arctan\sqrt{k^2-1} < \sqrt{k^2-1}$, sauf pour $k = 0$, cas sans intérêt puisqu'il n'y a pas alors de blocage possible).

Ce procédé de blocage nécessite, toutes choses égales par ailleurs (I_o, V_{co} et t_q), un condensateur de capacité supérieure à celle qui permet le blocage en tension de référence. En contrepartie, la durée d'ouverture :

$$t_{03} - t_0 = \sqrt{LC}\left(\pi - 2\arctan\left(\frac{1}{\sqrt{k^2-1}}\right)\right) + \frac{C}{I_o}(U_a - V_{co}) \approx \pi\sqrt{LC}$$

est quasiment indépendante de I_o : elle est essentiellement fixée par les valeurs de l'inductance L et de la capacité C.

β. Exemples d'application

• Le hacheur de la figure **B.III.60** constitue une mise en œuvre immédiate du principe de base dans le cas où V_{co} est égale à U_a (puisque c'est la charge présentée par C en fin de blocage qui, après retournement, assure l'ouverture suivante). L'inver-

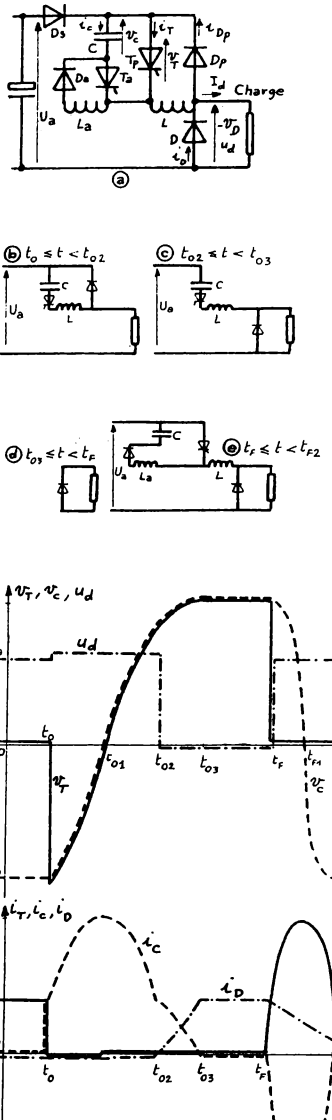


Figure B.III.61

sion de $v_c\,(t)$ est provoquée par la fermeture de T_p ; elle s'effectue dans la maille C-T_p-L_a-D_a et dure environ :

$$\pi\sqrt{L_a C} = t_{F_2} - t_F$$

Les éléments C et L sont choisis en fonction des contraintes :

$$C > \frac{\sqrt{k^2-1}\,C_o}{\arctan\sqrt{k^2-1}} \qquad \left(C_o = \frac{I_{d_M} t_q}{U_a}\right)$$

$$L = \frac{C}{k^2-1}\left(\frac{V_{co}}{I_{d_M}}\right)^2 \quad \text{où} \quad k = \frac{I_{c_M}}{I_{d_M}}$$

• Le hacheur de la figure **B.III.61** est une variante intéressante. Le déplacement de la bobine d'inductance L ne modifie pas la montée du courant d'intensité $i_c\,(t)$, donc n'influe pas sur la durée $(t_{01} - t_0)$ pendant laquelle T_p est sous tension inverse ; il présente deux avantages :

– réduction des vitesses d'établissement des courants dans T_p et D (comparer les chronogrammes des figures **B.III.60** et **B.III.61**) ;

– suppression de la surtension aux bornes de la charge (voir chronogramme de $u_d\,(t)$).

On peut résumer ainsi l'analyse du fonctionnement de ce convertisseur :

– le blocage de T_p est réalisé à la date t_0 par la fermeture de T_a alors que $v_c\,(t_0) = -V_{co} < 0$;

– de t_0 à t_{02} le courant d'intensité $i_c\,(t)$ de la branche C-T_a-L (fermée par D_p où circule $i_{D_p} = i_c - I_d$) évolue suivant :

$$i_c\,(t) = I_{c_M} \cdot \sin\left(\omega\,(t - t_0) + \varphi\right)$$

tandis que :

$$v_c(t) = -I_{c_M}\sqrt{\frac{L}{C}} \cdot \cos\left(\omega\,(t - t_0) + \varphi\right)$$

où : $$\omega = \frac{1}{\sqrt{LC}}, \quad I_{c_M} = V_{co}\sqrt{\frac{C}{L} + \left(\frac{I_d}{V_{co}}\right)^2}$$

et $$\varphi = \arctan\left(\frac{I_d}{V_{co}}\sqrt{\frac{L}{C}}\right) = \arctan\sqrt{k^2-1}$$

si $$k = \frac{I_{c_M}}{I_d}$$

– à la date t_{02} on a : $i_c\,(t_{02}) = I_d$

et $$v_c\,(t_{02}) \approx V_{co} > U_a$$

$(t_{02} = t_0 + \sqrt{LC}\,(\pi - 2\varphi))$.

La diode D entre en conduction, le montage est équivalent au schéma simplifié de la figure **B.III.61**.c et $i_c(t)$ s'éteint suivant :

$$i_c(t) = I'_{c_M} \cdot \cos(\omega(t - t_{02}) + \psi)$$

avec : $$v_c(t) = U_a + I'_{c_M}\sqrt{\frac{L}{C}} \cdot \sin(\omega(t - t_{02}) + \psi)$$

où : $$\omega = \frac{1}{\sqrt{LC}}, \qquad I'_{c_M} = \sqrt{\frac{C}{L}(V_{co} - U_a)^2 + I_d^2}$$

et : $$\psi = \arctan\sqrt{\left(\frac{I'_{c_M}}{I_d}\right)^2 - 1}$$

– l'intensité $i_c(t)$ est nulle à la date : $t_{03} = t_{02} + \sqrt{LC}\left(\frac{\pi}{2} - \psi\right)$ et on a alors :

$$v_c(t_{03}) = V_{c_3} = U_a + \sqrt{(V_{co} - U_a)^2 + \frac{L}{C} \cdot I_d^2} > V_{co}$$

– le retournement de la tension $v_c(t)$ est provoqué par la fermeture de T_p ; il s'effectue dans la maille C-T_p-L_a-T_a, dure environ $t_{F_2} - t_F = \pi\sqrt{L_a C}$ et amène $v_c(t)$ à la valeur $v_c(t_{F_2}) \approx -V_{c_3}$.

Comme lors de l'étude simplifiée du blocage en courant (négligeant la résistance de la bobine d'inductance L) on observe que V_{c_3} est supérieure à V_{co} ; pour évaluer V_{co} au régime permanent établi il convient donc, par une analyse plus fine introduisant le coefficient de qualité Q de la bobine, de construire les abaques $\frac{V_{co}}{U_a} = f(k)$ pour diverses valeurs de Q, courbes voisines de celles obtenues dans le cas d'un blocage en courant et représentées sur la figure **B.III.53**.b.

REMARQUE 1. – La valeur maximale de $v_c(t)$ étant supérieure à U_a, une diode dérie D_s est indispensable pour éviter une décharge de C réduisant le pouvoir de blocage du circuit.

REMARQUE 2. – Si les évolutions de v_c, i_c et u_d au cours du temps évoquent le blocage en courant, le chronogramme $v_T(t)$ est incontestablement celui d'une ouverture en tension.

REMARQUE 3. – Le choix des valeurs de C et L s'effectue toujours ainsi :

– le rapport $k = \frac{I_{c_M}}{I_{d_M}}$ est fonction du courant maximal I_{d_M} à commuter et de l'intensité maximale I_{c_M} acceptable par T_a ;

– on choisit V_{co} en fonction des possibilités extrêmes de blocage de T_p et T_a ;

– on calcule la valeur de C :

$$C > \frac{\sqrt{k^2 - 1}}{\arctan\sqrt{k^2 - 1}} \cdot C_o$$

– on en déduit la valeur de :

$$L = \frac{C}{k^2 - 1}\left(\frac{V_{co}}{I_{d_M}}\right)^2$$

– pour les valeurs choisies de k et V_{co}, les abaques donnent la valeur de Q, dont on déduit la résistance de la bobine.

• Le schéma de la figure **B.III.62** est celui d'un onduleur autonome monophasé en demi-pont (la commutation serait décrite par les mêmes formes d'ondes dans le cas d'un pont complet ou d'un convertisseur triphasé).

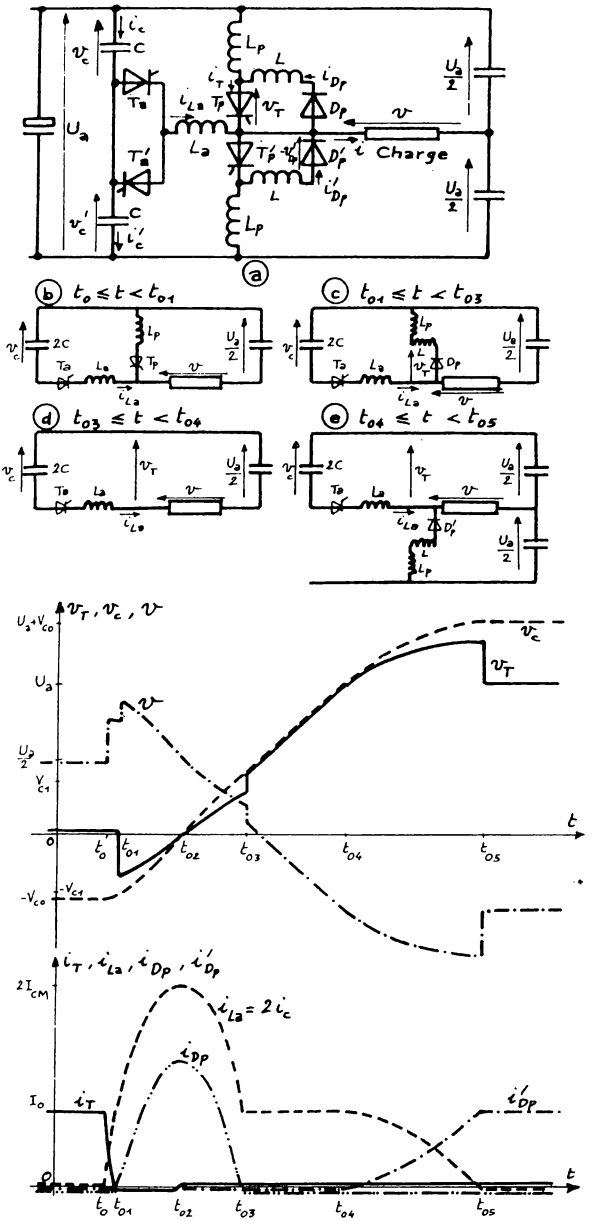


Figure B.III.62

La disposition des deux condensateurs de commutation, de capacité C, impose :

$$v_c + v'_c = U_a = Cte \qquad \text{et} \qquad i_{L_a} = i_c - i'_c$$

où : $$i_c = C \cdot \frac{dv_c}{dt} \qquad \text{et} \qquad i'_c = C \cdot \frac{dv'_c}{dt} = -C \cdot \frac{dv_c}{dt} = -i_c$$

D'où : $$i_{L_a} = 2 \cdot i_c = 2C\left(\frac{dv_c}{dt}\right)$$

Ces deux condensateurs se comportent donc comme un seul composant de capacité double et de tension $v_c(t)$ (si on le dispose dans la position supérieure, pour analyser le blocage de T_p) ; on simplifiera ainsi les schémas décrivant les étapes successives du fonctionnement de cet onduleur :

– le blocage de T_p, conduisant initialement $i_T(t_0) = i(t_0) = I_o$, est amorcé par la fermeture de T_a à la date t_0 où : $v_c(t_0) = -V_{co} < 0$; le demi-pont analysé se comporte alors comme le circuit du schéma **B.III.62**.b et les grandeurs $i_{L_a}(t)$ et $v_c(t)$ sont les solutions du système d'équations :

$$i_{L_a} = 2\,i_c = 2C\left(\frac{dv_c}{dt}\right) \qquad i_T = I_o - i_{L_a}$$

$$0 = v_c + L_a \cdot \frac{di_{L_a}}{dt} - L_p \cdot \frac{di_T}{dt} = v_c + 2C(L_a + L_p) \cdot \frac{d^2 v_c}{dt^2}$$

qui satisfont aux conditions de continuité : $v_c(t_0) = -V_{co}$, $i_{L_a}(t_0) = 0$. Ces solutions s'expriment :

$$v_c(t) = -V_{co} \cdot \cos(\omega_1 (t - t_0)) \qquad \text{où} \qquad \omega_1 = \frac{1}{\sqrt{2C(L_a + L_p)}}$$

et : $$i_{L_a}(t) = 2 \cdot i_c(t) = V_{co}\sqrt{\frac{2C}{L_a + L_p}} \cdot \sin(\omega_1 (t - t_0))$$

Pendant cette phase de la commutation on a de plus $v_T \approx 0$ (car T_p est encore conducteur) :

$$i_T(t) = I_o - i_{L_a}(t) = I_o - V_{co}\sqrt{\frac{2C}{L_a + L_p}} \cdot \sin(\omega_1 (t - t_0))$$

et $$v(t) = \frac{U_a}{2} - \frac{L_p}{L_a + L_p} \cdot v_c(t)$$ pour un onduleur en demi-pont car on a alors :

$$v_c(t) + (L_a + L_p)\frac{di_{L_a}}{dt} = 0 \qquad \text{et} \qquad v(t) = \frac{U_a}{2} - L_p \cdot \frac{di_T}{dt} = \frac{U_a}{2} + L_p \cdot \frac{di_{L_a}}{dt}$$

– cette phase du fonctionnement cesse à la date t_{01} telle que $i_T(t_{01}) = 0$:

$$t_{01} = t_0 + \sqrt{2C(L_a + L_p)} \cdot \arcsin\left(\frac{I_o}{V_{co}}\sqrt{\frac{L_a + L_p}{2C}}\right)$$

Alors : $$v_c(t_{01}) = -V_{c_1} = -V_{co}\sqrt{1 - \frac{L_a + L_p}{2C}\left(\frac{I_o}{V_{co}}\right)^2}$$

L'extinction de $i_T(t)$ suppose bien sûr que : $V_{co}\sqrt{\frac{2C}{L_a + L_p}} > I_o$

– l'intensité $i_{L_a}(t)$ devient supérieure à I_o, ce qui entraîne la fermeture de D_p, un schéma simplifié donné par la figure **B.III.62**.c, et un système d'équations :

$$i_{L_a} = 2\,C \cdot \frac{dv_c}{dt}, \qquad v_c + 2\,C\,(L + L_a + L_p)\frac{d^2 v_c}{dt^2} = 0, \qquad i_{D_p} = i_{L_a} - I_o$$

Les solutions compatibles avec la continuité de $v_c\,(t)$, $i_{L_a}\,(t)$ et $i_{D_p}\,(t)$:

$$v_c\,(t_{01}) = -V_{c_1}, \qquad i_{L_a}\,(t_{01}) = I_o, \qquad i_{D_p}\,(t_{01}) = 0$$

s'expriment, en notant L' la somme $L' = L + L_a + L_p$:

$$v_c\,(t) = -V_{co}\sqrt{1 + \frac{L}{2\,C}\left(\frac{I_o}{V_{co}}\right)^2} \cdot \cos\left(\omega_2\,(t - t_{01}) + \varphi\right)$$

$$i_{L_a}\,(t) = 2 \cdot i_c\,(t) = I_{LM} \cdot \sin\left(\omega_2\,(t - t_{01}) + \varphi\right)$$

où : $\omega_2 = \dfrac{1}{\sqrt{2\,CL'}}$, $\quad I_{LM} = 2 \cdot I_{c_M} = V_{co}\sqrt{\dfrac{2\,C}{L'} + \dfrac{L}{L'}\left(\dfrac{I_o}{V_{co}}\right)^2} > I_o$

$$\varphi = \arctan\left(\frac{1}{\sqrt{(2\,k)^2 - 1}}\right) \quad \text{et} \quad 2\,k = \frac{2\,I_{c_M}}{I_o} = \frac{I_{LM}}{I_o} = \frac{V_{co}}{I_o}\sqrt{\frac{2\,C}{L'} + \frac{L}{L'}\left(\frac{I_o}{V_{co}}\right)^2} > 1$$

On a aussi : $i_T \approx 0$, $v_T\,(t) = -L \cdot \dfrac{d}{dt}(i_{L_a} - I_o) = \dfrac{L}{L'} \cdot v_c\,(t)$

et : $\quad v\,(t) = \dfrac{U_a}{2} + (L + L_p)\dfrac{di_{L_a}}{dt} = \dfrac{U_a}{2} - \dfrac{L + L_p}{L'} \cdot v_c\,(t)$ $\quad$ (onduleur en demi-pont)

L'intensité $i_{D_p}\,(t) = i_{L_a}\,(t) - I_o$ devient nulle à la date t_{03} : $t_{03} - t_{01} = \sqrt{2\,CL'}\,(\pi - 2\,\varphi)$.

On vérifie que : $v_c\,(t_{03}) = V_{c_1} = V_{co}\sqrt{1 - \dfrac{L_a + L_p}{2\,C}\left(\dfrac{I_o}{V_{co}}\right)^2}$

– on va admettre (on verra par la suite les limites de cette hypothèse) que V_{c_1} est inférieure à U_a ; la diode D'_p n'entre pas en conduction à la date t_{03} ($-v'_{D_p}\,(t_{03}) = U_a - V_{c_1} > 0$), le condensateur équivalent se charge donc à courant constant d'intensité I_o fixée par le récepteur (schéma de la figure **B.III.62.**d) ; d'où :

$$i_{L_a}\,(t) = 2 \cdot i_c\,(t) = I_o \qquad v_c\,(t) = V_{c_1} + \frac{I_o}{2\,C}\,(t - t_{03})$$

D'où aussi : $v_T\,(t) = v_c\,(t)$ $\quad$ et $\quad v\,(t) = \dfrac{U_a}{2} - v_c\,(t)$

Cette phase dure jusqu'à l'instant t_{04} où $v_c\,(t_{04}) = U_a$:

$$t_{04} = t_{03} + \frac{2\,C}{I_o}\,(U_a - V_{c_1})$$

– après t_{04} la diode D'_p se ferme (schéma de la figure **B.III.62.**e) et $i_{L_a}\,(t)$ et $v_c\,(t)$ sont les solutions de :

$$i_{L_a} = 2 \cdot i_c = 2\,C\frac{dv_c}{dt} \qquad \text{et} \qquad v_c + 2\,CL' \cdot \frac{d^2 v_c}{dt^2} = U_a$$

qui admettent comme valeurs particulières à la date t_{04} (conditions de continuité) : $v_c\,(t_{04}) = U_a$ et $i_{L_a}\,(t_{04}) = I_o$.

Elles s'expriment :

$$v_c(t) = U_a + I_o \sqrt{\frac{L'}{2C}} \cdot \sin(\omega_2 (t - t_{04}))$$

$$i_{L_a}(t) = 2 \cdot i_c(t) = I_o \cdot \cos(\omega_2 (t - t_{04}))$$

De plus : $i'_{D_p}(t) = I_o - i_{L_a}(t) = I_o (1 - \cos(\omega_2 (t - t_{04})))$

$$v_T(t) = v_c + L\left(\frac{di_{L_a}}{dt}\right) = \frac{1}{L'}(L_a U_a + (L + L_p) \cdot v_c(t))$$

et : $$v(t) = \frac{U_a}{2} - v_T(t)$$

L'intensité $i_{L_a}(t)$ devient nulle à la date t_{05}

$$t_{05} = t_{04} + \frac{\pi}{2}\sqrt{2CL'}$$

Alors : $$v_c(t_{05}) = U_a + I_o \sqrt{\frac{L'}{2C}}$$

– le thyristor T_a se bloque spontanément à la date t_{05}, ce qui fige les valeurs de $v_c(t)$ et $v'_c(t)$ (jusqu'à l'amorçage de T'_a) ; la diode D'_p assure la circulation de $i(t)$ (jusqu'à son changement de signe naturel) ; d'où : $v_T(t) \approx U_a$ et $v(t) \approx -\frac{1}{2} \cdot U_a$.

La fin de la commutation du demi-pont étudié est donc caractérisée par $v_c(t_{05}) = U_a + I_o \sqrt{\frac{L'}{2C}}$ et donc $v'_c(t_{05}) = -I_o \sqrt{\frac{L'}{2C}} = U_a - v_c(t_{05})$

Cette dernière valeur est celle, $-V_{co}$, de la tension de blocage qui va permettre, en enclenchant T'_a, d'imposer l'ouverture forcée de T'_p. Donc :

$$V_{co} = I_o \sqrt{\frac{L'}{2C}} \text{ (où } L' = L + L_a + L_p) \text{ et } V_{c_1} = I_o \sqrt{\frac{L}{2C}}$$

L'hypothèse ($V_{c_1} < U_a$), qui justifie la phase de fonctionnement située entre les dates t_{03} et t_{04}, n'est vérifiée que si : $I_o < U_a \sqrt{\frac{2C}{L}}$.

En tenant compte de la valeur trouvée pour V_{co} les expressions de $v_c(t)$ et $i_{L_a}(t)$ se simplifient :

– de t_0 à t_{01} :

$$v_c(t) = -I_o \sqrt{\frac{L'}{2C}} \cdot \cos(\omega_1 (t - t_0)),\ i_{L_a}(t) = I_o \sqrt{\frac{L'}{L_a + L_p}} \cdot \sin(\omega_1 (t - t_0))$$

– de t_{01} à t_{03} :

$$v_c(t) = -I_o \sqrt{\frac{L + L'}{2C}} \cdot \cos(\omega_2 (t - t_{01}) + \varphi)$$

$$i_{L_a}(t) = I_o \sqrt{1 + \frac{L}{L'}} \cdot \sin(\omega_2 (t - t_{01}) + \varphi) \quad \text{où} \quad \varphi = \arcsin\left(\frac{1}{2k}\right) = \arctan \frac{1}{\sqrt{(2k)^2 - 1}}$$

– de t_{03} à t_{04} :

$$i_{L_a}(t) = I_o, \qquad v_c(t) = I_o \sqrt{\frac{L}{2C}} + \frac{1}{2C}(t - t_{03}))$$

de t_{04} à t_{05} :

$$i_{L_a}(t) = I_o \cdot \cos(\omega_2 (t - t_{04})), \qquad v_c(t) = U_a + I_o \sqrt{\frac{L'}{2C}} \cdot \sin(\omega_2 (t - t_{04}))$$

La figure **B.III.62** indique l'allure des chronogrammes $v_T(t)$, $v_c(t)$, $v(t)$ (dans le cas d'un onduleur en demi-pont), $i_T(t)$, $i_{L_a}(t)$, $i_{D_p}(t)$ et $i'_{D_p}(t)$ durant l'ouverture de T_p. On note qu'entre t_{01} et t_{03} la tension $v_T(t)$ s'exprime : $v_T(t) = \frac{L}{L'} \cdot v_c(t)$

Le thyristor à bloquer, T_p, est donc sous tension inverse jusqu'à la date t_{02} telle que : $v_c(t_{02}) = 0$, ou $\omega_2 (t_{02} - t_{01}) + \varphi = \frac{\pi}{2}$, soit durant :

$$t_{02} - t_{01} = \sqrt{2\,CL'}\left(\frac{\pi}{2} - \varphi\right) = \sqrt{2\,CL'}\left(\frac{\pi}{2} - \arctan\frac{1}{\sqrt{(2k)^2 - 1}}\right) = \sqrt{2\,CL'} \cdot \arctan\sqrt{(2k)^2 - 1}$$

L'état bloqué de T_p persiste après t_{02} si : $t_{02} - t_{01} > t_q$ soit : $2C > \frac{1}{\arctan\sqrt{(2k)^2 - 1}} \cdot C_o$

où $C_o = \frac{I_o\, t_q}{V_{co}} = \sqrt{\frac{2C}{L'}} \cdot t_q$.

On retrouve une formule voisine de celle établie pour le montage de principe, à condition d'exprimer la capacité 2 C du condensateur équivalent et donc de remplacer le coefficient k par :

$$2k = \frac{2\,I_{c_N}}{I_o} = \frac{I_{LM}}{I_o}.$$

REMARQUE 1. – La formule permettant le choix de C dans le cas du montage de principe étudié :

$$C > \frac{\sqrt{k^2 - 1}}{\arctan\sqrt{k^2 - 1}} \cdot C_o$$

deviendrait ici :

$$2C > \frac{\sqrt{(2k)^2 - 1}}{\arctan\sqrt{(2k)^2 - 1}} \cdot C_o \neq \frac{1}{\arctan\sqrt{(2k)^2 - 1}} \cdot C_o$$

REMARQUE 2. – Le choix du coefficient k (en fonction des intensités maximales des courants admissibles dans T_p et T_a) fixe le rapport $\frac{L}{L'}$; en effet :

$$2k = \frac{I_{LM}}{I_o} = \sqrt{1 + \frac{L}{L'}}; \qquad \text{d'où} \qquad \frac{L}{L'} = (2k)^2 - 1$$

(on note de plus que ces relations imposent : $1 < 2k < \sqrt{2}$, ou $0{,}5 < k < 0{,}7$).

Si L_a et L_p sont choisies pour protéger T_a et T_p contre les trop grandes vitesses d'établissement du courant direct, la valeur de L doit satisfaire à :

$$\frac{L}{L + L_a + L_p} = \frac{L}{L'} = (2k)^2 - 1$$

D'où : $$L = \frac{((2k)^2 - 1)}{2 - (2k)^2} \cdot (L_a + L_p)$$

REMARQUE 3. – La durée totale de la commutation à l'ouverture s'exprime :

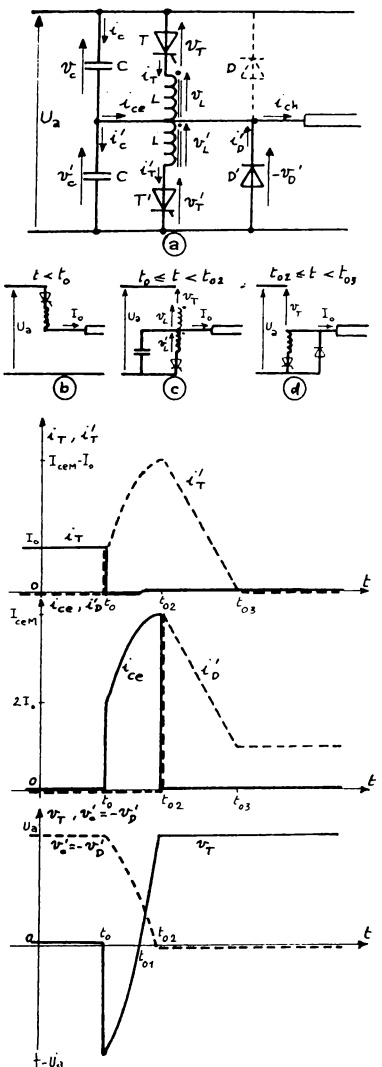


Figure B.III.63

$$\Delta t_0 = t_{04} - t_0 = \sqrt{2\,C\,(L_a + L_p)} \cdot \arcsin\left(\frac{I_o}{V_{co}}\sqrt{\frac{L_a + L_p}{2\,C}}\right) + \frac{2\,C}{I_o} \cdot (U_a - V_{c_1}) + \sqrt{2\,CL'} \cdot \left(\pi - 2 \cdot \arctan\frac{1}{\sqrt{(2k)^2 - 1}}\right)$$

ou, comme :

$$V_{co} = I_o\sqrt{\frac{L'}{2\,C}}\,, \quad V_{c_1} = I_o\sqrt{\frac{L}{2\,C}}$$

et $$\frac{L}{L'} = (2k)^2 - 1$$

$$\Delta t_0 = \sqrt{2\,CL'} \cdot (\sqrt{2 - (2k)^2} \cdot \arcsin\sqrt{2 - (2k)^2} + 2 \arctan\sqrt{(2k)^2 - 1} - \sqrt{(2k)^2 - 1}) + \frac{2\,CU_a}{I_o}$$

e. Blocage réciproque de Mac Murray

α. Principe. le schéma de principe de ce dispositif d'ouverture forcée est donné sur la figure **B.III.63**.a ; deux condensateurs de capacité C et deux bobines d'inductance L parfaitement couplées entre elles (transformateur à point milieu) assurent l'ouverture d'un thyristor du demi-pont lors de la fermeture de l'autre, d'où la désignation « blocage réciproque » adoptée.

L'état initial de fonctionnement est décrit par :

$$i_T(t_0 - \epsilon) = i_{ch}(t_0 - \epsilon) = I_o$$
$$i_{ce}(t_0 - \epsilon) = i'_T(t_0 - \epsilon) = 0$$
$$i'_D(t_0 - \epsilon) = 0$$
$$v_T(t_0 - \epsilon) = v_L(t_0 - \epsilon) = 0$$
$$v_c(t_0 - \epsilon) = 0$$
$$-v'_D(t_0 - \epsilon) = v'_c(t_0 - \epsilon) = v'_T(t_0 - \epsilon) = U_a > 0$$

(le thyristor T' est donc amorçable).

On se propose d'analyser les conséquences de la fermeture de T' à la date t_0. Notons d'abord que les deux condensateurs montés en série sous la tension constante U_a se comportent comme un seul condensateur, de capacité égale à la somme des capacités élémentaires (ici C + C = 2 C), substitué à l'un d'entre eux ; en effet :

$$i_{ce} = i_c - i'_c = C \cdot \frac{dv_c}{dt} - C \cdot \frac{d}{dt}(U_a - v_c)$$

soit : $$i_{ce} = 2C \cdot \frac{dv_c}{dt} = -2C \cdot \frac{dv'_c}{dt}$$

La mise en conduction de T' ferme le condensateur équivalent (de capacité 2 C, voir figure **B.III.63**.c), initialement chargé sous : $v'_c(t_0 - \epsilon) = U_a$ dans la branche comprenant la bobine L et le thyristor T' ;

d'où : $$v'_L(t_0) = v'_c(t_0) - v'_T(t_0) \approx v'_c(t_0) = U_a > 0$$

Les bobines couplées se comportent comme un transformateur de rapport unité et, compte tenu du couplage de ces bobines (indiqué par les bornes homologues marquées d'un point), on a :

$$v_L(t_0) = v'_L(t_0) = U_a$$

D'où : $$v_T(t_0) = v_c(t_0) - v_L(t_0) = -U_a < 0.$$

Le thyristor T se bloque donc quasi instantanément (blocage en tension) ; l'intensité $i_T(t_0)$ est nulle et la continuité de la force magnétomotrice du circuit portant les bobines couplées impose :

$$\mathcal{E}(t_0 - \epsilon) = n(i_T(t_0 - \epsilon) + i'_T(t_0 - \epsilon)) = nI_o = \mathcal{E}(t_0) = n(i_T(t_0) + i'_T(t_0)) = ni'_T(t_0)$$

Donc : $$i'_T(t_0) = I_o$$

Comme la diode D' reste bloquée ($-v'_D(t_0) = v'_c(t_0) = U_a > 0$) et comme la charge impose un courant d'intensité I_o constante on en déduit que :

$$i_{ce}(t_0) = i_{ch}(t_0) - i'_D(t_0) - i_T(t_0) + i'_T(t_0) = 2 \cdot I_o$$

Cette valeur montre le rôle des condensateurs : ils doivent assurer le courant dans la charge et fournir le courant de la branche L-T' dont la mise en conduction bloque le thyristor T.

Après l'instant t_0 les grandeurs $i'_T(t)$ et $v'_c(t)$ sont les solutions du système d'équations :

$$i'_T = i_{ce} - i_{ch} = -2C \cdot \frac{dv'_c}{dt} - I_o \quad \text{(loi des nœuds)}$$

$$v'_c = L \cdot \frac{di'_T}{dt} + v'_T = -2LC \cdot \frac{d^2 v'_c}{dt} \quad \text{(loi des mailles)}$$

qui satisfont aux conditions de continuité : $v'_c(t_0) = U_a$ et $i_{ce}(t_0) = 2I_o$; ces solutions s'expriment :

$$i_{ce}(t) = I_{ce_M} \cdot \sin(\omega(t - t_0) + \varphi)$$

$$v'_c(t) = I_{ce_M} \sqrt{\frac{L}{2C}} \cdot \cos(\omega(t - t_0) + \varphi)$$

où : $$\omega = \frac{1}{\sqrt{2LC}} ; \quad I_{ce_M} = 2I_o \sqrt{1 + \frac{C}{2L}\left(\frac{U_a}{I_o}\right)^2} ; \quad \varphi = \arctan\left(\frac{I_o}{U_a}\sqrt{\frac{2L}{C}}\right)$$

De plus : $$i'_T(t) = I_{ce_M} \cdot \sin(\omega(t - t_0) + \varphi) - I_o$$

$$v_L(t) = v'_L(t) = v'_c(t) = -v'_D(t)$$

$$v_T(t) = U_a - v_L(t) - v'_L(t) = U_a - 2v'_c(t) = U_a - 2I_{ce_M}\sqrt{\frac{L}{2C}} \cdot \cos(\omega(t - t_0) + \varphi)$$

Cette phase de la commutation cesse à la date t_{02} qui correspond à la fin de la décharge du condensateur disposé entre les extrémités de D' :

$$v'_c(t_{02}) = -v'_D(t_{02}) = 0$$

D'où : $t_{02} = t_0 + \sqrt{2\,LC}\left(\frac{\pi}{2} - \varphi\right)$

Alors : $i_{ce}(t_{02}) = I_{ce_M}$; $i'_T(t_{02}) = I_{ce_M} - I_o$

L'entrée en conduction, à la date t_{02}, de la diode D' amène la dissipation, dans la maille L-T'-D', de l'énergie initialement emmagasinée dans la bobine ; on a alors :

$$v'_c \approx v'_L \approx -v'_D \approx 0 \qquad \text{et} \qquad v_c = U_a - v'_c \approx U_a = \text{Cte},$$

d'où : $i_{ce} = 0$.

Le circuit se comporte comme celui de la figure **B.III.63**.d et $i'_T(t)$, $i'_D(t)$ et $v_T(t)$ sont les solutions du système d'équations :

$$v_T(t) = U_a - 2\,v_L(t) = U_a - 2\,v'_L(t) ; \qquad i'_D(t) = i'_T(t) + I_o$$

$L \cdot \frac{di'_T}{dt} = v'_L = -(v'_T + v'_D + R_L\,i'_T)$ (si R_L est la résistance de la bobine). Aux faibles valeurs de $R_L\,I_o$ devant la chute de tension aux bornes des composants et en supposant constante cette chute de tension : $v'_T + v'_D = V = \text{Cte}$ on établit donc que : $i'_T(t) = I_{ce_M} - I_o - \frac{V}{L}(t - t_{02})$ et que :

$$i'_D(t) = i'_T(t) + I_o = I_{ce_M} - \frac{V}{L}(t - t_{02})$$

Si la chute totale de tension aux bornes des composants est faible devant la tension d'alimentation U_a on en déduit que : $v_T(t) \approx U_a$.

Le courant direct du thyristor T' s'éteint à la date t_{03} donnée par :

$$t_{03} = t_{02} + \frac{L}{V}(I_{ce_M} - I_o)$$

Alors : $i'_D(t_{03}) = I_o = i_{ch}$; la diode assure la circulation du courant de la charge tant qu'il ne change pas de sens ou que le thyristor T n'est pas réenclenché.

En définitive le thyristor T à bloquer n'est placé sous tension inverse que pendant une partie de la première phase ($t_0 \leqslant t < t_{02}$) de la commutation ; la tension qui lui est appliquée s'exprimant alors :

$$v_T(t) = U_a - 2\,I_{ce_M}\sqrt{\frac{L}{2\,C}} \cdot \cos(\omega\,(t - t_0) + \varphi)$$

on montre facilement qu'il est polarisé en inverse pendant la durée :

$$t_{01} - t_0 = \sqrt{2\,LC}\left(\arccos\left(\frac{U_a}{2\,I_{ce_M}}\sqrt{\frac{2\,C}{L}}\right) - \varphi\right) \qquad \text{où} \qquad \varphi = \arctan\left(\frac{I_o}{U_a}\sqrt{\frac{2\,L}{C}}\right)$$

En introduisant le rapport : $k = \frac{I_{ce_M}}{I_o} = 2\sqrt{1 + \frac{C}{2\,L}\left(\frac{U_a}{I_o}\right)^2}$ $\qquad \left(\frac{\sqrt{k^2-4}}{2} = \frac{U_a}{I_o}\sqrt{\frac{C}{2\,L}}\right)$

on en déduit que :

$$t_{01} - t_0 = \sqrt{2\,LC}\left(\arccos\frac{\sqrt{k^2-4}}{2\,k} - \arctan\frac{2}{\sqrt{k^2-4}}\right) = \sqrt{2\,LC}\left(\arctan\frac{\sqrt{k^2-4}}{2} - \arcsin\frac{\sqrt{k^2-4}}{2\,k}\right)$$

car : $\arccos\left(\frac{\sqrt{k^2-4}}{2\,k}\right) = \frac{\pi}{2} - \arcsin\left(\frac{\sqrt{k^2-4}}{2\,k}\right)$ et $\arctan\frac{2}{\sqrt{k^2-4}} = \frac{\pi}{2} - \arctan\frac{\sqrt{k^2-4}}{2}$

Le blocage de T est assuré (T supportera une tension directe sans se réenclencher spontanément) si :

$$t_{01} - t_0 > t_q = \frac{V_{co}\, C_o}{I_o} = \frac{U_a\, C_o}{I_o} \qquad (\text{car } V_{co} = U_a)$$

Cette condition s'exprime :

$$\sqrt{2\,LC} > \frac{U_a\, C_o}{I_o \left(\arctan \dfrac{\sqrt{k^2 - 4}}{2} - \arcsin \dfrac{\sqrt{k^2 - 4}}{2\,k} \right)}$$

ou encore :

$$C > \frac{\dfrac{\sqrt{k^2 - 4}}{2}}{\arctan\left(\dfrac{\sqrt{k^2 - 4}}{2}\right) - \arcsin\left(\dfrac{\sqrt{k^2 - 4}}{2\,k}\right)} \cdot C_o \qquad \left(\text{où } k = \frac{I_{ce_M}}{I_o} \quad \text{et} \quad C_o = \frac{I_o\, t_q}{U_a} \right)$$

REMARQUE 1. – A la fin de la commutation, l'état du circuit est décrit par :

$$v_c\,(t_{03}) \approx U_a \qquad v'_c\,(t_{03}) \approx 0$$

situation symétrique de celle associée à : $v_c\,(t_0) = 0$, $v'_c\,(t_0) = U_a$.

Les condensateurs sont donc prêts à réaliser le blocage de T' ; on vérifie aussi que la tension de charge du condensateur équivalent de commutation vaut : $V_{co} = U_a$.

REMARQUE 2. – La totalité de l'énergie contenue dans la bobine d'inductance L à la date t_{02}, soit :

$$W_L\,(t_{02}) = \frac{1}{2}\,L\,(i'_T\,(t_{02}))^2 = \frac{1}{2}\,LI_0^2\,(k-1)^2$$

est dissipée dans les composants T' et D' (et éventuellement dans la résistance de la bobine) entre les dates t_{02} et t_{03}. Pour améliorer le rendement du convertisseur, réduire l'échauffement des composants et la durée de commutation, on pourra récupérer une partie de cette énergie (voir les applications de ce procédé de blocage).

REMARQUE 3. – On peut choisir ainsi les éléments du circuit :

- on connaît la valeur maximale I_o de l'intensité du courant à ouvrir ;
- on choisit un coefficient $k = \dfrac{I_{ce_M}}{I_o}$ en sachant que les thyristors seront traversés par des courants de pointe d'intensité $I_{TM} = (k-1) \cdot I_o$ et que les diodes doivent supporter de façon répétitive des courants d'intensité maximale : $I_{DM} = k \cdot I_o$;
- on en déduit la valeur de la capacité de blocage à mettre en œuvre :

$$C > C_{min} = \frac{\dfrac{\sqrt{k^2 - 4}}{2}}{\arctan\left(\dfrac{\sqrt{k^2 - 4}}{2}\right) - \arcsin\left(\dfrac{\sqrt{k^2 - 4}}{2\,k}\right)} \cdot \frac{I_o\, t_q}{U_a}$$

- on détermine la valeur de l'inductance propre de chaque bobine par :

$$\frac{\sqrt{k^2 - 4}}{2} = \frac{U_a}{I_o}\sqrt{\frac{C}{2\,L}} \qquad \text{soit} \qquad L = \frac{2\,C}{k^2 - 4}\left(\frac{U_a}{I_o}\right)^2$$

β. Exemples d'applications

- L'onduleur autonome monophasé en pont de Bedford-Mac Murray, dont le schéma de principe du cir-

cuit de puissance est représenté sur la figure **B.III.64**.a, est l'application la plus immédiate du dispositif de blocage analysé plus haut.

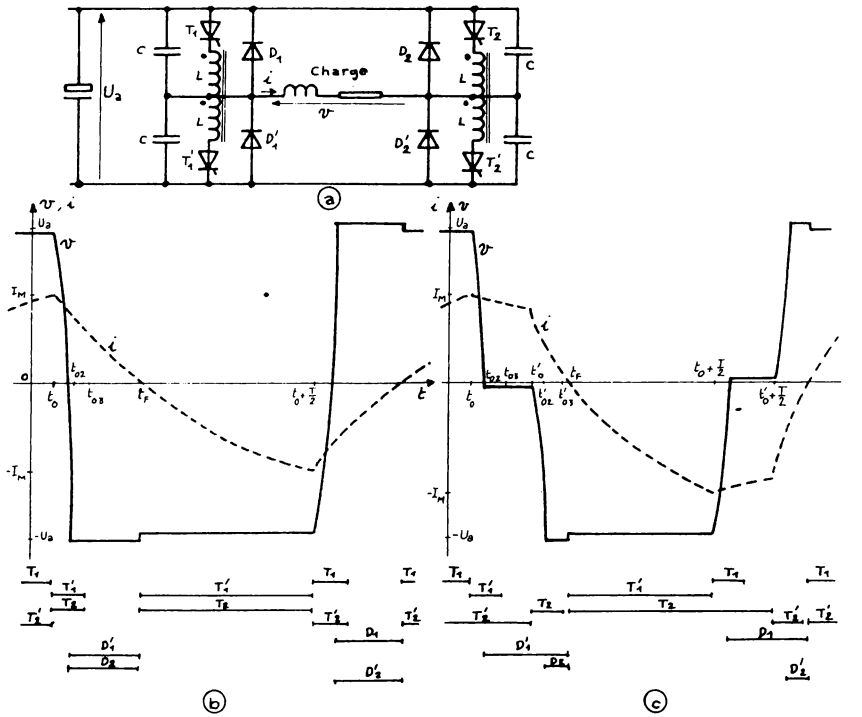


Figure B.III.64

La commutation de chaque demi-pont s'effectue comme il a été établi précédemment mais les formes d'ondes de $v(t)$ et $i(t)$ dépendent du mode de commande de l'onduleur (et de la charge) :

– cas d'un onduleur à commandes non décalées (figure **B.III.64**.b) : les thyristors T_1 et T'_2 sont commandés simultanément ; de même pour T'_1 et T_2. La fermeture de T'_1 et T_2, à la date t_0 où $i(t)$ vaut I_M et où : $v(t) = U_a - 2\,V_T$ (si V_T est la chute de tension aux bornes d'un thyristor conducteur), bloque T_1 et T'_2 ; de t_0 à t_{02} on a :

$$v(t) = U_a - 2 \cdot v_c(t) = -U_a + I_{ce_M}\sqrt{\frac{2L}{C}} \cdot \cos(\omega(t - t_0) + \varphi)$$

De t_{02} à t_F les diodes D'_1 et D_2 assurent la circulation du courant de charge qui s'éteint naturellement ; la tension de sortie s'exprime alors : $v(t) = -U_a - 2\,V_D$ (si V_D est la chute de tension directe d'une diode en conduction). Les thyristors T'_1 et T_2 entrent à nouveau en conduction à la date t_F, « spontanément » puisque c'est le changement de signe de $i(t)$ qui provoque cette fermeture ; d'où, de la date t_F à la date $t_0 + \frac{T}{2}$: $v(t) = -U_a + 2\,V_T$.

On décrirait de la même façon, en changeant le signe de $v(t)$ et en prenant $t'_0 = t_0 + \frac{T}{2}$ comme nouvelle origine des temps, la seconde demi-période de l'onde de sortie $v(t)$;

– cas d'un onduleur à commandes décalées (figure **B.III.64**.c).

Les thyristors T_1 et T'_2 sont conducteurs jusqu'à la date t_0 et : $v(t) = U_a - 2\,V_T$.

T'_1 est enclenché à la date t_0, bloquant T_1 alors que T'_2 reste passant ; d'où, de t_0 à t_{02} :

$$v(t) = U_a - v_c - V_T = I_{ce_M}\sqrt{\frac{L}{2C}} \cdot \cos(\omega(t - t_0) + \varphi) - V_T$$

De t_{02} à t'_0 $\left(t'_0 = t_0 + \alpha\frac{T}{2}\right.$, où α caractérise le décalage de la commande : $\left.0 \leqslant \alpha < 1\right)$ ce sont les composants D'_1 et T'_2 qui sont fermés et : $v(t) = -V_T - V_D$.

Le thyristor T_2 est enclenché à la date t'_0 : T'_2 se bloque et, de t'_0 à t'_{02} on a :

$$v(t) = -V_D - v_c = -U_a - V_D + I'_{ce_M}\sqrt{\frac{L}{2C}} \cdot \cos(\omega(t - t'_0) + \varphi')$$

(où I'_{ce_M} et φ' sont les grandeurs analogues à I_{ce_M} et φ lorsqu'on remplace l'intensité $I_o = I_M$ par $I'_o = i(t'_0)$).

De t'_{02} à t_F (date du changement de signe de $i(t)$) les diodes D'_1 et D_2 conduisent et :

$$v(t) = -U_a - 2\,V_D$$

Enfin, T'_1 et T_2 s'enclenchent spontanément à la date t_F ; d'où, de t_F à $t_0 + \frac{T}{2}$ (fin de la demi-période analysée) : $v(t) = -U_a + 2\,V_T$.

On décrirait de la même façon l'alternance suivant de $v(t)$.

> **REMARQUE 1.** – Dans le second cas étudié (onduleur à commandes décalées) on a supposé que l'intensité du courant de sortie $i(t)$ ne devient pas nulle pendant la durée de décalage des commandes, c'est-à-dire entre les dates t_0 et t'_0 ; si $i(t'_0)$ est négative il n'y a plus de blocage forcé à effectuer à l'instant t'_0 : T_2 s'enclenche pour prendre en conduction l'alternance négative de $i(t)$.
>
> **REMARQUE 2.** – Dans les deux cas étudiés (onduleur avec ou sans décalage) on voit qu'en général chaque thyristor est amené à se fermer deux fois par demi-période : si on considère par exemple le composant T'_1 il s'enclenche à la date t_0 correspondant au blocage de T_1 (fin de l'alternance positive de $v(t)$, cette date t_0 est fixée par le générateur des signaux de commande), s'ouvre naturellement à l'instant t_{03} (fin de la commutation à l'ouverture) et doit à nouveau se fermer à la date t_F à laquelle $i(t)$ change de signe (fin de l'alternance positive de $i(t)$, dépendant de la forme de $v(t)$ et de la charge) ; cette seconde date n'étant pas, et pour cause, fixée par le générateur de signaux de commande, chaque thyristor devra recevoir un train ininterrompu de créneaux de commande entre la date de l'ouverture qu'il assure (t_0 pour T'_1) et celle de sa propre ouverture forcée $\left(t_0 + \frac{T}{2}\right.$, toujours pour $\left.T'_1\right)$, à moins que la commande ne dispose d'une surveillance du courant de charge et puisse générer les deux signaux d'amorçage nécessaires.

• Le schéma de la figure **B.III.65**.a propose le même type d'onduleur monophasé en pont pourvu d'un dispositif de récupération d'une partie de l'énergie de commutation.

L'analyse quantitative et détaillée du fonctionnement de ce convertisseur déborde largement le but de ce chapitre. Nous nous contenterons de décrire les phases principales de la commutation d'un demi-pont afin d'évaluer l'incidence du circuit de récupération :

– l'état initial (date $t_0 - \epsilon$) est défini par :

$$i_T(t_0 - \epsilon) = i_{ch}(t_0 - \epsilon) = I_o \qquad \text{(cf. figure B.III.65.b)}$$

$$v'_c(t_0 - \epsilon) = v'_T(t_0 - \epsilon) = -v'_{D_1}(t_0 - \epsilon) = -v'_{D_2}(t_0 - \epsilon) = U_a$$

toutes les autres grandeurs électriques caractéristiques de l'état du demi-pont ayant des valeurs négligeables devant celles des grandeurs de même dimension indiquées ci-dessus ;

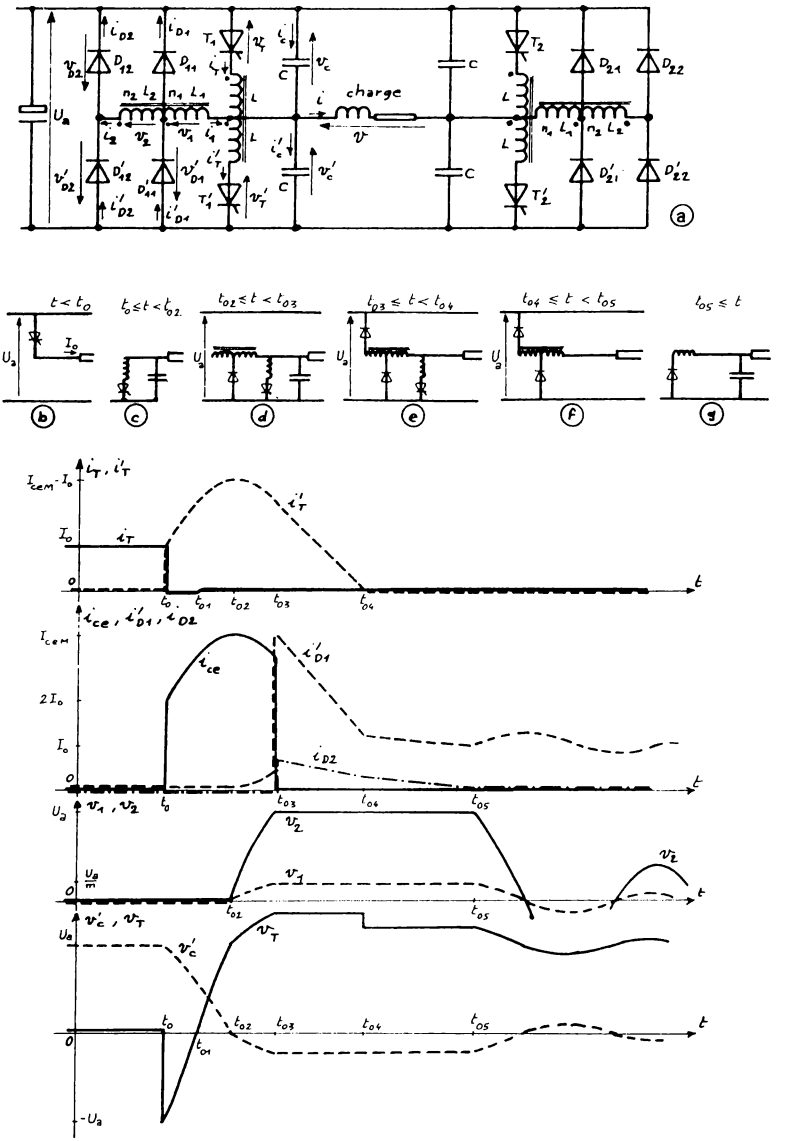


Figure B.III.65

– le blocage de T_1 est obtenu à la date t_0 en commandant la fermeture de T'_1 ; de t_0 à t_{02} le demi-pont est équivalent au circuit de la figure **B.III.65.c** et se comporte comme le montage de principe analysé plus haut ; d'où :

$$i_T(t) = 0, \qquad i'_T(t) = I_{ce_M} \cdot \sin(\omega(t - t_0) + \varphi) - I_o$$

$$i_{D_1}(t) = i'_{D_1}(t) = i_{D_2}(t) = i'_{D_2}(t) = 0, \qquad v_1(t) = v_2(t) = 0$$

$$i_c(t) - i'_c(t) = i_{ce}(t) = I_{ce_M} \cdot \sin(\omega(t - t_0) + \varphi)$$

$$v'_c(t) = I_{ce_M}\sqrt{\frac{L}{2C}} \cdot \cos(\omega(t - t_0) + \varphi), \qquad v_T(t) = U_a - 2\,v'_c(t)$$

avec : $\omega = \dfrac{1}{\sqrt{2LC}}$, $\quad I_{ce_M} = 2\,I_o\sqrt{1 + \dfrac{C}{2L}\left(\dfrac{U_a}{I_o}\right)^2}$, $\quad \varphi = \arctan\left(\dfrac{I_o}{U_a}\sqrt{\dfrac{2L}{C}}\right)$

– la tension $v'_c(t)$ devient négative après la date : $t_{02} = t_0 + \sqrt{2LC}\left(\dfrac{\pi}{2} - \varphi\right)$; la diode D'_{11} entre en conduction, le montage est représenté par le schéma équivalent de la figure **B.III.65.d** et $v'_c(t)$, $i'_T(t)$ et i_1 $(= i'_{D_1})$ sont les solutions de : $v'_c = v'_L = L\left(\dfrac{di'_T}{dt}\right) = -v_1 = -L_1\left(\dfrac{di_1}{dt}\right)$

$$i_1 - i'_T + i_{ce} - I_o = 0 \qquad \left(\text{où } i_{ce} = i_c - i'_c = 2C\frac{dv_c}{dt} = -2C\frac{dv'_c}{dt}\right)$$

c'est-à-dire les solutions de : $v'_c + 2L'C \cdot \dfrac{d^2 v'_c}{dt^2} = 0$ $\left(\text{où } L' = \dfrac{LL_1}{L + L_1}\right)$ qui respectent les conditions de continuité : $v'_c(t_{02}) = 0$, $i'_T(t_{02}) = I_{ce_M} - I_o$, $i_1(t_{02}) = 0$ (et donc $i_{ce}(t_{02}) = I_{ce_M}$).

Ces solutions s'expriment :

$$i_{ce}(t) = I_{ce_M} \cdot \cos(\omega'(t - t_{02})) \qquad \text{où} \qquad \omega' = \frac{1}{\sqrt{2L'C}}$$

$$v'_c(t) = -I_{ce_M} \cdot \sqrt{\frac{L'}{2C}} \cdot \sin(\omega'(t - t_{02}) = -v_1(t)$$

$$i'_T(t) = \frac{L'}{L} \cdot I_{ce_M} \cdot \cos(\omega'(t - t_{02})) + I_{ce_M}\left(1 - \frac{L'}{L}\right) - I_o$$

$$i'_{D_1}(t) = i_1(t) = I_{ce_M}\left(1 - \frac{L'}{L}\right)(1 - \cos(\omega'(t - t_{02})))$$

De plus, le transformateur de rapport $m = \dfrac{n_2}{n_1}$ constitué par les bobines d'inductance propre L_1 et L_2 impose (du fait du branchement indiqué sur le schéma de la figure **B.III.65.a**) :

$$v_2 = m \cdot v_1 = m\,I_{ce_M}\sqrt{\frac{L'}{2C}} \cdot \sin(\omega'(t - t_{02}))$$

Enfin : $v_T(t) = U_a - 2\,v_L(t) = U_a + 2\,v_1(t) = U_a + 2\,I_{ce_M}\sqrt{\dfrac{L'}{2C}} \cdot \sin(\omega'(t - t_{02}))$ et

$v_{D_2}(t) = v_2(t) - U_a$ (car $v'_{D_1} \approx 0$ lorsque D'_{11} est fermée) ;

- lorsque la tension $v_{D_2}(t)$ devient nulle (soit lorsque $v_2(t) = U_a$), la diode D_{12} entre à son tour en conduction ; ceci se produit à la date t_{03} :

$$t_{03} = t_{02} + \sqrt{2\,L'\,C} \cdot \arcsin\left(\frac{U_a}{m\,I_{ce_M}}\sqrt{\frac{2\,C}{L'}}\right)$$

Alors : $$i'_T(t_{03}) = \frac{L'}{L}\sqrt{I^2_{ce_M} - \frac{2\,C}{L}\left(\frac{U_a}{m}\right)^2} + I_{ce_M}\left(1 - \frac{L'}{L}\right) - I_o$$

$$i_{ce}(t_{03}) = \sqrt{I^2_{ce_M} - \frac{2\,C}{L}\left(\frac{U_a}{m}\right)^2}$$

$$i'_{D_1}(t_{03}) = \frac{L'}{L_1}\left(I_{ce_M} - \sqrt{I^2_{ce_M} - \frac{2\,C}{L'}\left(\frac{U_a}{m}\right)^2}\right)$$

Le montage est alors représenté par le schéma de la figure **B.III.65.**e et les grandeurs électriques doivent satisfaire à :

$$v_2 = U_a = \text{Cte}, \quad \text{d'où :} \quad v_1 = \frac{U_a}{m} = \text{Cte} \quad \text{et :} \quad v'_c = -v_1 = -\frac{U_a}{m} = \text{Cte}$$

Donc : $$v_T = U_a\left(1 + \frac{2}{m}\right), \quad v_c = U_a\left(1 + \frac{1}{m}\right) = \text{Cte} \quad \text{et} \quad i_{ce}(t) = 0$$

La loi des mailles : $L \cdot \dfrac{di'_T}{dt} = v'_c = -\dfrac{U_a}{m} = \text{Cte}$ impose donc que :

$$i'_T(t) = i'_T(t_{03}) - \frac{U_a}{m\,L}(t - t_{03})$$

D'où (loi des nœuds) : $i_1(t) = i'_T(t) + I_o = i'_T(t_{03}) + I_o - \dfrac{U_a}{m\,L}(t - t_{03})$.

Or l'intensité $i_{1m}(t)$ du courant magnétisant du transformateur doit satisfaire à :

$$L_1 i_{1m} = n_1 \varphi_t = \frac{U_a}{m} \cdot (t - t_{03}) + L_1 \cdot i_1(t_{03}) \quad \text{car} \quad v_1 = n_1 \frac{d\varphi_t}{dt} = \frac{U_a}{m} = \text{Cte}$$

(si on note φ_t le flux magnétique du transformateur). Donc :

$$i_{1m}(t) = i_1(t_{03}) + \frac{U_a}{m\,L_1} \cdot (t - t_{03})$$

D'où l'intensité du courant secondaire :

$$i_{D_2}(t) = i_2(t) = \frac{1}{m}(i_1 - i_{1m}) = \frac{1}{m}\left(i_{ce}(t_{03}) - \frac{U_a}{m\,L'}(t - t_{03})\right)$$

Enfin : $$i'_{D_1}(t) = i_1 + i_2 = i'_T(t_{03}) + I_o + \frac{1}{m} \cdot i_{ce}(t_{03}) - \frac{U_a}{m}\left(\frac{1}{L} + \frac{1}{m\,L'}\right)(t - t_{03})$$

– l'extinction du courant direct du thyristor T'_1 est obtenue à la date t_{04} :

$$t_{04} = t_{03} + \frac{m\,L}{U_a} \cdot i'_T(t_{03})$$

Alors : $i_{D_2}(t_{04}) = \frac{1}{m}\left(i_{ce}(t_{03}) - \frac{L}{L'} \cdot i'_T(t_{03})\right)$

et : $i'_{D_1}(t_{04}) = I_o + i_{D_2}(t_{04})$

après t_{04} le montage est représenté par le schéma équivalent de la figure **B.III.65**.f ; tant que D_{12} conduit, on a :

$$v_2(t) = U_a,\ v_1(t) = \frac{U_a}{m}, \qquad \text{donc :} \qquad i_{1m}(t) = i_1(t_{03}) + \frac{U_a}{m L_1} \cdot (t - t_{03})$$

Or : $i_1(t) = I_o$ $\left(\text{car } i'_T = 0 \text{ et } i_{ce} = 0 \text{ tant que } v'_c(t) = \text{Cte}\right)$.

Donc : $i_2(t) = i_{D_2}(t) = \frac{1}{m}\left(I_o - i_1(t_{03}) - \frac{U_a}{m L_1} \cdot (t - t_{03})\right)$

et : $i'_{D_1}(t) = i_1(t) + i_2(t) = I_o\left(1 + \frac{1}{m}\right) - \frac{1}{m}\left(i_1(t_{03}) + \frac{U_a}{m L_1} \cdot (t - t_{03})\right)$

– la diode D_{12} se bloque lorsque l'intensité $i_{D_2}(t)$ devient nulle, soit à la date :

$$t_{05} = t_{03} + \frac{m L_1}{U_a} \cdot (I_o - i'_{D_1}(t_{03}))$$

Après t_{05} le montage évolue comme le circuit de la figure **B.III.65**.g ; l'énergie emmagasinée dans la bobine d'inductance L_1 et dans le condensateur équivalent, de capacité 2 C, à la date t_{05} se dissipe dans les composants ou résistances de la maille L_1-2 C-D'_{11} au cours d'un régime oscillant amorti (si la résistance totale de la maille est inférieure à la résistance critique du circuit) ; au régime permanent établi on aura : $v'_c(t) = 0$, $v_c(t) = U_a$, $i'_{D_1}(t) = i_1(t) = i_{ch} = I_o$.

En conclusion, on constate que le circuit de blocage restitue de l'énergie à la source de tension U_a entre les dates t_{03} et t_{05}, c'est-à-dire pendant la conduction des diodes D_{12} et D'_{11}. Une analyse plus fine montrerait que l'énergie récupérée à chaque commutation augmente, toutes choses égales par ailleurs, avec le rapport m du transformateur élévateur de récupération ; comme la durée totale de la commutation augmente aussi avec la valeur de m le choix de cette valeur de m sera l'objet d'un compromis.

REMARQUE 1. – On note que chaque thyristor doit supporter une tension directe maximale de valeur :

$$V_{TM} = U_a \cdot \left(1 + \frac{2}{m}\right).$$

REMARQUE 2. – Les chronogrammes établis supposent que l'intensité $i'_T(t)$ s'éteint avant que $i_{D_2}(t)$ devienne nulle, c'est-à-dire que : $t_{05} > t_{04}$, ce qui n'est le cas que si :

$$I_o > \frac{L}{L + L_1} \cdot I_{ceM} \qquad \text{ou} \qquad I_o > U_a \sqrt{\frac{2LC}{2LL_1 + L_1^2 - 3L^2}}$$

• L'onduleur de la figure **B.III.66** est encore du type Mac Murray avec un dispositif de récupération Borg-Warner ; ce dernier ne diffère du procédé précédemment analysé que par le fait que le transformateur élévateur de récupération est ici à enroulements isolés : un pont de diodes (D_{r_1}, D'_{r_1}, D_{r_2}, D'_{r_2}) renvoie dans la source l'énergie disponible au secondaire de ce transformateur.

L'analyse d'une commutation, dans les mêmes conditions de fonctionnement, conduit aux mêmes expressions que dans le cas du montage précédent, sauf pour $i'_{D_1}(t)$, qui est ici identique à $i_1(t)$ au lieu de : $i'_{D_1} = i_1 + i_2$ dans le cas précédemment étudié.

Les trois premières applications du procédé de blocage Mac Murray (onduleur Bedford-Mac Murray et deux variantes assurant la récupération d'une partie de l'énergie de commutation) ont été analysées

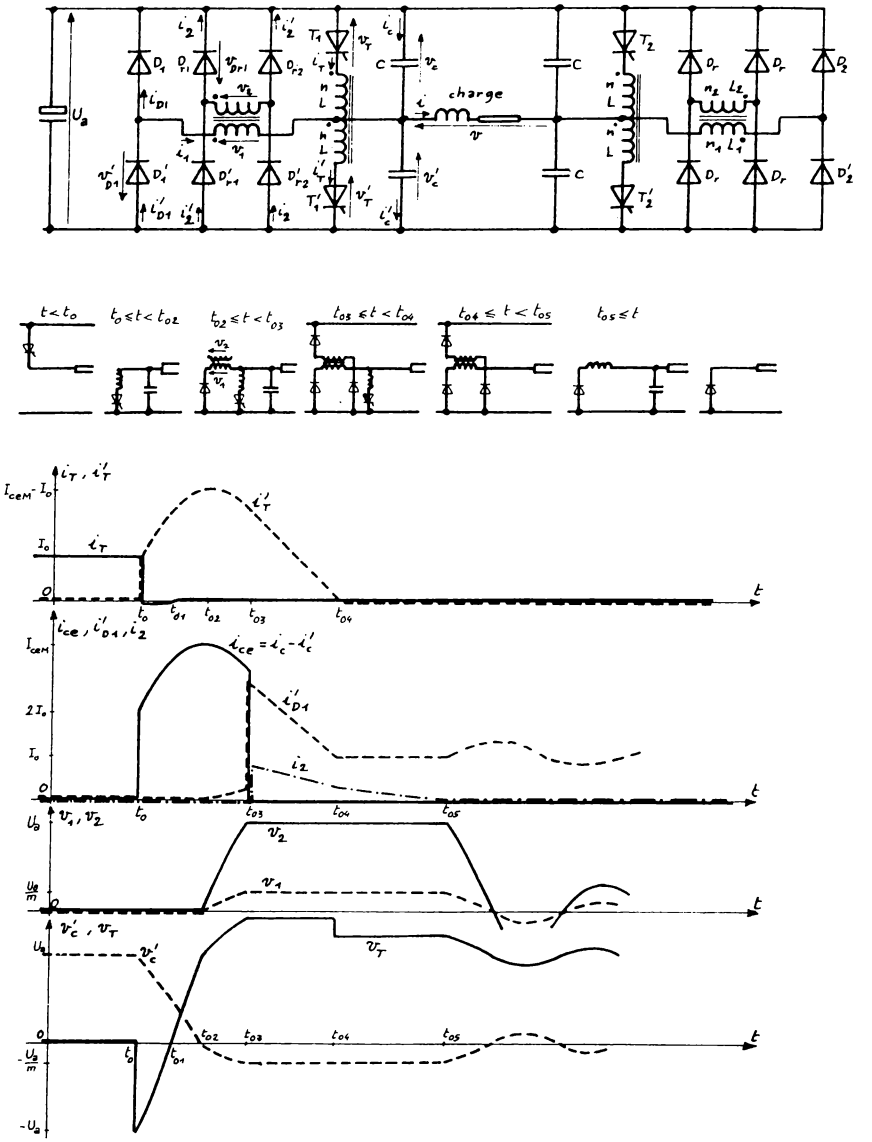


Figure B.III.66

en supposant que les vitesses d'évolution $\frac{di}{dt}$ de l'intensité du courant dans le récepteur et l'inductance L d'un enroulement du transformateur de commutation sont telles que la chute de tension $L \cdot \frac{di}{dt}$ soit toujours négligeable devant la tension U_a de la source d'énergie. Si cette condition n'est pas satisfaite les variations de $i(t)$ se traduisent par des chutes de tensions :

$$v_L = v'_L = L \cdot \frac{di}{dt} \quad \text{(si } T_1 \text{ conduit)}, \qquad v_L = v'_L = -L \cdot \frac{di}{dt} \quad \text{(si } T'_1 \text{ est passant)}$$

non négligeables ; d'où les tensions aux bornes des condensateurs :

- si T_1 conduit : $v_c = v_L$, $v'_c = U_a - v_L$;
- si T'_1 conduit : $v'_c = v'_L$, $v_c = U_a - v'_L$.

Les condensateurs s'éloignent alors des conditions initiales de charge prises en compte pour l'estimation du pouvoir de blocage du circuit et risquent donc de ne plus assurer les commutations du convertisseur.

• L'onduleur dont le schéma est présenté sur la figure **B.III.67** pallie ce défaut grâce à des diodes d'isolement disposées en série avec chaque groupement thyrsitor-enroulement du transformateur de commutation-condensateur de commutation.

Les chronogrammes de la figure **B.III.67** indiquent l'évolution des principales grandeurs caractéristiques du fonctionnement du demi-pont des composants T_1 et T'_1 pendant une période T de $i(t)$. Les phases du blocage de T_1, entre les dates t_0 et t_{03}, sont identiques à celles établies pour le montage de principe de ce type de blocage.

Après le changement de signe de $i(t)$, c'est-à-dire après t_i, l'intensité $i'_T(t)$, de valeur opposée à celle de $i(t)$, augmente rapidement ; d'où :

La diode D_{s_1} interdit la décharge du condensateur de commutation associé au thyristor T_1, condensateur chargé depuis la date t_{02} sous : $v_c = U_a$. En l'absence de D_{s_1}, ce condensateur aurait pour tension à ses bornes :

$$v_c(t) = U_a - v'_c(t) < U_a$$

Du fait que D_{s_1} on a toujours : $v_c(t) = U_a$ et la diode D_{s_1} supporte une tension :

$$v_{D_{s1}} = -v_c + U_a - v'_c - v_{D_{s2}} = -v'_c < 0 \qquad (\text{car } v_{D_{s2}} = 0)$$

La diode D_{s_1} maintient donc (jusqu'à l'enclenchement de T_1) la tension $v_c(t)$ à la valeur U_a, ce qui confère au condensateur ainsi « isolé » son pouvoir de blocage maximal.

f. Choix et calcul d'un circuit de blocage

Pour simplifier la rédaction nous adopterons désormais la notation suivante :

BT	pour le procédé de blocage en tension (**§ B.III.3.a**)
BTA	pour le blocage en tension amélioré (**§ B.III.3.b**)
BC	pour le blocage en courant (**§ B.III.3.c**)
BM	pour le blocage mixte (**§ B.III.3.d**)
BR	pour le blocage réciproque de Mac Murray (**§ B.III.3.e**)

Les différents modes de blocage analysés ont en commun les propriétés suivantes :

– le dipôle de blocage (C-T_a ou C-T_a-L) peut être disposé directement aux bornes du thyristor à ouvrir (sauf pour BR) ou bien inclure la source d'alimentation dans la maille de blocage du compo-

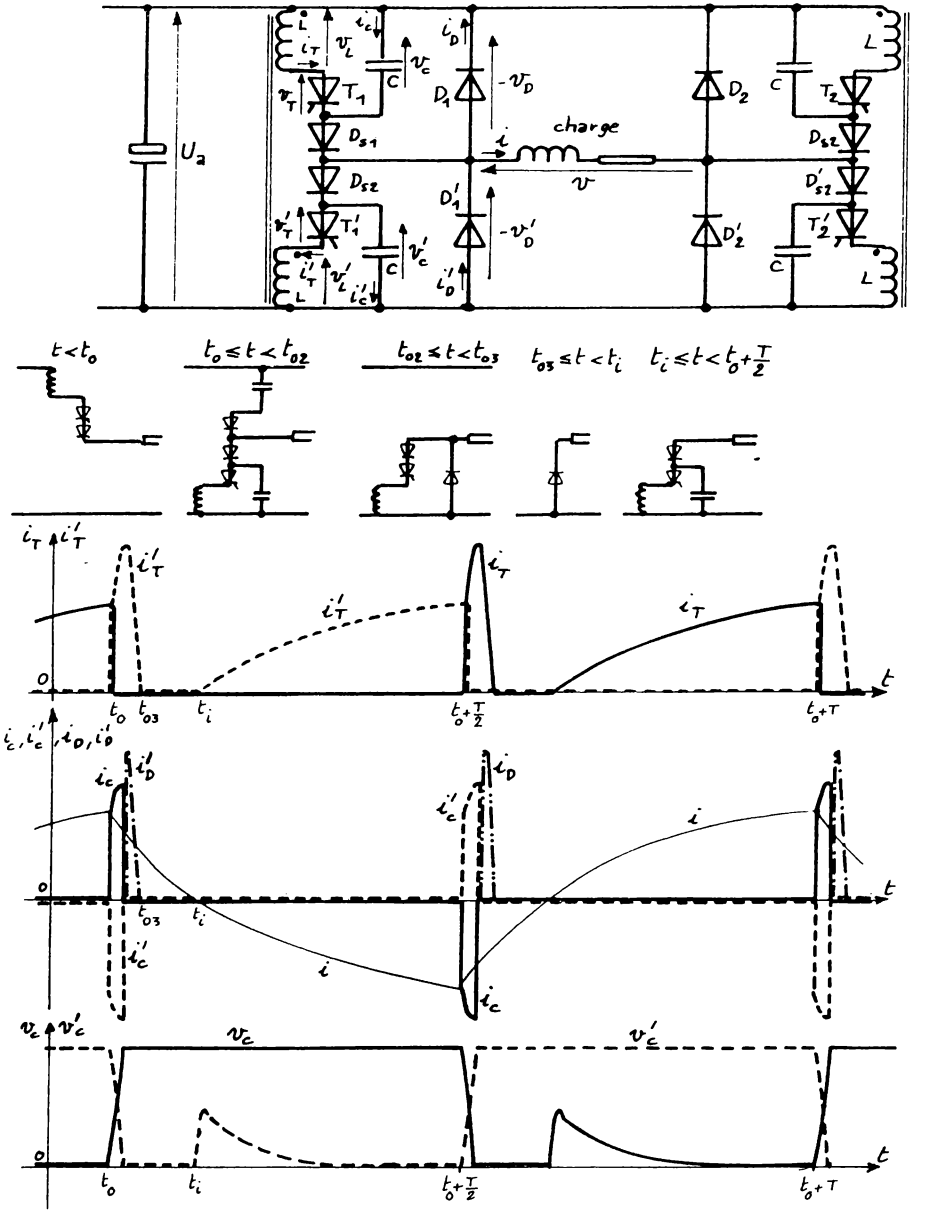


Figure B.III.67

sant ; dans ce second cas l'expression de la capacité minimale du condensateur de commutation est obtenue en multipliant par $\frac{V_{co}}{(V_{co} - U_a)}$ celle établie dans le premier cas, seul cas pris en considération dans l'analyse comparative qui suit ;

la valeur minimale C_{min} de la capacité assurant l'ouverture est toujours directement proportionnelle à la durée t_q du recouvrement du composant à bloquer. Toutes choses constantes par ailleurs (U_a, V_{co}, I_o et k) le choix de la valeur de la capacité C décidera proportionnellement de la durée pendant laquelle le thyristor est maintenu « artificiellement » bloqué avant d'être à nouveau soumis à une tension directe. Si, pour plus de sûreté, on souhaite doubler la durée pendant laquelle le composant peut reconstituer son pouvoir naturel de blocage ($\Delta t_{B\ell} = 2\, t_q$) il faudra donc doubler la capacité du condensateur de commutation : $C = 2 \cdot C_{min}$.

Le choix d'un circuit de déclenchement pour thyristor s'appuie sur une étude comparative des différents procédés proposés. Plusieurs « points de vue » pourront être adoptés pour mener à bien cette analyse.

- Critères qualitatifs :

– certains montages (BT, BTA) imposent des surtensions importantes (de l'ordre de grandeur de la tension d'alimentation U_a) au dipôle « courant » (en général le récepteur) connecté au thyristor ; les autres procédés (BC, BM et BR) réduisent ou éliminent complètement ces surtensions ;

– le thyristor à bloquer peut être soumis à de fortes tensions inverses, de l'ordre de grandeur de U_a (c'est le cas si on utilise BT, BM ou BR) ou même très supérieure à U_a (BTA) ou bien, dans le cas de BC, n'est jamais polarisé en inverse (on peut alors utiliser des thyristors asymétriques) ;

– la tension V_{co} de charge du condensateur de commutation est parfois indépendante de l'intensité du dernier courant commuté (cas des procédés BT et BR), ce qui confère en permanence au circuit son pouvoir nominal de blocage mais a pour inconvénients d'interdire les surcharges de fonctionnement (on n'est pas assuré du blocage si l'intensité du courant à commuter est supérieure à la valeur I_o pour laquelle on a calculé C) et d'augmenter les pertes d'énergie (la consommation du circuit est nominale à chaque ouverture, même si le courant à commuter est d'intensité faible devant l'intensité nominale I_o) ; d'autres montages présentent une valeur de V_{co} fonction croissante de l'intensité I'_o du courant commuté, ce qui adapte le pouvoir de blocage et la consommation du circuit aux conditions de travail du convertisseur mais peut amener un défaut d'ouverture en cas de croissance trop rapide de l'intensité I'_o entre deux blocages consécutifs ;

– consommation du circuit de blocage (avec ses implications sur le rendement du convertisseur et l'échauffement des composants) : en général (BT, BTA, BC, BM) la consommation des composants (C, L, T_a, T_p, D,...) durant les phases d'ouverture est faible devant l'énergie initialement stockée dans le condensateur de commutation $\left(\frac{1}{2}\, C \cdot V_{co}^2\right)$; les pertes d'énergie par cycle dépendent surtout des composants choisis et de l'intensité I'_o du courant à commuter. Dans le cas du procédé de Mac Murray (BR) la consommation des composants pendant le blocage est nécessairement de l'ordre de grandeur de l'énergie initiale des condensateurs ; cette propriété limite considérablement l'emploi de ce principe d'ouverture forcée (faibles tensions et basses fréquences) ou bien impose de récupérer une partie de l'énergie de commutation (voir les procédés décrits au § B.III.3.e, mais on augmente le nombre des composants du circuit) si l'on désire monter en tension et/ou fréquence sans réduire trop le rendement et surtout rendre l'échauffement des composants excessif.

- Critères quantitatifs :

– *contraintes imposées au thyristor commuté :* valeur maximale des tensions directe et inverse à bloquer. Elle dépend du type de convertisseur envisagé ; le tableau ci-après rassemble les résultats relatifs aux principaux montages analysés : en règle générale on peut admettre que le thyristor principal du convertisseur doit supporter à l'état ouvert :

	en direct	en inverse
pour BT	U_a	U_a
pour BTA	U_a	$V_{co} = \frac{k}{k-1} \cdot U_a$
pour BC	U_a	0
pour BM	U_a	U_a
pour BR	U_a	U_a

quantité minimale d'électricité assurant le blocage : $q_{min} = C_{min} \cdot V_{co}$. L'analyse de cette grandeur permet d'établir une sorte d'échelle d'efficacité des procédés de blocage, le meilleur procédé (en fonction de ce seul critère) étant celui qui réclame la plus faible charge électrique (toutes choses égales par ailleurs, c'est-à-dire essentiellement I_o et t_q). Si on choisit comme référence la charge : $q_o = I_o \cdot t_q$, on voit que le rapport : $\frac{q_{min}}{q_o} = \frac{C_{min}}{I_o \cdot t_q} \cdot V_{co} = \frac{C_{min}}{C_o}$ s'exprime, dans les divers cas analysés (en ne considérant que les montages où la maille $C\text{-}T_a\text{-}T_p$ ne comprend pas la source de tension U_a) :

	BT	BTA	BC	BM	BR
$\frac{q_{min}}{q_o}$	1	$\frac{k}{\sqrt{k^2-1}}$	$\frac{k}{2 \cdot \arccos\left(\frac{1}{k}\right)}$	$\frac{\sqrt{k^2-1}}{\arctan\sqrt{k^2-1}}$	$\frac{\frac{\sqrt{k^2-4}}{2}}{\arctan\frac{\sqrt{k^2-4}}{2} - \arcsin\frac{\sqrt{k^2-4}}{2k}}$

La figure **B.III.68** représente, pour chacun des modes de blocage, l'évolution du rapport : $\frac{q_{min}}{q_o}$ en fonction du rapport : $k = \frac{I_{cM}}{I_o}$ $\left(k = \frac{2\,I_{cM}}{I_o}$ pour BR$\right)$ I_{cM}, valeur maximale de l'intensité du courant dans le condensateur de commutation, sert à dimensionner les composants du circuit de blocage, notamment le thyristor auxiliaire T_a.

Cette figure montre que la valeur de la charge électrique q_{min} est presque toujours supérieure ou égale à q_o : le blocage en tension (BT) est donc en général le meilleur ; BC devient plus efficace lorsque k est compris entre 1,2 et 2,1 ; BTA et BC sont inutilisables pour des valeurs de k très voisines de l'unité ; enfin, BC, BM et BR perdent tout intérêt aux fortes valeurs du rapport k ;

– *contraintes imposées au condensateur de commutation :* tension maximale : V_{co}, intensité maximale du courant : $I_{cM} = k \cdot I_o$ $\left(I_{cM} = \frac{k}{2} \cdot I_o$ pour BR$\right)$, capacité minimale : $C_{min} = \frac{q_{min}}{V_{co}}$

On peut exprimer V_{co} et C_{min} en fonction du rapport k et des grandeurs U_a, I_o et t_q (imposées en général par le cahier des charges du convertisseur et par le choix du thyristor principal) :

BT $\quad V_{co} = U_a \qquad C_{min} = \frac{I_o \cdot t_q}{U_a}$

BTA $\quad V_{co} = \frac{k}{k-1} \cdot U_a \qquad C_{min} = \sqrt{\frac{k-1}{k+1}} \cdot \frac{I_o \cdot t_q}{U_a}$

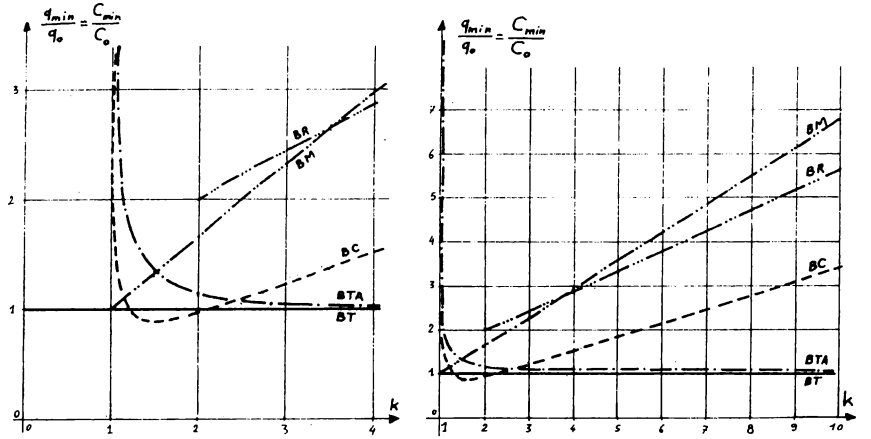


Figure B.III.68

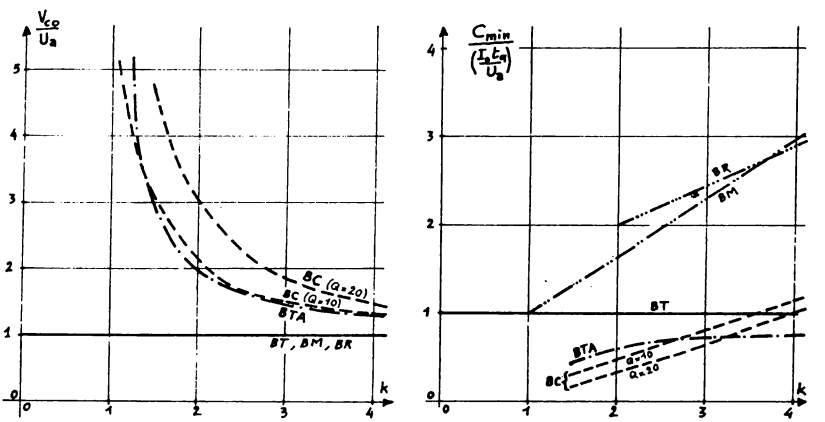


Figure B.III.69

BC $\quad \dfrac{V_{co}}{U_a} = f(k, Q)$ (abaques) $\qquad C_{min} = \dfrac{k}{2 \cdot \arccos\left(\dfrac{1}{k}\right)} \cdot \left(\dfrac{U_a}{V_{co}}\right) \cdot \dfrac{I_o \cdot t_q}{U_a}$

BM $\quad V_{co} = U_a \qquad C_{min} = \dfrac{\sqrt{k^2 - 1}}{\arctan \sqrt{k^2 - 1}} \cdot \dfrac{I_o \cdot t_q}{U_a}$

BR $\quad V_{co} = U_a \qquad C_{min} = \dfrac{\dfrac{\sqrt{k^2 - 4}}{2}}{\arctan \dfrac{\sqrt{k^2 - 4}}{2} - \arcsin \dfrac{\sqrt{k^2 - 4}}{2k}} \cdot \dfrac{I_o \cdot t_q}{U_a}$

Les courbes de la figure **B.III.69** montrent l'évolution de V_{co} et de $\left(\dfrac{C_{min}}{\dfrac{I_o \cdot t_q}{U_a}}\right)$ en fonction du rapport k pour les différents modes d'ouverture. Dans la plage des valeurs de k qui a été explorée ($0 \leqslant k \leqslant 4$) les procédés BT, BM et BR nécessitent de plus grandes valeurs de la capacité de commutation que BTA et BC mais ces dernières imposent au condensateur de très fortes tensions (plusieurs fois supérieures à U_a pour de faibles valeurs de k) ; en conclusion :

– les circuits BM et BR seront utilisés aux faibles valeurs de k, pour éviter de trop grandes valeurs de C ;

– BTA et BC seront mises en œuvre avec des valeurs de k supérieurs à 2 ; ces méthodes de blocage pourront employer des condensateurs de capacité inférieure à $\dfrac{I_o\, t_q}{U_a}$ (capacité de commutation pour BT) mais devant supporter 2 à 3 fois U_a ;

– *durée de commutation :* il est important de connaître la durée totale des phénomènes associés à l'ouverture d'un thyristor ; cette durée constitue la limite inférieure du temps de fonctionnement du composant à l'état ouvert (bloqué) et fixe donc la valeur maximale de la fréquence de travail du convertisseur. On peut résumer ainsi les expressions de ces durées dans les différents cas typiques analysés :

BT $\quad \Delta t_0 = \dfrac{2\, C U_a}{I_o}$

BTA $\quad \Delta t_0 = \dfrac{C U_a}{I_o}\left(1 + \sqrt{\dfrac{k+1}{k-1}} + \dfrac{1}{k-1}\left(\dfrac{\pi}{2} + \arcsin\left(\dfrac{1}{k}\right)\right)\right)$

BC $\quad \Delta t_0 = \sqrt{LC}\left(\pi - \arcsin\left(\dfrac{1}{k}\right) + \arctan\left(\dfrac{V_{co}}{k\,(V_{c_2} - U_a)}\right)\right)$

ou $\quad \Delta t_0 = \dfrac{C U_a}{I_o}\left(\dfrac{V_{co}}{U_a}\right) \cdot \dfrac{1}{k}\left(\pi - \arcsin\left(\dfrac{1}{k}\right) + \arctan\left(\dfrac{V_{co}}{k\,(V_{c_2} - U_a)}\right)\right)$

BM $\quad \Delta t_0 = \sqrt{LC}\,(\pi - 2\varphi) = \dfrac{C U_a}{I_o} \cdot \dfrac{2}{\sqrt{k^2 - 1}} \cdot \arctan \sqrt{k^2 - 1}$

BR $\quad \Delta t_0 = \dfrac{2\, C U_a}{I_o}\left(\dfrac{k-1}{k^2 - 4} \cdot \dfrac{U_a}{V} + \dfrac{1}{\sqrt{k^2 - 4}} \cdot \arctan \dfrac{\sqrt{k^2 - 4}}{2}\right)$

La figure **B.III.70** montre l'évolution de Δt_0 en fonction de k lorsque, par mesure de sûreté, on utilise un condensateur de commutation de capacité $2 \cdot C_{min}$; de plus, pour BC on a représenté les

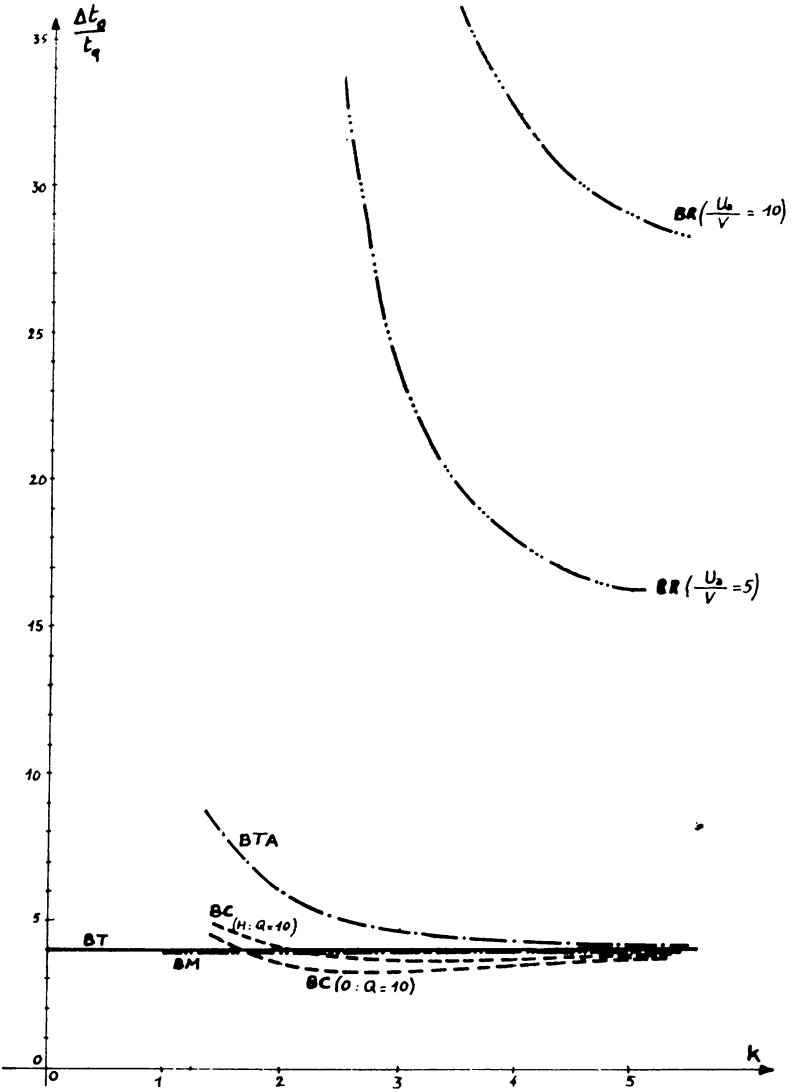


Figure B.III.70

courbes associées à un coefficient de qualité égal à 10 et pour les fonctionnements en onduleur (O) et en hacheur (H) ; on a construit $\Delta t_0 = f(k)$ lors de la mise en œuvre d'un procédé BR sans circuit de récupération et pour les valeurs 5 et 10 du rapport $\frac{U_a}{V}$ (où V est la chute totale de tension aux bornes des composants à semiconducteurs pendant la phase d'extinction des courants de blocage). L'analyse de ces courbes montre que :

– BT et BM provoquent une ouverture de durée totale : $\Delta t_0 = 4 \cdot t_q$ (pour $C = 2 \cdot C_{min}$) ;

– BC permet d'avoir des durées de commutation inférieures à $4 \cdot t_q$, mais nécessairement supérieures à $2 \cdot t_q$, durée du blocage forcé du thyristor lorsque $C = 2 \cdot C_{min}$) ; la durée totale diminue lorsque la valeur du coefficient de qualité Q augmente ;

– le procédé BR conduit à des durées de transition très importantes, ce qui limitera son emploi aux basses fréquences ; on pourra le mettre en œuvre aux fortes valeurs de k et aux faibles tensions d'alimentation (on peut augmenter la tension de sortie au moyen d'un transformateur élévateur) mais il sera souhaitable de l'assortir d'un dispositif de récupération de l'énergie de commutation qui réduira de façon significative la durée de chaque ouverture ;

– *influence de l'intensité du courant commuté sur la durée totale de l'ouverture.* Les éléments du circuit de blocage sont calculés à partir des contraintes matérielles (U_a et t_q), de l'intensité maximale I_o du courant à commuter et du rapport k choisi. On a établi précédemment l'expression de la durée de l'ouverture lors d'un fonctionnement à courant commuté nominal (intensité I_o au moment du blocage) mais il est intéressant d'étudier comment la durée de commutation varie en fonction de l'intensité I'_o du courant commuté lors d'un fonctionnement différent du régime nominal pour lequel le circuit de blocage a été calculé.

On montre que la durée d'ouverture $(\Delta t_0)'$ associée à un courant commuté d'intensité I'_o s'exprime :

BT $$(\Delta t_0)' = \frac{C}{I'_o}(U_a + V_{co}) = \frac{2C}{I'_o} \cdot U_a$$

BTA $$(\Delta t_0)' = \frac{CU_a}{I_o}\left(\frac{1}{k-1}\left(\frac{\pi}{2} + \arcsin\left(\frac{1}{k}\right)\right) + \frac{I_o}{I'_o}\left(1 + \sqrt{1 + \frac{2}{k-1}\left(\frac{I'_o}{I_o}\right)}\right)\right)$$

BC $$(\Delta t_0)' = \frac{CV_{co}}{kI_o}\left(\pi - \arcsin\left(\frac{1}{k'} \cdot \frac{V_{co}}{V'_{co}}\right) + \arctan\left(\frac{1}{k'} \cdot \frac{V_{co}}{V'_{c_2} - U_a}\right)\right) \quad \text{si} \quad V'_{c_2} \geqslant U_a$$

$$(\Delta t_0)' = \frac{CV_{co}}{kI_o}\left(\frac{3\pi}{2} - \arcsin\left(\frac{1}{k'} \cdot \frac{V_{co}}{V'_{co}}\right) + k' \cdot \frac{U_a - V'_{c_2}}{V_{co}}\right) \quad \text{si} \quad V'_{c_2} < U_a$$

où $k' = \frac{I_{cM}}{I'_o} = k \cdot \frac{I_o}{I'_o}$ et où V'_{c_2} et V'_{co} sont les valeurs absolues de $v_c(t)$ aux dates t_{02} et t_0, lorsque l'intensité du courant à ouvrir vaut I'_o au régime permanent ; ces deux dernières valeurs dépendent du coefficient de qualité Q et de k'.

BM $$(\Delta t_0)' = \frac{2CU_a}{I_o\sqrt{k^2-1}} \cdot \arctan\left(\frac{I_o}{I'_o}\sqrt{k^2-1}\right)$$

BR $$(\Delta t_0)' = \frac{2CU_a}{I_o\sqrt{k^2-4}} \cdot \arctan\left(\frac{I_o}{I'_o} \cdot \frac{\sqrt{k^2-4}}{2}\right) + \frac{U_a}{V \cdot (k^2-4)} \cdot \frac{I'_o}{I_o}\left(2\sqrt{1 + \frac{C}{2L}\left(\frac{U_a}{I'_o}\right)^2} - 1\right)$$

Si on calcule la valeur minimale de la capacité C_{min} du condensateur pour la valeur maximale I_o du courant à ouvrir, si on choisit $C = 2 \cdot C_{min}$ et la valeur de l'inductance L correspondant (en fonction de la valeur choisie du rapport k) il vient :

BT $$(\Delta t_0)' = \frac{I_o}{I'_o} \cdot (4 \cdot t_q) = \frac{I_o}{I'_o} \cdot \Delta t_0$$

BTA $$(\Delta t_0)' = \frac{2\,t_q}{\sqrt{k^2-1}}\left(\frac{\pi}{2} + \arcsin\left(\frac{1}{k'}\right) + (k-1)\,\frac{I_o}{I'_o}\left(1+\sqrt{1+\frac{2}{k-1}\left(\frac{I'_o}{I_o}\right)}\right)\right)$$

BC $$(\Delta t_0)' = \frac{t_q}{\arccos\frac{1}{k}}\left(\pi - \arcsin\left(\frac{V_{co}}{k' \cdot V'_{co}}\right) + \arctan\left(\frac{V_{co}}{k' \cdot (V'_{c_2} - U_a)}\right)\right) \quad \text{si} \quad V'_{c_2} \geqslant U_a$$

$$(\Delta t_0)' = \frac{t_q}{\arccos\frac{1}{k}}\left(\frac{3\,\pi}{2} - \arcsin\left(\frac{V_{co}}{k' \cdot V'_{co}}\right) + k' \cdot \frac{U_a - V'_{c_2}}{V_{co}}\right) \quad \text{si} \quad V'_{c_2} < U_a$$

BM $$(\Delta t_0)' = 4 \cdot t_q \cdot \frac{\arctan\left(\frac{I_o}{I'_o}\sqrt{k^2-1}\right)}{\arctan\left(\sqrt{k^2-1}\right)}$$

BR $$(\Delta t_0)' = \frac{2 \cdot t_q}{\arctan\frac{\sqrt{k^2-4}}{2} - \arcsin\frac{\sqrt{k^2-4}}{2\,k}}\left(\text{Arctan}\left(\frac{I_o}{I'_o} \cdot \frac{\sqrt{k^2-4}}{2}\right) + \frac{U_a\,I'_o}{V \cdot I_o} \cdot \frac{2 \cdot \sqrt{1+\frac{k^2-4}{4}\left(\frac{I_o}{I'_o}\right)^2} - 1}{\sqrt{k^2-4}}\right)$$

Les courbes de la figure **B.III.71** indiquent l'évolution du rapport $\frac{(\Delta t_0)'}{\Delta t_0}$ en fonction de $\frac{I'_o}{I_o}$; la durée $(\Delta t_0)'$ diminue lorsque I'_o augmente : on en déduit que la durée du blocage efficace du thyristor (durée du recouvrement) évolue de même, ce qui justifie le calcul de la capacité du condensateur de commutation pour la valeur maximale I_o de l'instensité du courant à ouvrir.

Ces courbes mettent de plus en évidence un avantage sensible des dispositifs BC, BM et BR sur les procédés BT et BTA : sur une large plage de variation de l'intensité I'_o du courant commuté la durée totale de l'ouverture est pratiquement constante et donc voisine de sa valeur minimale (obtenue pour I_o), ce qui permet de prévoir la fréquence maximale du fonctionnement du convertisseur en fonction de cette durée nominale de commutation.

Ces courbes confirment aussi que les convertisseurs utilisant BC, BM ou BR pourront travailler en régime permanent de surcharge ($I'_o > I_o$) sans diminution sensible du pouvoir de blocage alors que BT et BTA n'acceptent de surcharge que dans la mesure où la capacité C a été choisie supérieure à la valeur minimale C_{min} calculée pour ouvrir I_o.

REMARQUE. – La courbe construite pour le procédé BC a été établie pour une valeur du coefficient de qualité Q égale à 10.

– *dimension de la bobine de commutation ou de retournement de la charge du condensateur.* On a établi l'expression de l'inductance L de cette bobine en fonction de C, V_{co}, k et I_o ; on va en déduire, pour chaque type de blocage, son expression en fonction de U_a, I_o, t_q et k pour $C = 2 \cdot C_{min}$.

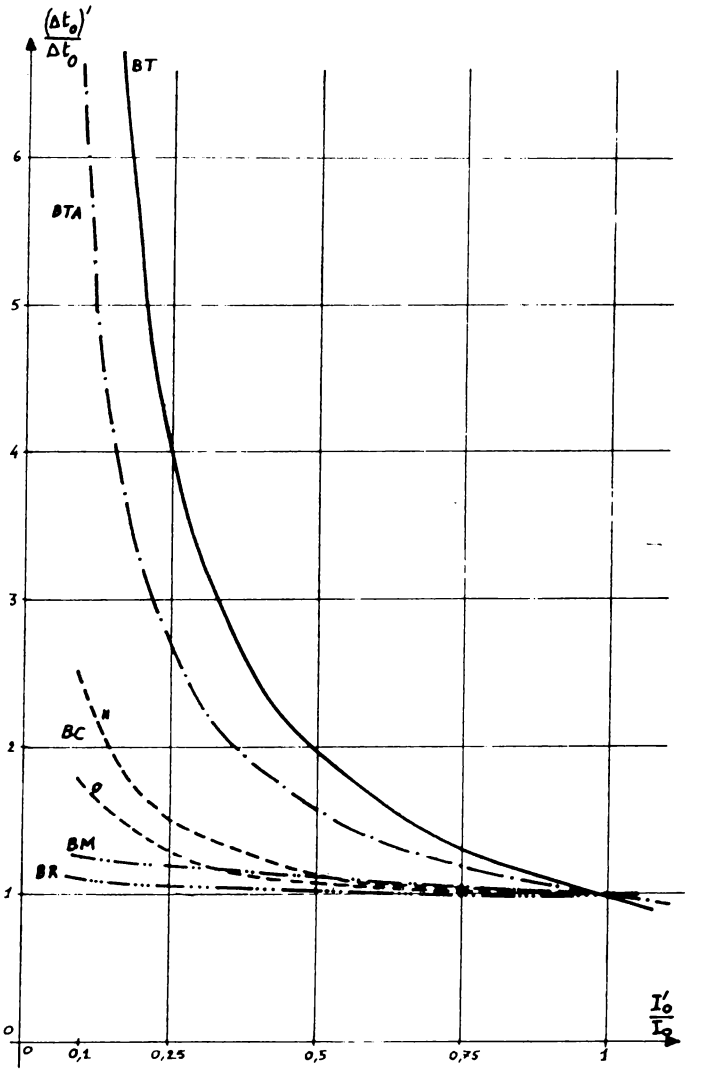


Figure B.III.71

BT $$L = C\left(\frac{V_{co}}{k\,I_o}\right)^2 = \frac{2}{k^2}\cdot\frac{U_a\,t_q}{I_o}$$

BTA $$L = C\left(\frac{V_{co}}{k\,I_o}\right)^2 = \frac{2}{(k-1)\sqrt{k^2-1}}\cdot\frac{U_a\,t_q}{I_o}$$

BC $$L = C\left(\frac{V_{co}}{k\,I_o}\right)^2 = \frac{1}{k\cdot\arccos\left(\frac{1}{k}\right)}\left(\frac{V_{co}}{U_a}\right)\cdot\frac{U_a\,t_q}{I_o}$$

BM $$L = \frac{C}{k^2-1}\left(\frac{V_{co}}{I_o}\right)^2 = \frac{2}{\sqrt{k^2-1}\cdot\arctan\sqrt{k^2-1}}\cdot\frac{U_a\,t_q}{I_o}$$

BR $$L = \frac{2\,C}{k^2-4}\left(\frac{U_a}{I_o}\right)^2 = \frac{2}{\sqrt{k^2-4}\left(\arctan\frac{\sqrt{k^2-4}}{2} - \arcsin\frac{\sqrt{k^2-4}}{2\,k}\right)}\cdot\frac{U_a\,t_q}{I_o}$$

La figure **B.III.72** représente l'évolution de L en fonction de k. Pour le procédé BC on a construit les courbes associées à un coefficient de qualité de valeur numérique 10 lors des utilisations en onduleur (O) et en hacheur (H).

La valeur de L ne devient inférieure à celle de $\frac{U_a\,t_q}{I_o}$ que pour un rapport k supérieur à 2 (le dispositif BR requiert une valeur de k supérieure à 4). BT et BTA nécessitent, toutes choses égales par ailleurs (U_a, I_o, t_q et k) une bobine d'inductance moindre que celle indispensable pour BC ou BM.

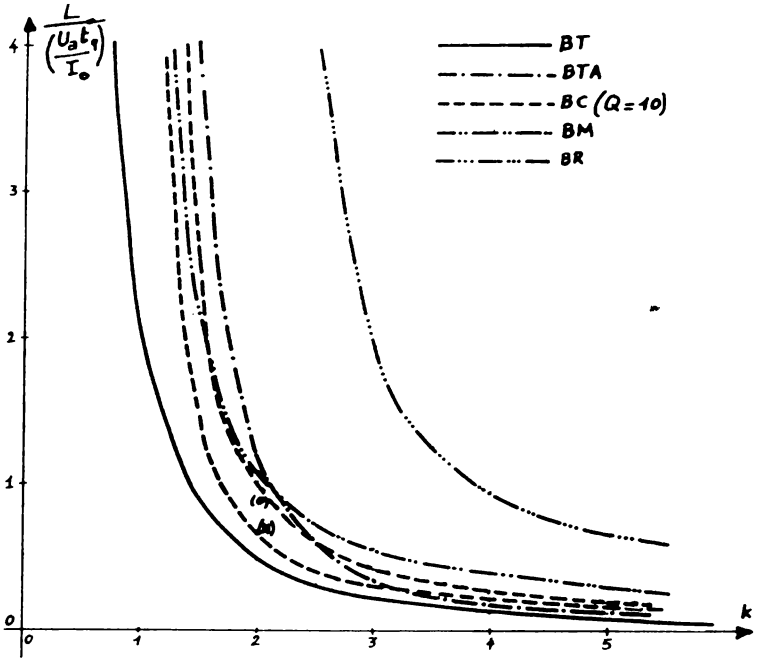


Figure B.III.72

La figure **B.III.73** permet un dimensionnement plus précis de la bobine de retournement en fonction du mode de blocage choisi et de la valeur du rapport k.

Une analyse comparative complète des dispositifs de blocage devrait faire intervenir d'autres éléments d'appréciation : nombre de composants du circuit, nombre de composants commandés, complexité des signaux de commande, protections (surveillance de la tension aux bornes du condensateur de commutation), conditions initiales de mise en route (charge préalable éventuelle du condensateur), etc.

En ne retenant que les critères considérés dans ce chapitre il est déjà possible d'établir un tableau récapitulatif simplifié (figure **B.III.74**) des avantages, des inconvénients et des meilleures conditions d'emploi de chacun des procédés rencontrés. Ce tableau pourra servir de point de départ au choix d'une technique de blocage.

Calcul des éléments d'un circuit d'ouverture forcée d'un thyristor

Les expressions permettant de calculer numériquement les caractéristiques des composants à mettre en œuvre ont été établies lors de l'étude des différents procédés de blocage ou de leurs applications ; on résumera ici l'ordre des opérations conduisant à une description complète du circuit :

– le cahier des charges du convertisseur à réaliser indique, entre autres choses, la valeur U_a de la tension continue, celle, I_o, de l'intensité maximale du courant à commuter et celle de la fréquence de travail ;

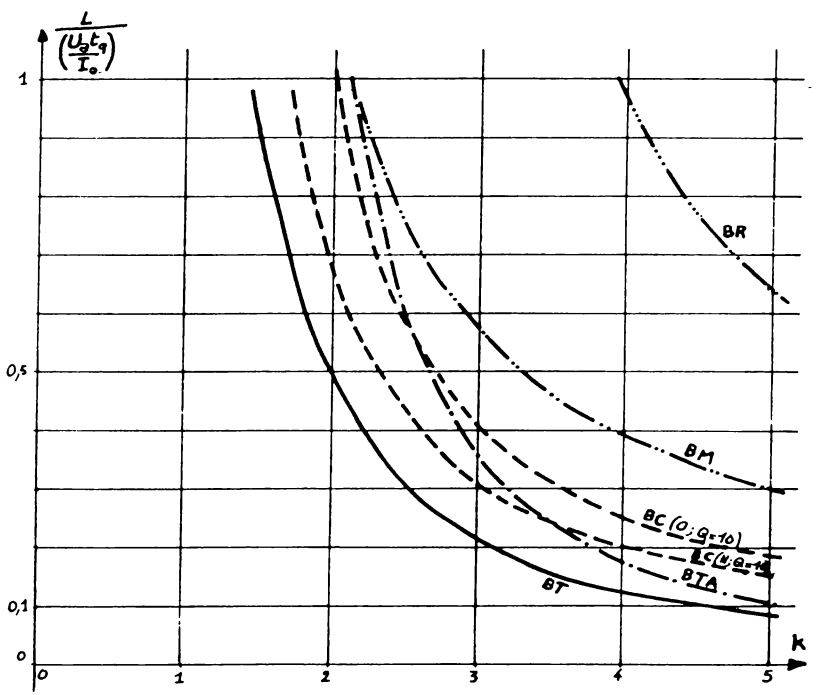


Figure B.III.73

– on choisit un mode de blocage (s'il n'est pas imposé) et un type de thyristor susceptibles de convenir ; d'où la valeur de la durée de recouvrement t_q d'un composant ;

– on fixe une valeur au coefficient k, rapport $\frac{I_{cM}}{I_o}$, fonction du type de blocage à réaliser, qui définit l'intensité maximale I_{cM} du courant qui circulera dans la maille de blocage (C, T_a, L, ...) ;

– on calcule la valeur de la tension initiale de charge du condensateur, V_{co}, en fonction de U_a, k, Q et du procédé d'ouverture ($V_{co} = U_a$ pour BT, BM et BR) ;

– on détermine la valeur minimale C_{min} de la capacité du condensateur de commutation, fonction de I_o, t_q, U_a, k et Q ; pour plus de sûreté on pourra décider d'utiliser un condensateur de capacité : $C = 2\,C_{min}$;

– la valeur de l'inductance L de la bobine de retournement de la charge électrique du condensateur se déduit de celles de C, U_a, I_o, k et Q ; on établit aussi éventuellement la résistance R de cette bobine de telle sorte que son coefficient de qualité Q ait la valeur choisie lors de l'estimation de V_{co} (pour BC seulement) ;

– on vérifie que la durée de la commutation à l'ouverture est compatible avec la fréquence de travail imposée.

Les tableaux des figures **B.III.75** et **B.III.76** rassemblent des éléments du calcul des dimensions des composants du circuit de blocage relatifs aux principales applications des procédés de commutation forcée rencontrés.

Procédé de blocage	Principaux inconvénients	Principaux avantages	Conditions optimales d'utilisation
BT	– surtension côté « courant », – durée de commutation importante aux faibles charges (relativement à la charge nominale) ;	– faible valeur de l'inductance L de la bobine de retournement ;	$2{,}5 \leqslant k$ $q_{min} = q_o$ $V_{co} = U_a$ $C_{min} = C_o$ $\Delta t_o = 4 \cdot t_q$ $L < 0{,}3 \cdot L_o$ } $C = 2\,C_{min}$ Travail à charge nominale
BTA	– surtension côté « courant », – forte tension inverse appliquée au thyristor à bloquer, – durée de commutation importante aux faibles charges ;	– faibles valeurs de la capacité C ;	$2 \leqslant k$ $q_o < q_{min} < 1{,}15 \cdot q_o$ $U_a < V_{co} < 2 \cdot U_a$ $0{,}5 \cdot C_o < C_{min} < C_o$ $4 \cdot t_q < \Delta t_o < 6 \cdot t_q$ $L < L_o$ } $C = 2\,C_{min}$ Travail à charge nominale
BC	– fortes valeurs de V_{co}, tension aux bornes du condensateur ;	– pas de surtension, – pas de tension inverse sur T_p, – faibles valeurs de la capacité, – durées de commutation plus courtes et indépendantes de I'_o ;	$2 \leqslant k \leqslant 4$ $q_o \leqslant q_{min} \leqslant 1{,}5 \cdot q_o$ $1{,}5 \cdot U_a \leqslant V_{co} \leqslant 3 \cdot U_a$ (Q = 20) $0{,}5 \cdot C_o \leqslant C_{min} \leqslant C_o$ $\Delta t_o < 4 \cdot t_q$ $0{,}3 \cdot L_o \leqslant L \leqslant L_o$ } $C = 2\,C_{min}$ Travail à charge variable
BM	– fortes valeurs de C et de L ;	– pas de surtension côté « courant », – durée de commutation indépendante de la charge ;	$2 \leqslant k \leqslant 4$ $1{,}6 \cdot q_o \leqslant q_{min} \leqslant 3 \cdot q_o$ $V_{co} = U_a$ $1{,}6 \cdot C_o \leqslant C_{min} \leqslant 3 \cdot C_o$ $\Delta t_o = 4 \cdot t_q$ $0{,}4 \cdot L_o \leqslant L \leqslant L_o$ } $C = 2\,C_{min}$ Travail à charge variable
BR	– fortes valeurs de C et de L, – trop forte consommation et trop grandes durées de commutation en l'absence de circuit de récupération	– pas de surtension côté « courant », – durée de commutation indépendante de la charge.	$3 \leqslant k \leqslant 5$ $2{,}5 \cdot q_o \leqslant q_{min} \leqslant 3{,}5 \cdot q_o$ $V_{co} = U_a$ $2{,}5 \cdot C_o \leqslant C_{min} \leqslant 3{,}5 \cdot C_o$ Δt_o dépend de $-\dfrac{U_a}{V}$ $0{,}6 \cdot L_o \leqslant L \leqslant 2 \cdot L_o$ ($C = 2\,C_{min}$) Travail à charge variable. Il est souhaitable d'utiliser un circuit de récupération.

Notation : $q_o = I_o\, t_q$, $C_o = \dfrac{I_o\, t_q}{U_a}$, $L_o = \dfrac{U_a\, t_q}{I_o}$

Figure B.III.74

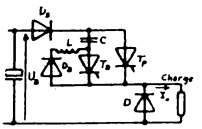
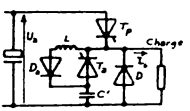
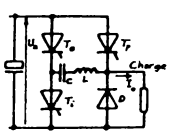
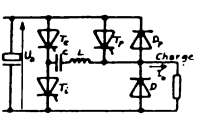
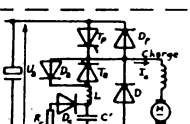
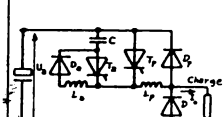
PRINCIPE DE BLOCAGE EXEMPLE D'APPLICATION	Valeur minimale de la capacité C du condensateur	$k = \frac{I_{cM}}{I_o}$	V_{co}	Pouvoir de blocage du thyristor	
				en direct	en inverse
BLOCAGE EN TENSION  Hacheur de Jones	$C_{min} = C_o = \frac{I_o\, t_q}{V_{co}}$	$\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$	$V_{co} = U_a$	U_a	U_a
 Hacheur	$C_{min} = \frac{V_{co}}{V_{co} - U_a} \cdot C_o$	$\frac{V_{co}}{2\, I_o}\sqrt{\frac{C}{L}}$	$V_{co} = 2 \cdot U_a$	U_a	U_a
BLOCAGE EN TENSION AMÉLIORÉ  Hacheur de Mac Murray	$C_{min} = \frac{k}{\sqrt{k^2 - 1}} \cdot C_o$	$\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$	$V_{co} = U_a + I_o\sqrt{\frac{L}{C}}$ $V_{co} = \frac{k}{k-1} \cdot U_a$ $V_{c_1} = \frac{k+1}{k-1} \cdot U_a$	U_a	$V_{co} = \frac{k U_a}{k-1}$
BLOCAGE EN COURANT  Hacheur	$C_{min} = \frac{k}{2 \cdot \arccos\frac{1}{k}} \cdot C_o$	$\frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$	$\frac{V_{co}}{U_a} = f(k \text{ et } Q)$ (voir abaques)	U_a	≈ 0
 Hacheur de traction	$C_{min} = \frac{V_{co}}{V_{co} - U_a} \cdot \frac{k \cdot C_o}{2 \cdot \arccos\frac{1}{k}}$	$\frac{V_{co} - U_a}{I_o}\sqrt{\frac{C}{L}}$	$V_{co} = 2 \cdot U_a$	U_a	≈ 0
BLOCAGE MIXTE  Hacheur	$C_{min} = \frac{\sqrt{k^2 - 1}}{\arctan\sqrt{k^2 - 1}} \cdot C_o$	$\sqrt{k^2 - 1} = \frac{V_{co}}{I_o}\sqrt{\frac{C}{L}}$	$V_{co} = U_a$	$\approx U_a$	V_{co}

Figure B.III.75

Calcul de l'inductance L	Durée totale de la commutation à l'ouverture Δt_0	A.N. lorsque $C = 2 \cdot C_{min}$ et $k = 5$
$L = C\left(\frac{V_{co}}{k\, I_o}\right)^2$	$\Delta t_0 = \frac{C\,(V_{co} + U_a)}{I_o} = \frac{2\,CU_a}{I_o}$	si $C = 2 \cdot C_{min} = 2 \cdot C_o = 2 \cdot \frac{I_o\, t_q}{U_a}$: $\Delta t_0 = 4 \cdot \frac{C_o\, U_a}{I_o} = 4 \cdot t_q$ si $k = 3$: $L = 0{,}22 \cdot \frac{U_a\, t_q}{I_o}$
$L = C\left(\frac{V_{co}}{2\, k\, I_o}\right)^2$	$\Delta t_0 = \frac{CV_{co}}{I_o} = \frac{2\,CU_a}{I_o}$	si $C = 2 \cdot C_{min} = 4 \cdot C_o = \frac{2\, I_o\, t_q}{U_a}$ $\Delta t_0 = 8 \cdot \frac{C_o\, U_a}{I_o} = 4 \cdot t_q$ si $k = 3$: $L = 0{,}22 \cdot \frac{U_a\, t_q}{I_o}$
$L = C\left(\frac{V_{co}}{k\, I_o}\right)^2$	$\Delta t_0 = \frac{C}{I_o}(U_a + V_{c_1}) + \sqrt{LC} \cdot \left(\frac{\pi}{2} + \arcsin\frac{1}{k}\right)$ $\Delta t_0 = \frac{CU_a}{I_o}\left(1 + \sqrt{\frac{k+1}{k-1}} + \frac{1}{k-1}\left(\frac{\pi}{2} + \arcsin\frac{1}{k}\right)\right)$	si $C = 2 \cdot C_{min} = \frac{2k}{\sqrt{k^2-1}} \cdot C_o = 2\sqrt{\frac{k-1}{k+1}} \cdot \frac{I_o\, t_q}{U_a}$ et si $k = 3$: $C = 2{,}12 \cdot C_o = 1{,}41 \cdot \frac{I_o\, t_q}{U_a}$ $\Delta t_0 = 7{,}14 \cdot \frac{C_o\, U_a}{I_o} = 4{,}76 \cdot t_q$ $L = 0{,}35\, \frac{U_a\, t_q}{I_o}$
$L = C\left(\frac{V_{co}}{k\, I_o}\right)^2$	$\Delta t_0 = \sqrt{LC}\left(\pi - \arcsin\frac{1}{k} + \arctan\frac{V_{co}}{k\,(V_{c_2} - U_a)}\right)$ $\Delta t_0 = \frac{CU_a}{I_o}\left(\frac{V_{co}}{U_a}\right) \cdot \frac{1}{k}\ \pi - \arcsin\frac{1}{k} + \arctan\frac{V_{co}/U_a}{k\left(\frac{V_{c_2}}{U_a} - 1\right)}$	si $C = 2 \cdot C_{min} = \frac{k}{\arccos\frac{1}{k}} \cdot C_o$ et si $k = 3$ et $Q = 20$ (alors $V_{co} = 1{,}37 \cdot U_a$, $V_{c_2} = 1{,}18\, U_a$) $C = 2{,}44 \cdot C_o = 1{,}78\, \frac{I_o\, t_q}{U_a}$ $\Delta t_0 = 1{,}82\, \frac{CU_a}{I_o} = 3{,}25 \cdot t_q$ $\quad L = 0{,}37\, \frac{U_a\, t_q}{I_o}$
$L = C\left(\frac{V_{co} - U_a}{k\, I_o}\right)^2$	$\Delta t_0 = \sqrt{LC}\left(\frac{3\pi}{2} - \arcsin\frac{1}{k}\right) + \frac{CV_{c_2}}{I_o}$ $\Delta t_0 = \frac{CU_a}{I_o} \cdot \frac{1}{k}\left(\frac{3\pi}{2} - \arcsin\frac{1}{k} + k - \sqrt{k^2-1}\right)$	si $C = 2 \cdot C_{min} = \frac{2k}{\frac{1}{\arccos\frac{1}{k}}} \cdot C_o$ et si $k = 3$: $C = 4{,}87 \cdot C_o = 2{,}44 \cdot \frac{I_o\, t_q}{U_a}$ $\Delta t_0 = 7{,}37 \cdot \frac{C_o\, U_a}{I_o} = 3{,}69 \cdot t_q$
$L = \frac{C}{k^2-1}\left(\frac{V_{co}}{I_o}\right)^2$	$\Delta t_0 = \sqrt{LC}\,(\pi - 2\varphi)$ $\Delta t_0 = \frac{CU_a}{I_o} \cdot \frac{2}{\sqrt{k^2-1}} \cdot \arctan\sqrt{k^2-1} = \frac{2\, C_o\, U_a}{I_o}$	si $C = 2 \cdot C_{min} = \frac{2\sqrt{k^2-1}}{\arctan\sqrt{k^2-1}} \cdot C_o$ et si $k = 3$: $C = 4{,}59 \cdot C_o \approx 4{,}59 \cdot \frac{I_o\, t_q}{U_a}$ $\Delta t_0 = 4 \cdot \frac{C_o\, U_a}{I_o} \approx 4 \cdot t_q$ $L = 0{,}57 \cdot \frac{U_a\, t_q}{I_o}$

Figure B.III.75

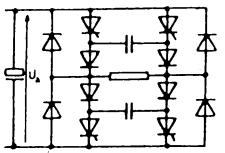
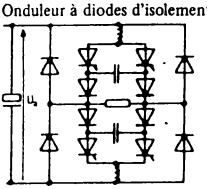
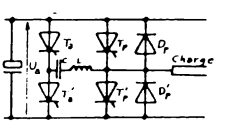
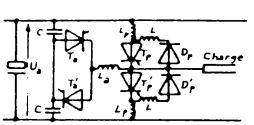
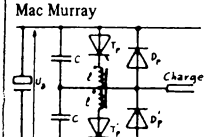
PRINCIPE DU BLOCAGE EXEMPLE D'APPLICATION	Valeur minimale de la capacité C du condensateur	$k = \frac{I_{cM}}{I_o}$	V_{cc}
BLOCAGE EN TENSION  Onduleur à diodes d'isolement	$C_{min} = C_o = \frac{I_o\, t_q}{V_{co}}$	$k = 1$	$V_{co} = U_a$
 Onduleur à diodes d'isolement	$C_{min} = C_o = \frac{I_o\, t_q}{V_{co}}$	$k = 1$	$V_{co} = U_a + I_o \sqrt{\frac{L}{C}}$
BLOCAGE EN COURANT  Onduleur (demi-pont) Mac Murray	$C_{min} = \frac{k}{2 \cdot \arccos \frac{1}{k}} \cdot C_o$	$k = \frac{V_{co}}{I_o} \sqrt{\frac{C}{L}}$	$\frac{V_{co}}{U_a} = f(k, Q)$ (voir abaques)
BLOCAGE MIXTE  Onduleur (demi-pont)	$C_{min} = \frac{1}{2 \cdot \arctan \sqrt{(2k)^2 - 1}} \cdot C_o$	$2k = \sqrt{\frac{L}{L'} + \frac{2C}{L'}\left(\frac{V_{co}}{I_o}\right)^2}$	$V_{co} = I_o \sqrt{\frac{L'}{2C}}$ où $L' = L + L_a + L_p$
BLOCAGE RÉCIPROQUE Mac Murray  Onduleur Bedford-Mac Murray	$C_{min} = \frac{\frac{\sqrt{k^2-4}}{2} \cdot C_o}{\arctan \frac{\sqrt{k^2-4}}{2} - \arcsin \frac{\sqrt{k^2-4}}{2k}}$	$k = \frac{2\, I_{cM}}{I_o}$ $k = 2 \sqrt{1 + \frac{C}{2L}\left(\frac{U_a}{I_o}\right)^2}$	$V_{co} = U_a$

Figure B.III.76

Pouvoir de blocage du thyristor		Calcul de l'inductance L	Durée totale de la commutation à l'ouverture : Δt_o	A.N. lorsque $C = 2 \cdot C_{min}$
direct	inverse			
U_a	U_a	0	$\Delta t_o = \frac{C}{I_o}(V_{co} + U_a) = \frac{2\,C U_a}{I_o}$	si $C = 2 \cdot C_{min} = 2 \cdot C_o = 2 \cdot \frac{I_o\, t_q}{U_a}$ $\Delta t_o = \frac{4\,C_o\,U_a}{I_o} = 4 \cdot t_q$
$U_a + I_o\sqrt{\frac{L}{C}}$	$U_a + I_o\sqrt{\frac{L}{C}}$		$\Delta t_o = \frac{C}{I_o}(V_{co} + U_a)\frac{\pi}{2}\sqrt{LC}$ $\Delta t_o = 2\,C\frac{U_a}{I_o} + \sqrt{LC}\left(1 + \frac{\pi}{2}\right)$	si $C = 2 \cdot C_{min}$ soit $C < \frac{2\,I_o\,t_q}{U_a}$ et $L = \left(\frac{2\,t_q}{\sqrt{C}} - \frac{\sqrt{C}}{I_o} \cdot U_a\right)^2$ alors : $\Delta t_o = 4 \cdot t_q + \left(\frac{\pi}{2} - 1\right)\sqrt{LC}$ ou $\Delta t_o = 5{,}14 \cdot t_q - \left(\frac{\pi}{2} - 1\right)\frac{CU_a}{I_o}$
U_a	0	$L = C\left(\frac{V_{co}}{k\,I_o}\right)^2$	$\Delta t_o = \sqrt{LC}\left(\pi - \arcsin\frac{1}{k} + \arctan\frac{\frac{V_{co}}{U_a}}{k\,\frac{V_{c_2}}{U_a} - 1}\right)$	si $C = 2 \cdot C_{min} = \frac{k}{\arccos\frac{1}{k}} \cdot C_o$ et si $k = 3$; $Q = 20$ (d'où $V_{co} = 1{,}86\,U_a$ et $V_{c_2} = 1{,}606 \cdot U_a$) : $C = 2{,}44 \cdot C_o = 1{,}31 \cdot \frac{I_o\,t_q}{U_a}$ $\Delta t_o = 2{,}93 \cdot t_q \quad L = 0{,}50 \cdot \frac{U_a\,t_q}{I_o}$
$\approx V_{co} = I_o\sqrt{\frac{L'}{2\,C}}$	$V_{c_1} = I_o\sqrt{\frac{L}{2\,C}}$	$L = \frac{((2k)^2 - 1)(L_a + L_p)}{2 - (2k)^2}$ $L' = \frac{L_a + L_p}{2 - (2k)^2}$	$\Delta t_o = \frac{2\,C}{I_o}(U_a - V_{c_1}) + 2\sqrt{2\,L'C} \cdot \arctan\sqrt{(2k)^2 - 1} + \sqrt{2\,C(L' - L)} \cdot \arcsin\sqrt{\frac{L' - L}{L'}}$ $\Delta t_o = \sqrt{2\,CL'}\left(\sqrt{2 - (2k)^2} \cdot \arcsin\sqrt{2 - (2k)^2} + 2 \cdot \arctan\sqrt{(2k)^2 - 1} - \sqrt{(2k)^2 - 1}\right) + \frac{2\,C}{I_o} \cdot U_a$	si $C = 2 \cdot C_{min} = \frac{1}{\arctan\sqrt{(2k)^2 - 1}} \cdot C_o$ et si $k = 0{,}6$: $C = 1{,}71 \cdot C_o = 5{,}83 \cdot \frac{t_q^2}{L'}$ $\Delta t_o = 3{,}9 \cdot t_q + 11{,}7 \cdot \frac{U_a}{I_o} \cdot \frac{t_q^2}{L'}$
U_a	U_a	$L = \frac{2\,C}{k^2 - 4}\left(\frac{U_a}{I_o}\right)^2$	$\Delta t_o = \frac{2\,CU_a}{I_o} \cdot \left(\frac{k - 1}{k^2 - 4} \cdot \frac{U_a}{V} + \frac{\arctan\frac{\sqrt{k^2 - 4}}{2}}{\sqrt{k^2 - 4}}\right)$	si $C = 2 \cdot C_{min}$ et si $k = 3$: $C = 4{,}87 \cdot C_o = 4{,}87 \cdot \frac{I_o\,t_q}{U_a}$ $\Delta t_o = \left(3{,}66 + 3{,}9 \cdot \frac{U_a}{V}\right) \cdot t_q$ $L = 1{,}95 \cdot \frac{U_a\,t_q}{I_o}$

Figure B.III.76

ANNEXE I

Circuit de commande synchronisé à déphasage (TCA 780, Siemens)

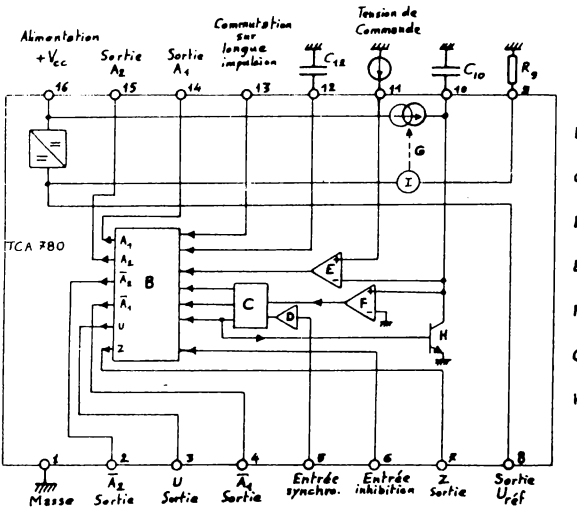


Figure B.III.1'

Un schéma synoptique du circuit intégré TCA 780 est donné ci-dessus.

Le principe de son fonctionnement est le suivant :

– les passages par zéro de la tension de synchronisation v_s, appliquée à la broche 5 au moyen d'une grande résistance R_5, sont détectés (D), mémorisés (C) et provoquent (H) la décharge du condensateur externe C_{10} connecté à la borne 10 ; la décharge est contrôlée par F ;

– le condensateur se charge ensuite à courant d'intensité constante réglée (G) par la valeur de la résistance externe R_9 ; lorsque le potentiel de la borne 10 excède celui de la borne 11 (à laquelle est appliquée la tension de commande) le comparateur E change d'état et le circuit B élabore les signaux de sortie. Le retard introduit par le dispositif entre le passage à zéro de v_5 et le changement d'état de E est donc proportionnel à la tension de commande V_{11} :

$$\Delta t_r = \frac{V_{11} \cdot R_9 \cdot C_{10}}{U_{réf}}$$

– les durées des signaux de sortie disponibles dépendent de l'état des entrées 12 et 13 ; trois cas se présentent, illustrés par les figures **B.III.2'** et **B.III.3'** :

– *cas ⓐ* : 12 et 13 sont mises à $+V_{cc}$ par R_{12} et R_{13} : les « impulsions » fournies par les sorties 14 et 15 ont une durée d'environ 30 μs,

– *cas ⓑ* : 13 est mise à V_{cc} par R_{13} mais 12 est connectée à la masse par un condensateur de capacité C_{12} : les impulsions délivrées en 14 et 15 sont de durée : $\Delta t_i = K \cdot C_{12}$,

– *cas ⓒ* : 13 est connectée à la masse : les créneaux de sortie ne s'achèvent que lors du passage à zéro suivant de v_s.

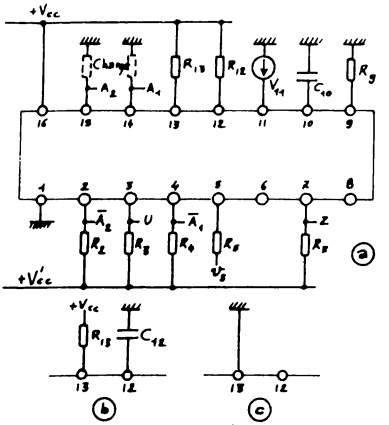


Figure B.III.2′

La forme des signaux de sortie est indiquée sur la figure **B.III.3′** dans les trois cas envisagés :

– les broches 15 (A_2) et 14 (A_1) délivrent des créneaux de tension retardés de Δt_r sur les passages à zéro en croissant (A_2) ou en décroissant (A_1) de v_s,

– les sorties 2 (A_2) et 4 (A_1) sont complémentaires de 15 et 14,

– les broches 3 (U) et 7 (Z) délivrent des signaux liés, pour v_3, aux débuts des simpulsions de sortie v_{15} et v_{14}, et, pour v_7, au complément de $v_{15} + v_{14}$.

Caractéristiques techniques du TCA 780 (Siemens) :

▲ V_{cc} doit être comprise entre + 8 V et + 18 V ;

▲ le CI génère une tension stabilisée : $U_{réf} = 3{,}1\ V \pm 10\%$.

Cette tension est sortie sur la borne 8 et l'on peut :

– relier par leurs bornes 8 différents C.I. de même alimentation pour qu'ils élaborent des retards identiques (pour des valeurs égales de C_{10}, R_9 et V_{11}) ;

– relier 8 à la masse par un condensateur pour filtrer les parasites de l'alimentation.

▲ la résistance R_5 doit être de l'ordre de 1,5 MΩ pour une tension de synchronisation sinusoïdale de valeur efficace 220 V ;

▲ la capacité du condensateur C_{10} doit être inférieure à 0,5 μF ;

▲ la résistance de R_9 doit être comprise entre 20 kΩ et 500 kΩ ;

▲ la tension continue de commande du retard, V_{11}, doit être comprise entre $-0{,}5$ V et $V_{cc} - 2$ volts ;

▲ R_{12} doit être de l'ordre de 220 kΩ, R_{13} de l'ordre de 56 kΩ ;

▲ le facteur K liant la durée d'un créneau de sortie à la capacité du condensateur C_{12} vaut :

$$K = 430.10^3\ s/F \quad (\text{ou } 430.10^{-3}\ s/\mu F = 430\ \mu s/nF)$$

▲ les sorties 4 (A_1), 2 (A_2), 3 (U) et 7 (Z) s'effectuent au moyen de portes à collecteur ouvert (figure **B.III.4′**.b) :

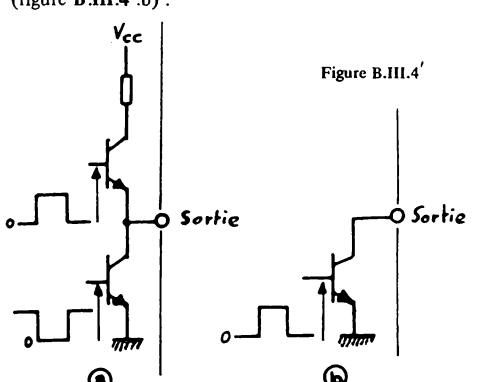


Figure B.III.4′

– à l'état haut, transistor ouvert, une telle sortie pourra supporter une tension V'_{cc} au plus égale à V_{cc} ;

– à l'état bas, transistor saturé, une telle sortie pourra accepter un courant d'intensité maximale 1 mA sous une tension de l'ordre de 2 volts.

▲ les sorties 14 (A_1) et 15 (A_2) sont réalisées par des montages émetteur-suiveur dont l'étage final est indiqué sur la figure **B.III.4′**.a (deux transistors en configuration totem-pôle) :

– ces sorties peuvent débiter un courant d'intensité maximale 50 mA ;

– à l'état haut la tension de sortie est de l'ordre de $V_{cc} - 2$ volts ;

– à l'état bas la tension de sortie est de l'ordre de 2 volts ;

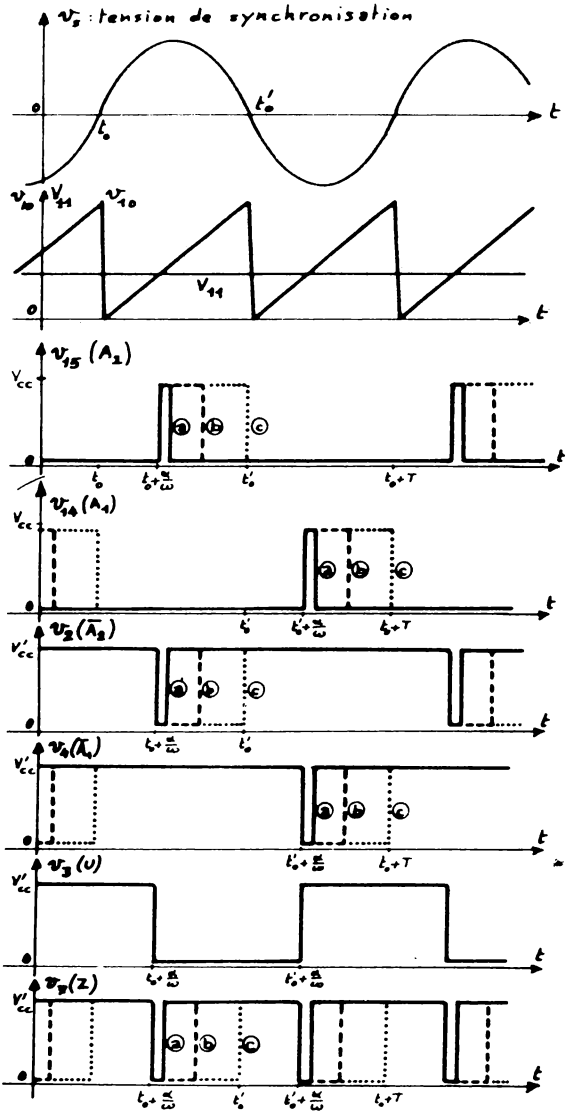


Figure B.III.3'

ANNEXE 2

Multivibrateur intégré ; le circuit intégré 555

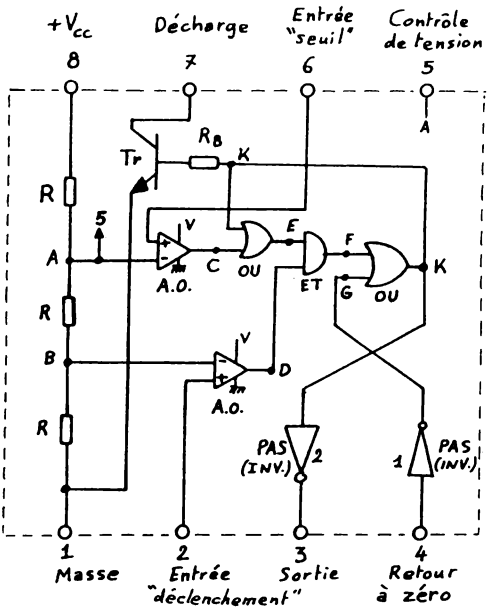


Figure B.III.5'

Le schéma fonctionnel logique de ce circuit est indiqué sur la figure **B.III.5'** ci-dessus. L'état de la sortie 3, complémentaire de la commande du transistor Tr, dépend des potentiels des entrées 2 (déclenchement), 6 (seuil), 4 (retour à zéro) ainsi que de l'état de fonctionnement antérieur du circuit.

L'analyse des états possibles de la sortie 3 (ou de Tr) fait apparaître deux sous-ensembles (en exprimant les d.d.p. par rapport au potentiel de la masse 1) :

– si $v_4 = 0$, alors $v_G = V$ (inverseur 1), de même $v_K = V$ (fonction OU) : Tr conduit est $v_3 = 0$ (inverseur 2) quelles que soient les tensions appliquées aux autres entrées 2 et 6 ;

– si $v_4 \neq 0$, alors l'état de la sortie dépend des autres entrées et on peut distinguer trois types de fonctionnement :

– état a : $v_2 < v_B = \frac{1}{3} \cdot V_{cc}$; alors $v_D = 0$, donc $v_F = 0$ (fonction ET) et $v_K = 0$ (car $v_G = 0$ si $v_4 \neq 0$) ; une tension d'entrée v_2 inférieure à $\frac{1}{3} \cdot V_{cc}$ provoque donc le blocage de Tr (et le passage à $V \approx V_{cc}$ de la tension de sortie v_3) quel que soit l'état de l'entrée 6 ;

– état b : $v_2 > v_B$ et $v_6 > v_A = \frac{2}{3} \cdot V_{cc}$; $v_2 > v_B$ implique $v_D = V$ tandis que $v_6 > v_A$ amène $v_C = V$, donc $v_E = V$ (fonction OU) ; puisque $v_D = v_E = V$ il vient $v_F = V$ (fonction ET) et

et $v_K = V$ (fonction OU), d'où $v_3 = 0$ (inverseur 2). Le passage de v_6 au-dessus de $\frac{2}{3} \cdot V_{cc}$ lorsque v_2 est supérieure à $\frac{1}{3} \cdot V_{cc}$ provoque donc la mise en conduction de Tr (et le retour à zéro de la sortie 3) ;

états c : $v_2 > v_B$ et $v_6 < v_A$; puisque $v_6 < v_A$ on a $v_C = 0$ et la tension v_E est l'image de v_K (fonction OU) ; comme $v_D = V$ (car $v_2 > v_B$), v_F est aussi l'image de v_E (fonction ET), ainsi que v_K (fonction OU avec $v_G = 0$ lorsque $v_4 \neq 0$) ; on voit donc que $v_K = v_F = v_E = v_K$: le circuit conserve l'état initial de v_K ; d'où deux états possibles suivant le fonctionnement antérieur du montage :

– si le circuit occupait précédemment un état a, c'est-à-dire si v_2 est passé d'une valeur inférieure à v_B à une valeur supérieure : alors $v_K = 0$ (transistor Tr bloqué) et $v_3 = V \approx V_{cc}$,

– si le circuit fonctionnait auparavant dans un état b, c'est-à-dire si v_6 est passé d'une valeur supérieure à v_A à une valeur inférieure : alors $v_K = V$ (Tr conducteur) et $v_3 = 0$.

Application : multivibrateur astable (générateur de train de créneaux).

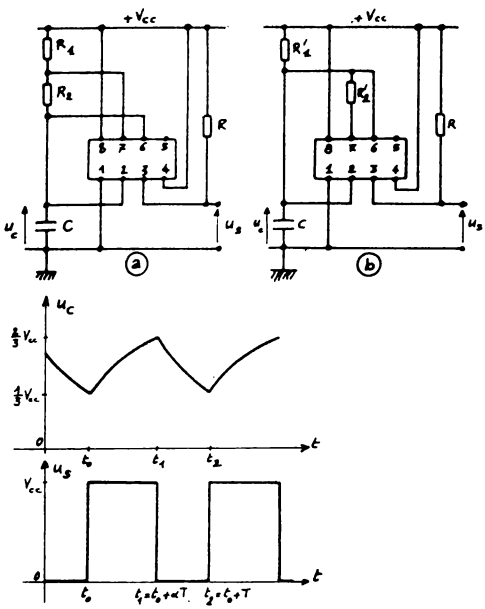


Figure B.III.6'

Les schémas de base de cette utilisation du circuit sont indiqués sur la figure ci-contre et le principe du fonctionnement est le suivant :

– un condensateur de capacité C se charge sous V_{cc} à travers $R_1 + R_2$ (ou R'_1) ;

– lorsque $u_c = v_6$ atteint la valeur $\frac{2}{3} \cdot V_{cc}$ le transistor interne Tr (disposé entre les bornes 7 et 1) décharge C à travers R_2 (ou R'_2) ;

– quand $u_c = v_2$ atteint la valeur $\frac{V_{cc}}{3}$, Tr se bloque et C recommence à se charger.

On peut calculer la période et le rapport cyclique α du signal de sortie $u_s = v_3$.

– cas du montage de la figure B.III.6'.a.

Le condensateur se charge de $u_c(t_0) = \frac{1}{3} \cdot V_{cc}$ à $u_c(t_1) = \frac{2}{3} \cdot V_{cc}$ entre les dates t_0 et t_1 ; $u_c(t)$ évolue alors comme l'expression :

$$u_c(t) = V_{cc} \cdot \left(1 - \frac{2}{3} \cdot \exp\left(-\frac{(t - t_0)}{(\tau)}\right)\right)$$

où : $\tau = (R_1 + R_2) \cdot C$.

D'où la durée de la charge : $t_1 - t_0 = (R_1 + R_2) \cdot C \cdot \text{Log}\, 2 = 0{,}69 \cdot (R_1 + R_2) \cdot C$

Entre les dates t_1 et t_2 le condensateur se décharge à travers R_2 suivant :

$$u_c(t) = u_c(t_1) \cdot \exp\ -\frac{(t - t_1)}{(R_2 C)}$$

D'où : $t_2 - t_1 = R_2 \cdot C \cdot \text{Log}\, 2 = 0{,}69 \cdot R_2 \cdot C$

La période de $u_s(t)$ s'exprime donc : $T = t_2 - t_0 = 0{,}69 \cdot (R_1 + 2R_2) \cdot C$. D'où la fréquence de travail :

$$f = \frac{1}{T} = \frac{1}{(R_1 + 2R_2) \cdot C \cdot \text{Log}\,2} \approx \frac{1{,}44}{(R_1 + 2R_2) \cdot C}$$

Le rapport cyclique est donné par :

$$\alpha = \frac{t_1 - t_0}{t_2 - t_0} = \frac{(R_1 + R_2) \cdot C}{(R_1 + 2R_2) \cdot C} = \frac{(R_1 + R_2)}{(R_1 + 2R_2)}$$

On en déduit que si : $R_2 \gg R_1$ on a : $f \approx \frac{1{,}44}{2R_2C}$ et $\alpha \approx 0{,}5$.

On peut alors régler la fréquence en agissant sur R_2 (potentiomètre) sans modifier le rapport cyclique de la tension de sortie.

– cas du montage de la figure **B.III.6'**.b. Les calculs sont un peu moins simples et donnent :

+ durée de la charge de C à travers R'_1 : $t_1 - t_0 = R'_1 \cdot C \cdot \text{Log}\,(2)$,

+ la décharge de C ne conduit à la commutation que si R'_2 est inférieure $\frac{R'_1}{2}$ pour que $u_c(t)$ puisse devenir inférieure à $\frac{V_{cc}}{3}$ et dure :

$$t_2 - t_1 = \frac{R'_1 \cdot R'_2}{R'_1 + R'_2} \cdot C \cdot \text{Log}\left(\frac{2R'_1 - R'_2}{R'_1 - 2R'_2}\right)$$

+ d'où la période du signal de sortie :

$$T = t_2 - t_0 = R'_1 \cdot C \cdot \left(\text{Log}\,(2) + \frac{R'_2}{R'_1 + R'_2} \cdot \text{Log}\left(\frac{2R'_1 - R'_2}{R'_1 - 2R'_2}\right)\right)$$

et son rapport cyclique :

$$\alpha = \frac{t_1 - t_0}{T} = \frac{\text{Log}\,(2)}{\frac{R'_2}{R'_1 + R'_2} \cdot \text{Log}\,\frac{2R'_1 - R'_2}{R'_1 - 2R'_2}}$$

REMARQUE. – Si on désire réaliser un dispositif monostable il suffit de déconnecter l'entrée 2 (si on veut $u_s = 0$ à l'état stable) ou l'entrée 6 (si on veut $u_s = V_{cc}$) : un signal arrivant sur l'entrée 2 (et inférieur à $\frac{1}{3} \cdot V_{cc}$) ou sur l'entrée 6 (et supérieur à $\frac{2}{3} \cdot V_{cc}$) provoquera le basculement : le retour à l'état de fonctionnement stable s'effectuera en une durée donnée, pour un montage similaire, par les expressions établies lors de l'étude du multivibrateur astable.

B.IV. COMMUTATION DES COMPOSANTS DÉRIVÉS DU THYRISTOR

1. Thyristor blocable ou thyristor à extinction par la gâchette

a. Principe du thyristor à extinction par la gâchette (GTO)

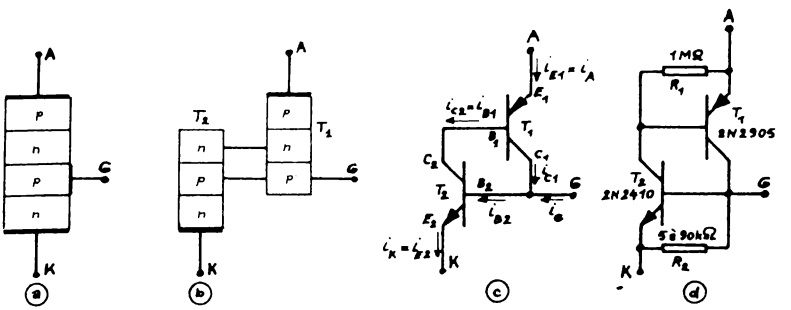


Figure B.IV.1

La constitution du thyristor, c'est-à-dire du composant *p-n-p-n* (figure **B.IV.1**.a) naturellement bloqué sous tension directe mais commandé à la fermeture par un courant de gâchette, implique aussi la possibilité (de principe) d'éteindre le courant direct par action sur la même gâchette.

En effet, la structure *p-n-p-n* du thyristor peut être aisément décomposée, comme l'indique la figure **B.IV.1**.b, en une « cascade » de deux transistors bipolaires : un composant PNP (T_1) et un composant NPN (T_2).

L'analyse de cette association de transistors, avec les conventions d'écriture portées sur la figure **B.IV.1**.c, montre que :

– le transistor T_1 impose :

$$i_{C_1} = i_{C01} + \alpha_1 \cdot i_{E_1}, \quad \text{ou} \quad i_{c_1} = \alpha_1 \cdot i_{e_1}$$

si on note i_{c_1} et i_{e_1} les variations Δi_{C_1} et Δi_{E_1} des intensités i_{C_1} et i_{E_1} ; i_{C01} est l'intensité du courant de fuite de T_1 et α_1 son rapport :

$$\alpha_1 = \frac{\Delta i_{C_1}}{\Delta i_{E_1}} = \frac{i_{c_1}}{i_{e_1}}$$

lié à l'amplification en courant :

$$\beta_1 = \frac{\Delta i_{C_1}}{\Delta i_{B_1}}$$

par : $\beta_1 = \dfrac{\alpha_1}{1-\alpha_1}$ ou $\alpha_1 = \dfrac{\beta_1}{1+\beta_1} < 1$

– le transistor T_2 conduit de même à :

$$i_{C_2} = i_{C02} + \alpha_2 \cdot i_{E_2} \quad (\text{ou } i_{c_2} = \alpha_2 \cdot i_{e_2})$$

– la loi des nœuds donne :

$$i_A = i_{E_1}, \quad i_{C_2} = i_{B_1}, \quad i_G = i_{B_2} - i_{C_1}, \quad i_K = i_{E_2} = i_A + i_G$$

On déduit de ces relations que l'intensité du courant direct d'anode est liée à i_G, $i_{C_{01}}$, $i_{C_{02}}$, α_1 et α_2 par :

$$i_A = \frac{i_{C_{01}} + i_{C_{02}} + \alpha_2 \cdot i_G}{1 - \alpha_1 - \alpha_2} = \frac{i_{C_0} + \alpha_2 \cdot i_G}{1 - (\alpha_1 + \alpha_2)} = I_{A_0} + \frac{\alpha_2}{1 - (\alpha_1 + \alpha_2)} \cdot i_G$$

où : $i_{C_0} = i_{C_{01}} + i_{C_{02}}$ et où I_{A_0} est l'intensité du courant total de fuite (au régime linéaire).

Cette expression justifie le comportement d'un thyristor. Elle permettrait aussi de prédéterminer les performances d'un thyristor didactique synthétisé à partir de deux transistors (figure **B.IV.1**.d) ; les résistors R_1 et R_2 servent à réduire l'amplification en courant des transistors discrets, de façon à obtenir des caractéristiques voisines de celles d'un thyristor monolithique.

On peut prévoir (ou mesurer, dans le cas d'un composant synthétique) pour chaque transistor : $\alpha = f(i_C)$, éventuellement en mesurant β et en calculant : $\alpha = \frac{\beta}{1+\beta}$

et : $i_{C_0} = f(v_{CE})$

On en déduit :

$\alpha_1 = f\left(\frac{i_{C_1}}{\alpha_1}\right)$ où $\frac{i_{C_1}}{\alpha_1} \approx i_A$ (figure **B.IV.2**.d)

$\alpha_2 = f\left(\frac{i_{C_2}}{\alpha_2}\right)$ où $\frac{i_{C_2}}{\alpha_2} \approx i_A + i_G$ (figure **B.IV.2**.c)

et : $i_{C_0} = i_{C_{01}} + i_{C_{02}} = f(v_{AK})$ (figure **B.IV.2**.b)

car : $|v_{CE_1}| \approx v_{CE_2} \approx v_{AK}$.

D'où pour plusieurs valeurs de l'intensité du courant i_G ($i_G = 0$, $i_G = i_{G_1} > 0$, $i_G = 2 \cdot i_{G_1}$ et $i_G = -i_{G_1} < 0$) les réseaux de courbes :

$\alpha_1 + \alpha_2 = f(i_A)$ (figure **B.IV.2**.e)

$1 - (\alpha_1 + \alpha_2) = f(i_A)$ (figure **B.IV.2**.f)

et : $i_{C_0} = (1 - \alpha_1 - \alpha_2) \cdot i_A - \alpha_2 \cdot i_G$ (second quadrant de **B.IV.3**)

A partir des courbes $i_{C_0} = f(i_A)$ et $i_{C_0} = f(v_{AK})$ on construit le réseau des caractéristiques :

$i_A = f(v_{AK})$ à $i_G = \text{Cte}$ (figure **B.IV.3**).

Ces caractéristiques montrent que :

– à courant de gâchette nul ou d'intensité négative le thyristor supporte à l'état bloqué la même tension directe que le transistor de plus faible tension d'avalanche (ici T_1 ; cf. figure **B.IV.2**.b) ; une tension directe plus élevée provoque un accroissement important de l'intensité du courant de fuite et l'enclenchement spontané du composant ;

– un courant direct de gâchette réduit ou même supprime tout pouvoir de blocage direct ;

– lorsque le thyristor est mis en conduction (par surtension directe ou au moyen d'un courant de gâchette approprié) l'intensité i_A n'est plus fixée par le composant (elle ne dépend pratiquement que de la d.d.p. appliquée à la branche en conduction et de l'impédance de cette branche) qui se comporte donc comme une diode connectée en direct ; l'expression $i_A = \frac{i_{C_0} + \alpha_2 \cdot i_G}{1 - (\alpha_2 + \alpha_1)}$ montre que la perte du

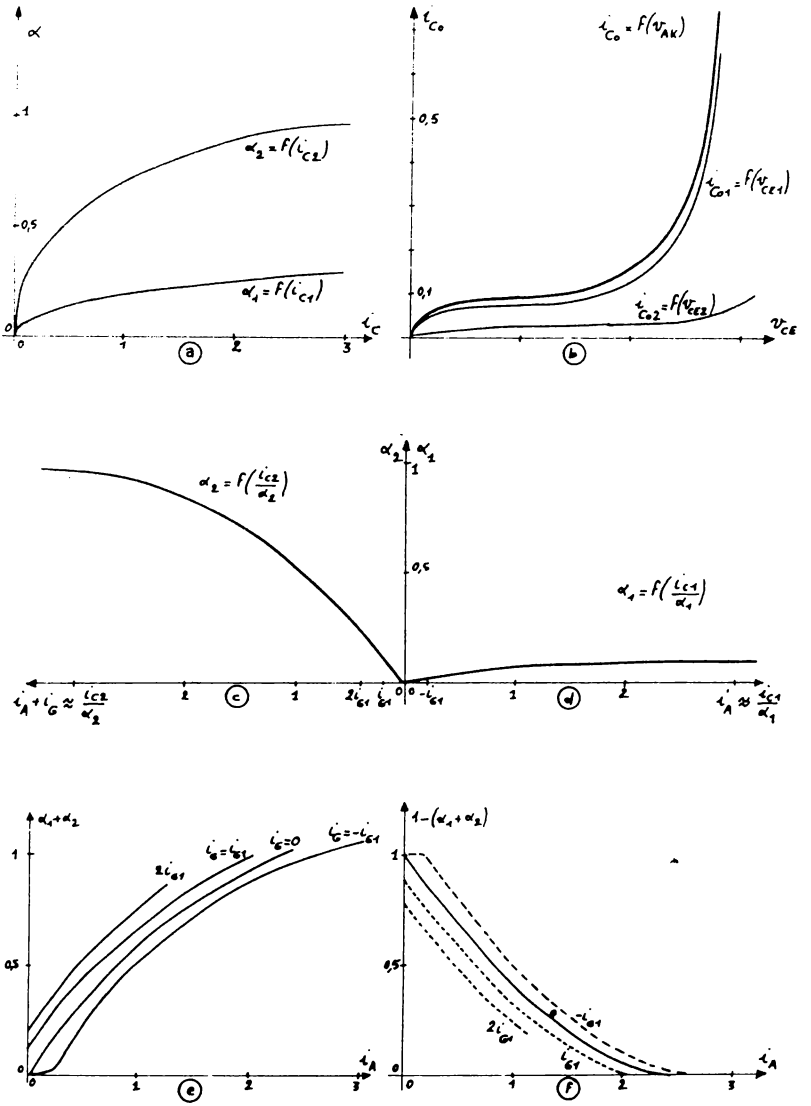

α
1
0,5
0
$\alpha_2 = f(i_{C2})$
$\alpha_1 = f(i_{C1})$
i_C
0
1
2
3
a
i_{Co}
0,5
0,1
$i_{Co} = f(v_{AK})$
$i_{Co1} = f(v_{CE1})$
$i_{Co2} = f(v_{CE2})$
v_{CE}
b
α_2
α_1
1
0,5
$\alpha_2 = f(\frac{i_{C2}}{\alpha_2})$
$\alpha_1 = f(\frac{i_{C1}}{\alpha_1})$
$i_A + i_G \approx \frac{i_{C2}}{\alpha_2}$
$2i_{G1}$
i_{G1}
0
$-i_{G1}$
$i_A \approx \frac{i_{C1}}{\alpha_1}$
c
d
$\alpha_1 + \alpha_2$
1
0,5
0
$i_G = i_{G1}$
$i_G = 0$
$i_G = -i_{G1}$
$2i_{G1}$
i_A
e
$1-(\alpha_1+\alpha_2)$
1
0,5
0
$-i_{G1}$
$2i_{G1}$
i_{G1}
i_A
f

Figure B.IV.2

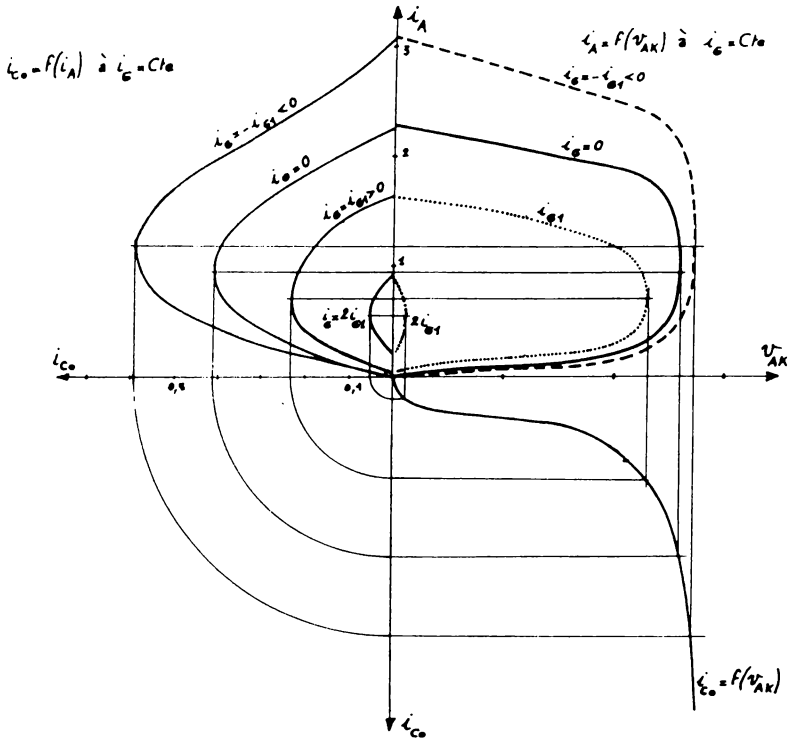


Figure B.IV.3

contrôle de la valeur de i_A (limitée alors seulement par les éléments extérieurs au composant) s'opère dès que :

$$1 - (\alpha_1 + \alpha_2) = 0 \quad \text{ou} \quad \beta_1 \cdot \beta_2 = 1$$

Le montage particulier des deux transistors et la saturation que provoque la conduction vont maintenir la somme $(\alpha_1 + \alpha_2)$ égale à l'unité tant que l'intensité du courant direct i_A est supérieure à une valeur caractéristique dite intensité du courant de maintien (I_H) ;

– un courant inverse de gâchette ($i_G = -i_{G_1} < 0$ dans le cas des figures **B.IV.2** et **B.IV.3**) a pour effet d'augmenter la valeur minimale de i_A qui permet la saturation, c'est-à-dire la valeur de i_A associée à :

$$\alpha_1 + \alpha_2 = 1$$

Il est donc possible, en principe, de bloquer un thyristor conducteur au moyen d'un courant inverse de gâchette. Pour parvenir sûrement à l'ouverture du composant il convient :

– de désaturer les transistors pour contrôler l'intensité du courant i_A, c'est-à-dire de rompre la condition : $\alpha_1 + \alpha_2 = 1$ (ou $\beta_1 \cdot \beta_2 = 1$) qui assure l'état conducteur ; alors, dès le retour des composants dans leur mode « linéaire » de fonctionnement, on a :

$$\Delta i_A = i_a = \frac{\alpha_2 \cdot i_G}{1 - (\alpha_1 + \alpha_2)} \quad ; \quad \text{d'où :} \quad i_A = I_A + \frac{\alpha_2 \cdot i_G}{1 - (\alpha_1 + \alpha_2)}$$

(où I_A est l'intensité du courant direct à bloquer) ;

– de réduire l'intensité du courant direct à une valeur voisine de celle du courant de fuite à l'état bloqué, c'est-à-dire de choisir l'intensité i_G du courant de commande de telle sorte que : $i_A \approx 0$, soit :

$$i_G \approx -\frac{1 - (\alpha_1 + \alpha_2)}{\alpha_2} \cdot I_A = -\frac{I_A}{V_Q}$$

si on note V_Q l'amplification en courant à l'ouverture (ou Gain de Courant à l'Ouverture, GCO) du composant, d'expression :

$$V_Q = \frac{I_A}{-i_G} = \frac{\alpha_2}{1 - (\alpha_1 + \alpha_2)}$$

– d'évacuer, grâce à ce courant inverse de gâchette, la charge électrique qui sature les jonctions du thyristor et le rend conducteur, de façon à permettre la reconstitution de la barrière de potentiel qui assure le blocage « naturel » en direct du composant.

Qualitativement, le processus du blocage forcé est bien montré par le schéma de la figure **B.IV.1**.c : un courant de commande inverse suffisant bloque le transistor T_2, qui lui-même ouvre T_1.

En pratique, un thyristor sera construit pour être « éteint » par un courant inverse de gâchette lorsque :

– son amplification en courant à l'ouverture V_Q est suffisamment grande (typiquement de 1 à 5 pour les composants disponibles) pour que la génération du courant de commande soit plus économique que l'emploi d'un processus « classique » de blocage pour thyristor conventionnel (§ **B.III.3**) ; l'expression de V_Q montre que l'obtention d'un grand GCO impose :

$$\alpha_2 \approx 1 \ (\beta_2 \gg 1) \quad \text{et} \quad \alpha_1 \ll 1 \ (\beta_1 \ll 1)$$

L'expression de V_Q :

$$V_Q = \frac{\alpha_2}{1 - (\alpha_1 + \alpha_2)} = \frac{\beta_2 \ (1 + \beta_1)}{1 - \beta_1 \cdot \beta_2} \approx \frac{\beta_2}{1 - \beta_1 \cdot \beta_2} = \frac{1}{\frac{1}{\beta_2} - \beta_1}$$

(car $\beta_1 \ll 1$) montre que sa valeur diminue lorsque celle de β_2 décroît, ce qui explique qu'au blocage (c'est-à-dire au sortir de l'état saturé où l'amplification β_2 prend une valeur faible) le courant inverse de commande nécessaire soit aussi important, surtout par comparaison au courant de commande d'amorçage : à la fermeture l'amplification V_Q est beaucoup plus grande et il suffit d'amener l'intensité du courant direct i_A à une valeur supérieure à I_L, intensité du courant d'accrochage ;

– l'électrode de gâchette et les connexions correspondantes sont prévues pour des courants de l'ordre de grandeur du courant direct normal d'anode (pendant des durées courtes devant la période du fonctionnement) ;

– l'électrode de gâchette et celle de cathode sont suffisamment entrelacées pour que le courant inverse de commande provoque l'extinction du courant direct dans la plus grande partie possible de la jonction à bloquer.

Le thyristor blocable est généralement représenté par l'un des symboles de la figure **B.IV.4**.

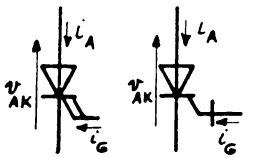


Figure B.IV.4

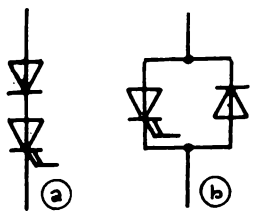


Figure B.IV.5

L'obtention de bonnes performances en direct (tenue en tension à l'état bloqué, amorçage, extinction, courtes durées typiques de commutation) conduit à réaliser des composants dont le comportement sous tension inverse n'est pas parfaitement défini : ni ouvert (important courant de fuite) ni passant (importante chute de tension), donc très dissipatif et dangereux pour le thyristor. Cela n'a pas d'importance dans les cas où le convertisseur projeté n'amène pas les interrupteurs à travailler sous tension ou à courant inverse (hacheurs). Rien n'interdit *a priori* la construction de thyristors blocables ayant un comportement précis en inverse mais il est toujours possible de réaliser les fonctions désirées en inverse, ouvert (figure **B.IV.5**.a) ou fermé (figure **B.IV.5**.b), au moyen de diodes supplémentaires.

b. Amorçage du thyristor blocable

Il s'opère comme celui d'un thyristor conventionnel. Un courant de commande d'intensité maximale I_{GM}, plusieurs fois (4 à 8 fois, par exemple) l'intensité I_{GT} du courant minimal d'amorçage indiquée par le constructeur, étant envoyé dans la jonction gâchette-cathode du thyristor bloqué sous tension directe U, la d.d.p. v_{AK} aux bornes du composant décroît après un temps de retard t_{dg} et passe de 90 % de U à 10 % de U en une durée t_{rg}.

Le temps de retard à la fermeture t_{dg} dépend de la valeur de I_{GM}, de la durée t_a de l'établissement de $i_G(t)$ et de la nature de la charge.

Dans le cas de la mise en conduction sur récepteur inductif et à courant initial nul (figure **B.IV.6**.a) la vitesse d'établissement du courant direct est essentiellement fixée par les valeurs de U et de L : $\frac{di_A}{dt} \approx \frac{U}{L}$. L'énergie dissipée dans le thyristor au cours d'une fermeture s'exprime (cf. § **B.III.1**.b.α) :

$$W_T(F) \approx \frac{1}{6} \cdot U \cdot \frac{di_A}{dt} \cdot (t_{rg})^2$$

D'où la valeur moyenne du supplément de puissance perdue à la fermeture (à la fréquence de travail f) :

$$P_T(F) = f \cdot W_T(F) \approx \frac{1}{6} \cdot f \cdot U \cdot \frac{di_A}{dt} \cdot (t_{rg})^2$$

Si la fermeture du thyristor s'effectue alors que le récepteur est en régime ininterrompu de conduction (figure **B.IV.6**.b) la vitesse de montée du courant direct n'est limitée que par les performances des composants (diode de roue libre D, thyristor) et par l'inductance éventuelle du câble L_c. Le composant Thb doit pratiquement supporter la tension directe U tant que le courant d'intensité i_D ($i_D = I - i_A$) n'est pas éteint puis, tandis que v_{AK} diminue, accepter une surintensité (par rapport au courant final d'intensité $i_A = I$) d'amplitude : $\Delta i_A = I_{RM}$ où I_{RM} est l'intensité maximale du courant inverse de recouvrement de la diode D, liée à la charge électrique à évacuer Q_{RR} et à la vitesse de montée de i_A par (cf. § **B.II.3**.b.α) :

$$I_{RM} = \sqrt{2 \cdot Q_{RR} \cdot \frac{di_A}{dt}}$$

On montre aussi (§ **B.II.3**.b.α) que l'énergie dissipée à chaque fermeture dans le composant s'exprime approximativement :

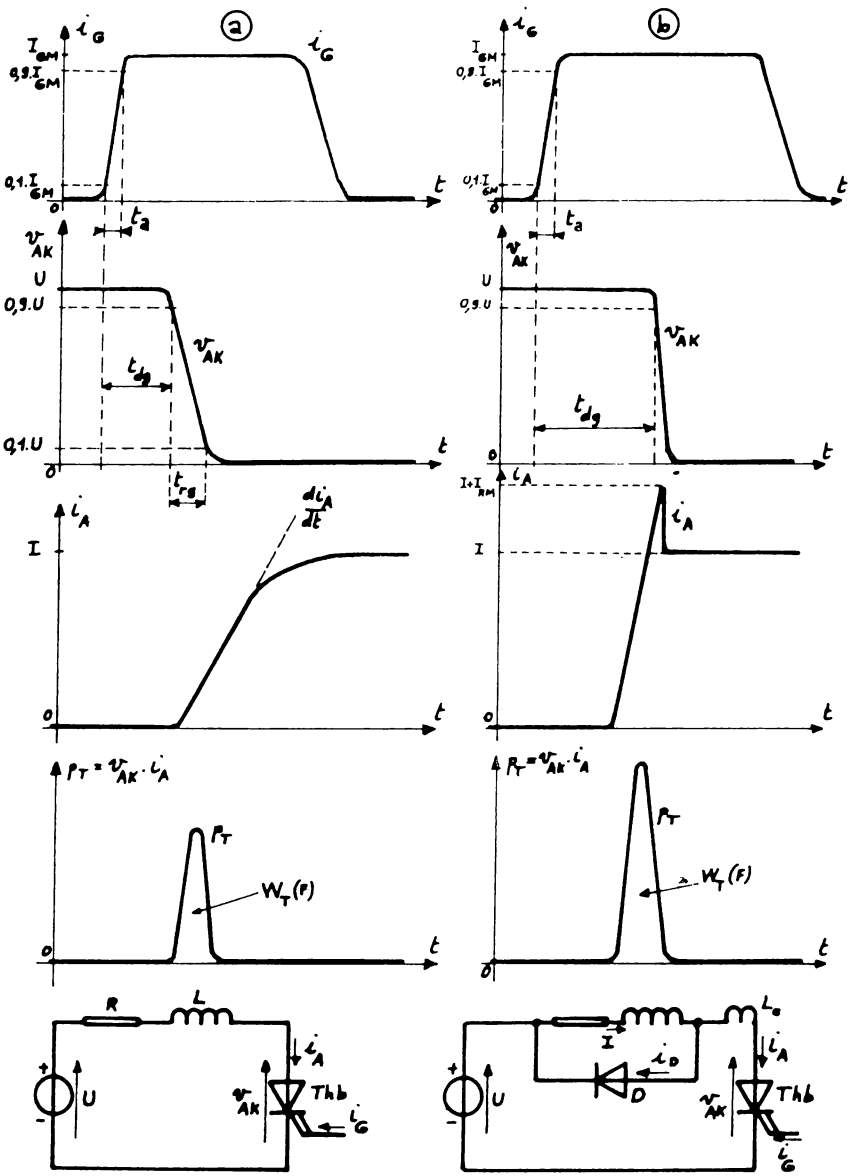

a
b
i_G
I_{GM}
0,9.I_{GM}
0,1.I_{GM}
0
t
t_a
v_{AK}
U
0,9.U
0,1.U
t_{dg}
t_{rg}
i_A
I
$\frac{di_A}{dt}$
$I+I_{RM}$
I_{RM}
$p_T = v_{AK} \cdot i_A$
P_T
$W_T(P)$
$W_T(F)$
R
L
L_a
U
Thb
D
i_D
i_G

Figure B.IV.6

$$W_T(F) \approx U \cdot \left(\frac{1}{2} \cdot \frac{I^2}{\frac{di_A}{dt}} + I \cdot \sqrt{\frac{2 \cdot Q_{RR}}{\frac{di_A}{dt}}} + Q_{RR} \right)$$

D'où, à la fréquence d'amorçage f, la puissance moyenne perdue à la fermeture :

$$P_T(F) = f \cdot W_T(F)$$

Le constructeur indique une vitesse maximale d'établissement du courant direct, $\left(\frac{di}{dt}\right)_{cr}$, au-delà de laquelle la portion de jonction conductrice ne s'étend pas suffisamment rapidement pour que la dissipation d'énergie soit sans danger pour le composant. Si l'inductance L_c du câblage ne suffit pas à limiter convenablement l'évolution de l'intensité i_A à l'amorçage il convient de connecter en série une bobine d'inductance L_T telle que :

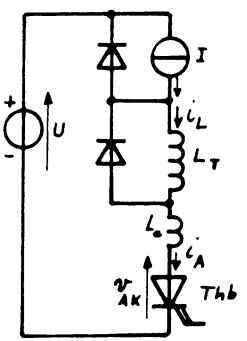


Figure B.IV.7

$$\frac{U}{L_T + L_c} < \left(\frac{di}{dt}\right)_{cr}$$

soit : $$L_T > \frac{U}{\left(\frac{di}{dt}\right)_{cr}} - L_c$$

Un dispositif d'extinction du courant de la bobine de commutation devra réaliser : $i_L = 0$ avant chaque fermeture de Thb (une diode de roue libre suffira, aux fréquences basses ou moyennes).

Le constructeur indique aussi une vitesse maximale d'établissement de la tension directe à l'état bloqué, $\left(\frac{dv}{dt}\right)_{cr}$, au-delà de laquelle les courants de fuite capacitifs sont susceptibles de provoquer un enclenchement spontané et dangereux du composant.

Comme dans le cas des thyristors conventionnels on limitera la vitesse $\left(\frac{dv_{AK}}{dt}\right)$ à une valeur inférieure à $\left(\frac{dv}{dt}\right)_{cr}$ au moyen d'un circuit R-C (cf. § **B.III.1**.d.α ; voir aussi § **B.IV.1**.d).

Le courant de commande n'est pas nécessaire pendant toute la phase de conduction du thyristor (à moins que l'intensité i_A du courant direct ait spontanément l'occasion de devenir inférieure à l'intensité I_H du courant de maintien) ; on peut le supprimer dès que i_A est devenue supérieure à l'intensité I_L du courant d'accrochage. Toutefois, en conservant i_G égale à I_{GT} pendant toute la durée de la conduction de Thb on réduit la chute de tension v_{AK} aux bornes du composant et donc aussi ses pertes en conduction et son échauffement.

c. Ouverture d'un thyristor blocable

L'extinction spontanée (c'est-à-dire réalisée par des éléments extérieurs au composant) du courant direct d'anode pendant une durée supérieure au « temps de recouvrement » amène « naturellement » le thyristor à l'état bloqué.

L'originalité du thyristor blocable réside bien sûr dans sa propriété de s'ouvrir sur commande : un courant inverse de gâchette peut amener (voir principe exposé au § **B.IV.1**.a) à l'extinction forcée du courant direct.

La figure **B.IV.8** indique l'allure des formes d'ondes obtenues à l'ouverture forcée sur charge résistive (figure **B.IV.8**.a) ou sur charge inductive, cas le plus souvent rencontré et qui présente le plus d'inconvénients (figure **B.IV.8**.b).

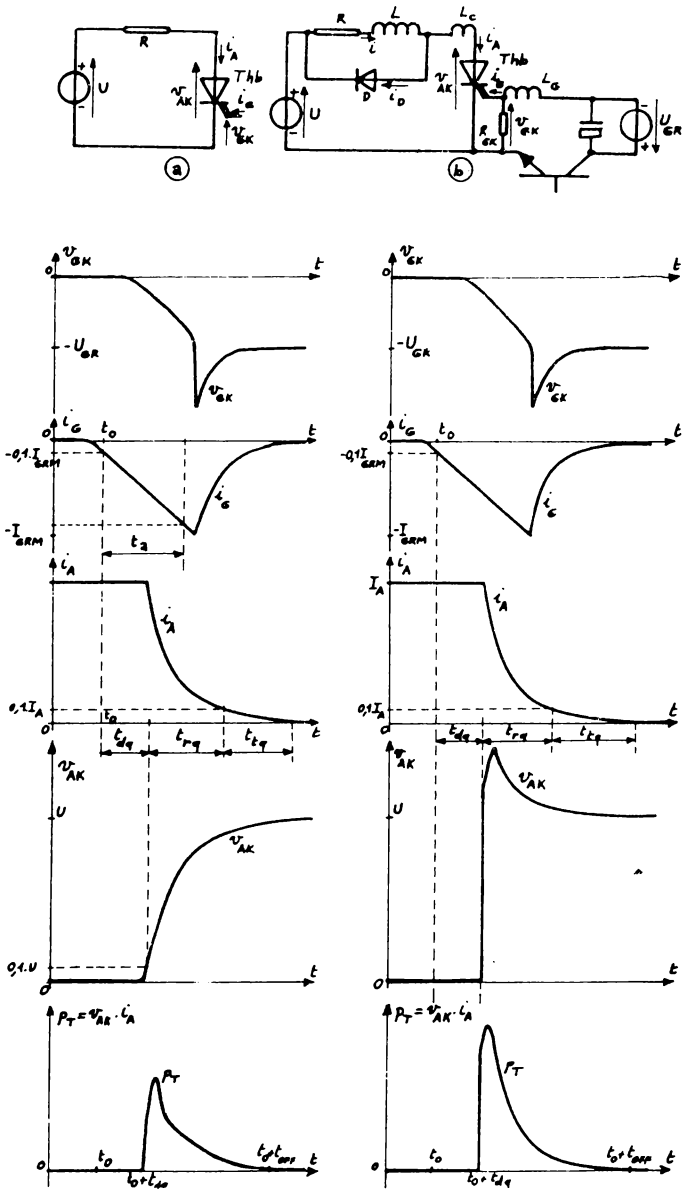

R
U
Thb
a
L
Lc
D
La
Rgk
Ugk
b
-Ugk
-0,1.Igrm
-Igrm
ta
0,1.IA
tdq
trq
tfq
0,1.U
PT = vAK . iA
to
to+tdq
to+tgr
td+tgr

Figure B.IV.8

Les grandeurs caractéristiques de l'ouverture commandée sont les suivantes :

- t_{dq}, durée du retard à l'extinction, c'est-à-dire retard du passage de v_{AK} à 10 % de U par rapport au passage de i_G à 10 % de $-I_{GRM}$; cette durée diminue si on augmente la valeur maximale I_{GRM} du courant inverse de commande et si on réduit la durée t_a de sa montée ;
- t_{rq}, durée de la décroissance de $i_A(t)$ jusqu'à 10 % de la valeur initiale I_A de l'intensité du courant direct ;
- I_{TQRM} (ou I_{TCRM}), intensité maximale du courant direct contrôlable à l'ouverture. Cette grandeur caractéristique fixe la valeur maximale de l'intensité I_A du courant direct commutable ; elle est en général associée à une valeur $\left(\frac{dv}{dt}\right)$ d'accroissement de la tension directe v_{AK} au blocage et à une valeur T_j de la température de jonction (voir figure **B.IV.9**) : l'intensité i_{AC} du courant d'anode commutable diminue lorsque $\left(\frac{dv_{AK}}{dt}\right)$ ou T_j augmentent ;

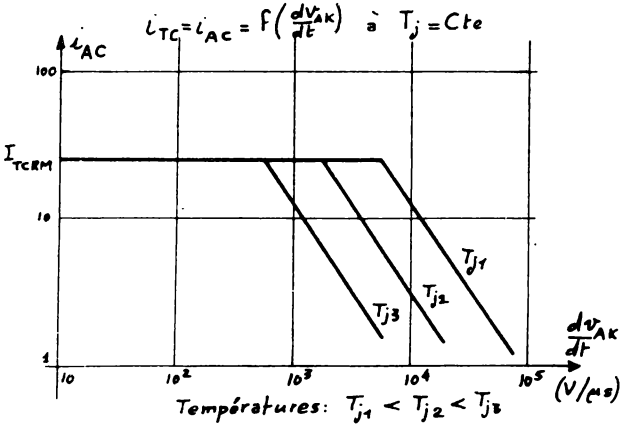


Figure B.IV.9

- V_Q, amplification en courant à l'ouverture ; elle fixe la valeur I_{GRM} de l'intensité du courant inverse de commande nécessaire pour ouvrir un courant direct d'intensité I_A : $I_{GRM} \geqslant \frac{I_A}{V_Q}$. Cette grandeur dépend de la constitution du composant et aussi de la vitesse $\left(\frac{dv_{AK}}{dt}\right)$ de la montée de la tension directe à l'ouverture : V_Q diminue lorsque $\left(\frac{dv_{AK}}{dt}\right)$ augmente,
- Q_{GQ}, charge d'extinction, charge électrique à évacuer par la gâchette pour obtenir un blocage irréversible ; elle se calcule par : $Q_{GQ} = \int_{t_0}^{t_0 + t_{OFF}} (-i_G) \cdot dt$ et permet de prévoir la capacité du condensateur de blocage ; la source de tension utilisée dans le système de commande n'étant pas en général capable de délivrer le courant de blocage (d'intensité maximale inverse I_{GRM}), un condensateur, utilisé en réservoir de charge, assure cette fonction (il doit être peu inductif pour avoir une faible durée t_a et doit stocker plus de $10 \cdot Q_{GQ}$, sous U_{GR}, si on désire que la tension de commande ne diminue pas de plus de 10 % pendant le blocage).

On observe de plus :

– que l'ouverture d'un thyristor blocable est d'autant plus sûre (pour un courant à commuter donné, d'intensité I_A) que l'intensité I_{GRM} est plus élevée, que la durée t_a est plus courte, que la vitesse $\left(\frac{dv_{AK}}{dt}\right)$ est plus réduite et que l'intensité $i_G(t)$ revient plus lentement vers zéro à la fin de la commande d'ouverture ;

– que l'extinction du courant direct d'intensité $i_A(t)$ s'effectue d'abord à vitesse importante puis, aux faibles valeurs de $i_A(t)$, s'achève plus lentement. Ce phénomène provient du fait que l'électrode de gâchette ne contrôle pas la totalité de la charge stockée dans le cristal du composant à l'état passant ; une partie de cette charge, dite charge résiduelle, ne peut se résorber que par recombinaison avec les ions du réseau cristallin. On peut caractériser cette propriété au moyen d'une grandeur t_{tq} dite durée d'extinction résiduelle (figure **B.IV.8**) ;

– que l'énergie dissipée dans le composant au blocage :

$$W_T(O) = \int_{t_0}^{t_0 + t_{OFF}} v_{AK} \cdot i_A \cdot dt$$

principalement perdue entre les dates $t_0 + t_{dq}$ et $t_0 + t_{OFF}$ (où t_{OFF} est la durée totale de l'ouverture : $t_{OFF} = t_{dq} + t_{rq} + t_{tq}$) donne lieu à un supplément moyen de puissance perdue en commutation, à la fréquence de travail f : $P_T(O) = f \cdot W_T(O)$. La valeur de $P_T(O)$ peut être élevée (par rapport aux possibilités de dissipation du composant), ce qui se traduit pas un fort échauffement du cristal. Il faut ajouter qu'une portion non négligeable de l'énergie correspondante est dissipée, pendant la durée t_{tq}, dans la région réduite du semiconducteur ou s'achève l'extinction du courant direct ;

– que dans le cas d'ouverture sur récepteur inductif (figure **B.IV.8.b**) la mise en conduction de la diode de roue libre D et l'inductance éventuelle L_c du câblage amènent une croissance très rapide de la tension directe v_{AK} aux bornes du thyristor dès le début de la décroissance de $i_A(t)$:

$$v_{AK}(t_0 + t_{dq}) \approx U - L_c \cdot \frac{di_A}{dt} > U \qquad \left(\text{car } \frac{di_A}{dt} < 0\right)$$

Il conviendrait de plus, pour évaluer la surtension maximale à l'ouverture de Thb, de tenir compte de la surtension nécessaire à la fermeture de D (cf. § **B.II.2.a**). Cette augmentation rapide et importante de v_{AK} provoque un accroissemenr très sensible des pertes d'énergie et, surtout, réduit considérablement le pouvoir de blocage de la commande.

Pour réduire l'échauffement du composant et assurer le blocage forcé il conviendra donc de limiter la vitesse de montée de la tension directe au moyen d'un circuit R-D-C (voir paragraphe « protection »).

Enfin, la détermination du circuit de commande du blocage doit prendre en compte plusieurs éléments :

– il faut évacuer une charge Q_{GQ} par la gâchette en une durée voisine de t_{dq} ; d'où la nécessité d'un condensateur tampon de capacité :

$$C \gg \frac{Q_{GQ}}{U_{GR}} \quad \text{où :} \quad Q_{GQ} \leqslant I_{GRM} \cdot t_{dq} \approx \frac{I_A \cdot t_{dq}}{V_Q}$$

– il faut choisir une tension de commande inverse U_{GR} suffisamment grande pour assurer le courant inverse de blocage mais n'excédant pas la tension inverse admissible à l'entrée U_{RGM} ;

– la recherche d'un pouvoir de blocage optimal impose une courte durée t_a pour la montée du courant de commande inverse et un retour progressif de $i_G(t)$ vers zéro à la fin de l'ouverture (pour éviter un réamorçage spontané de Thb) ; l'inductance parasite L_G de la maille de commande, qui limite la vitesse d'établissement de $i_G(t)$:

$$\frac{U_{GR}}{L_G} \approx \frac{I_{GRM}}{t_a} = \frac{I_A}{V_Q \cdot t_a}$$

devra être inférieure à une valeur fixée par la durée maximale acceptable t_a :

$$I_G \leqslant \frac{V_Q \cdot t_a \cdot U_{GR}}{I_A}$$

On réduira la longueur des connexions de la maille d'entrée pour satisfaire cette condition, ce qui aura aussi pour conséquence de réduire la surtention accompagnant l'extinction de $i_G(t)$, surtension qui ne devra pas amener la jonction gâchette-cathode au régime d'avalanche inverse pendant une durée supérieure à un seuil fixé par la limite d'échauffement de cette jonction ;

– le maintien du composant à l'état bloqué sous tension de polarisation directe est amélioré :

– si on applique une tension de commande inverse : $v_{GK} = -U_{GR}$,

– si on supprime la commande inverse tout en plaçant entre gâchette et cathode un résistor de résistance R_{GK} suffisante pour limiter l'intensité des courants capacitifs (dus aux variations rapides de v_{AK}) et interdire un amorçage spontané du composant.

> **REMARQUE.** – Le thyristor blocable se comporte à l'amorçage comme un thyristor conventionnel mais la description de son ouverture commandée (et plus particulièrement les dernières propriétés énoncées) montre qu'il est alors plutôt comparable à un transistor bipolaire.

d. Protection d'un thyristor blocable

L'environnement du thyristor doit assurer sa sécurité en fonctionnement, c'est-à-dire :

– à l'état bloqué éviter que la tension directe appliquée n'excède le maximum acceptable de façon répétitive, V_{DRM}, au-delà duquel un amorçage spontané, et souvent destructeur, risquerait de se produire :

– pendant la mise en conduction limiter la vitesse d'accroissement de l'intensité du courant direct (et réduire en même temps la tension directe appliquée pendant la montée du courant) ;

– à l'état passant interdire à l'intensité du courant d'anode de dépasser la valeur maximale admissible I_{TSM} ;

– pendant l'ouverture du composant, à commande inverse, limiter la vitesse d'accroissement de la tension directe et la surtension appliquée de façon à réaliser un blocage sûr. On peut alors associer au thyristor blocable, qui se comporte comme un transistor bipolaire, une aire de sécurité (SOA) à l'ouverture, portion du plan $v_{AK} - i_A$ où peut évoluer, sans danger pour le composant, le point figuratif de son fonctionnement pendant la commutation. L'aire de sécurité est d'autant plus grande, de même que l'intensité du courant d'anode contrôlable, que la vitesse de montée de v_{AK} est plus faible (cf. figure **B.IV.10**).

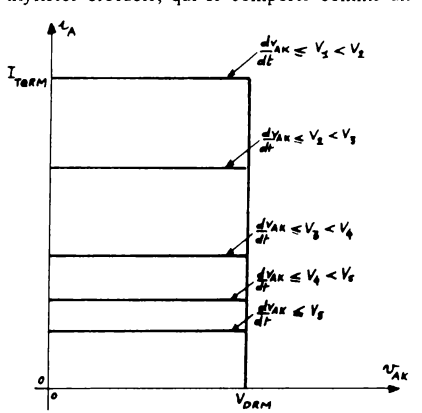


Figure B.IV.10

Des procédés passifs de protection peuvent être mis en œuvre :

– fusibles (contre les surintensités) ;

– écrêteurs (contre les surtensions).

– bobines (pour limiter la vitesse d'établissement de i_A).

La possibilité de commander l'ouverture offerte par ce composant peut amener à le protéger contre les surintensités au moyen d'une ouverture préventive : un capteur détecte le dépassement de courant et enclenche le processus d'ouverture ; il conviendra toutefois de tenir compte du retard inévitable avec

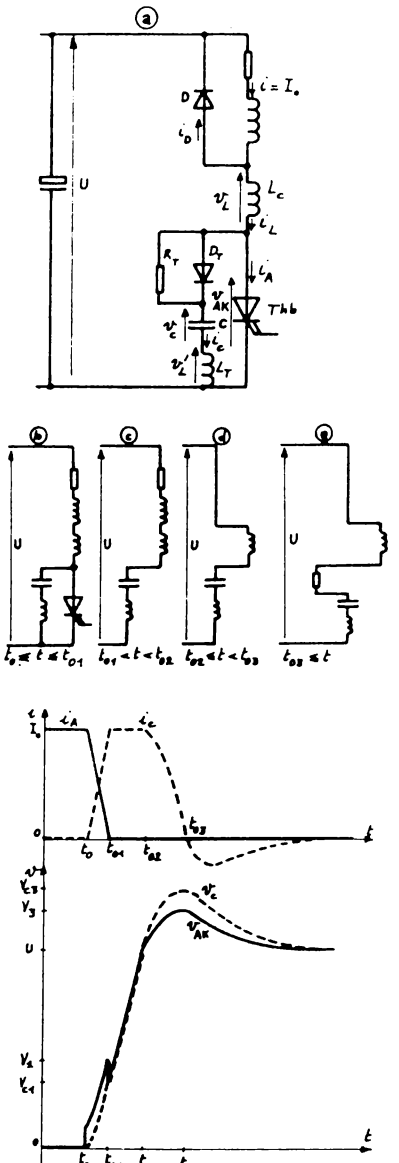


Figure B.IV.11

lequel s'exécutera l'ouverture, de limiter en conséquance la vitesse de croissance du courant direct (bobine) et de prévoir que le courant à ouvrir effectivement sera plus intense que le courant détecté par le capteur (dans le cas d'un court-circuit de la charge, par exemple).

Enfin, pour améliorer la sûreté du blocage et réduire les pertes de commutation on limite la vitesse d'établissement de la tension directe v_{AK} en disposant un circuit R_T-D_T-C entre les bornes A (anode) et K (cathode) du composant (figure **B.IV.11**).

On va analyser les effets de ce dispositif de protection dans le cas simplifié suivant :

– les diodes D et D_T sont parfaites (pas de surtension directe à la mise en conduction) ;

– l'intensité du courant de charge est supposée constante et notée I_o ;

– l'intensité du courant direct du thyristor décroît à vitesse constante à partir de la date t_0, c'est-à-dire que :

$$i_A(t) = I_o - \frac{di_A}{dt} \cdot (t - t_0)$$

où : $$\frac{di_A}{dt} \approx \frac{I_o}{t_{rq}} = \text{Cte} > 0$$

– on représente au moyen de la bobine L_c l'inductance du câblage entre le thyristor et la charge, au moyen de L_T l'inductance parasite du circuit de protection R_T-D_T-C ;

– l'état du montage est décrit, juste avant la date t_0 à laquelle commence l'extinction du courant direct, par :

$$i_A = i_L = i = I_o = \text{Cte}$$
$$i_c = 0$$
$$v_{AK} = v_c = 0,\ v_L = 0$$

Les différentes phases du fonctionnement se décrivent ainsi :

– à partir de la date t_0 l'intensité $i_A(t)$ évolue suivant :

$$i_A(t) = I_o - \frac{di_A}{dt} \cdot (t - t_0)$$

Si l'inductance L_T est telle que :

$$L_T \cdot \frac{di_A}{dt} \approx L_T \cdot \frac{I_o}{t_{rq}} < U$$

la diode de roue libre D ne peut entrer en conduction à la date t_0 (car $v_{AK} = v_c + v'_L < U$ pour $v_c = 0$) et le montage évolue comme celui de la figure **B.IV.11**.b ; d'où :

$$i_L = i = I_o, \quad i_c = i_L - i_A = \frac{di_A}{dt} \cdot (t - t_0) ; \quad \text{or :} \quad i_c = C \cdot \frac{dv_c}{dt}$$

Donc : $v_c(t) = \frac{1}{2C} \cdot \frac{di_A}{dt} \cdot (t - t_0)^2 \quad$ car $\quad v_c(t_0) = 0$

D'où : $v_{AK}(t) = v_c(t) + v'_L(t) = \frac{1}{2C} \cdot \frac{di_A}{dt} \cdot (t - t_0)^2 + L_T \cdot \frac{di_A}{dt}$

– Le courant direct du thyristor s'éteint à la date t_{01} :

$$t_{01} = t_0 + \frac{I_o}{\frac{di_A}{dt}}$$

où : $\quad i_A(t_{01}) = 0, \quad i_c(t_{01}) = I_o, \quad v_c(t_{01}) = V_{c_1} = \frac{1}{2C} \cdot \frac{I_o^2}{\frac{di_A}{dt}}$

et : $\quad v_{AK}(t_{01}) = V_1 = L_T \cdot \frac{di_A}{dt} + \frac{1}{2C} \cdot \frac{I_o^2}{\frac{di_A}{dt}}$

à condition que la diode D soit toujours bloquée à la date t_{01}, c'est-à-dire que :

$$v_{AK}(t_{01}) < U, \quad \text{soit :} \quad C > \frac{I_o^2}{2 \cdot \frac{di_A}{dt}\left(U - L_T \cdot \frac{di_A}{dt}\right)}$$

ou, si on admet que $\frac{di_A}{dt} \approx \frac{I_o}{t_{rq}}$: $\quad C > \frac{t_{rq}^2}{2\left(\frac{U}{I_o} \cdot t_{rq} - L_T\right)}$

– Le thyristor est bloqué après t_{01} et le récepteur impose un courant d'intensité constante dans L_c, C et L_T (figure **B.IV.11**.d) :

$$i_L = i_c = i = I_o = \text{Cte} ; \quad \text{d'où :} \quad v_L = v'_L = 0$$

et : $\quad v_{AK}(t) = v_c(t) = V_{c_1} + \frac{I_o}{C} \cdot (t - t_{01})$

– La diode D entre en conduction à la date t_{02} définie par :

$$v_{AK}(t_{02}) = U, \quad \text{soit :} \quad t_{02} = t_{01} + \frac{(U - V_{c_1}) \cdot C}{I_o}$$

Le montage évolue comme le circuit de la figure **B.IV.11**.d et :

$$i_L = i_c = C \cdot \frac{dv_c}{dt}, \quad U = v_L + v_c + v'_L = (L_c + L_T) \cdot \frac{d^2 v_c}{dt^2} + v_c$$

Les solutions de ce système d'équations satisfaisant aussi aux conditions de continuité :

$$v_c(t_{02}) = U, \quad i_c(t_{02}) = i_L(t_{02}) = I_o$$

s'expriment :

$$v_c = U + I_o\sqrt{\frac{L_T + L_c}{C}} \cdot \sin(\omega(t - t_{02})) \quad \text{où} \quad \omega = \frac{1}{\sqrt{C \cdot (L_T + L_c)}}$$

$$i_c = C \cdot \frac{dv_c}{dt} = I_o \cdot \cos(\omega(t - t_{02}))$$

$$v_{AK} = v_c + L_T \frac{di_c}{dt} = U + \frac{L_c \cdot I_o}{\sqrt{C \cdot (L_T + L_c)}} \cdot \sin(\omega(t - t_{02}))$$

– L'intensité $i_c(t)$ change de signe à la date t_{03} :

$$t_{03} = t_{02} + \frac{\pi}{2} \cdot \sqrt{C \cdot (L_T + L_c)}$$

Alors : $$v_c(t_{03}) = U + I_o\sqrt{\frac{L_T + L_c}{C}} = V_{c_3}$$

$$v_{AK}(t_{03}) = U + \frac{L_c \cdot I_o}{\sqrt{C \cdot (L_T + L_c)}} = V_3 < V_{c_3}$$

– Après l'instant t_{03} l'intensité $i_c(t)$ ne peut être que négative (du fait que : $v_c(t_{03}) > U$) et la diode D_T se bloque. Le circuit est alors équivalent à celui de la figure **B.IV.11**.e. Les grandeurs $i_c(t)$ et $v_c(t)$ sont les solutions du système :

$$i_c = C \cdot \frac{dv_c}{dt}, \quad (L_T + L_c) \cdot C \cdot \frac{d^2 v_c}{dt^2} + R_T \cdot C \cdot \frac{dv_c}{dt} + v_c = U$$

satisfaisant aux conditions de continuité :

$$v_c(t_{03}) = V_{c_3}, \quad i_c(t_{03}) = i_L(t_{03}) = 0$$

Si la résistance R_T du résistor est supérieure à la valeur critique :

$$R_T \geqslant R_{T_{cr}} = 2 \cdot \sqrt{\frac{L_T + L_c}{C}}$$

les grandeurs $i_c(t)$, $v_c(t)$ et $v_{AK}(t)$ tendent vers leurs valeurs finales : $i_c = 0$, $v_c = v_{AK} = U$ au terme d'un régime transitoire apériodique somme de deux composantes exponentielles de constantes de temps τ_1 et τ_2 :

$$\tau_1 = \frac{2 \cdot (L_T + L_c)}{R_T - \sqrt{R_T^2 - 4 \cdot \frac{L_T + L_c}{C}}} > \tau_2 = \frac{2 \cdot (L_T + L_c)}{R_T + \sqrt{R_T^2 - 4 \cdot \frac{L_T + L_c}{C}}}$$

On peut admettre que ce régime transitoire est terminé à la date : $t_{04} \approx t_{03} + 3 \cdot \tau_1$.

La figure **B.IV.11** indique les formes d'ondes de $i_c(t)$, $v_c(t)$ et $v_{AK}(t)$ dans le cas volontairement simplifié où on suppose que $i_A(t)$ s'éteint de façon linéaire. On voit que la tension directe v_{AK} présente un premier maximum à la fin de l'extinction de $i_A(t)$, d'amplitude :

$$v_{AK}(t_{01}) = V_1 = \frac{1}{2C} \cdot \frac{I_o^2}{\frac{di_A}{dt}} + L_T \cdot \frac{di_A}{dt}$$

On réduit la valeur de V_1 en augmentant la capacité C du condensateur mais on augmente en même temps la durée totale des phénomènes liés à l'ouverture :

$$\Delta t\,(O) = \frac{I_o}{\dfrac{di_A}{dt}} + \frac{(U - V_{c_1}) \cdot C}{I_o} + \frac{\pi}{2} \cdot \sqrt{C \cdot (L_T + L_c)} + 3 \cdot \tau_1$$

L'amplitude maximale de la tension directe appliquée au thyristor :

$$v_{AK}\,(t_{03}) = V_3 = U + \frac{L_c \cdot I_o}{\sqrt{C \cdot (L_T + L_c)}}$$

et la surtension directe correspondante :

$$\Delta v_{AK}\,(t_{03}) = V_3 - U = \frac{L_c \cdot I_o}{\sqrt{C \cdot (L_T + L_c)}}$$

sont aussi diminuées aux fortes valeurs de la capacité C.

L'énergie dissipée dans le composant (entre les dates t_0 et t_{01} dans le cas simplifié où le courant direct s'éteint à t_{01}) s'exprime :

$$W_T\,(O) = \int_{t_0}^{t_{01}} v_{AK} \cdot i_A \cdot dt = \frac{1}{2} \cdot I_o^2 \cdot \left(L_T + \frac{I_o^2}{12 \cdot C \cdot \left(\dfrac{di_A}{dt}\right)^2} \right)$$

ou, si on admet que $\dfrac{di_A}{dt} \approx \dfrac{I_o}{t_{rq}}$: $\quad W_T\,(O) \approx \dfrac{1}{2} \cdot I_o^2 \cdot \left(L_T + \dfrac{t_{rq}^2}{12 \cdot C} \right)$

D'où le supplément moyen de puissance développée dans le thyristor pendant le blocage forcé lors d'un travail en régime permanent de fréquence f :

$$P_T\,(O) = f \cdot W_T\,(O) \approx \frac{1}{2} \cdot f \cdot I_o^2 \cdot \left(L_T + \frac{t_{rq}^2}{12 \cdot C} \right)$$

Enfin, la vitesse maximale d'accroissement de la tension directe s'exprime :

$$\left(\frac{dv_{AK}}{dt}\right)_{max} = \frac{I_o}{C}$$

Le circuit R-D-C imposera au thyristor blocable une vitesse de montée de la tension directe inférieure à $\left(\dfrac{dv}{dt}\right)_{cr}$ lors de l'ouverture à courant maximal d'intensité I_{o_M} si : $C \geqslant \dfrac{I_{o_M}}{\left(\dfrac{dv}{dt}\right)_{cr}}$

Le choix d'un condensateur de capacité plus élevée réduirait encore davantage la vitesse d'établissement de la tension directe, la surtension, les pertes en commutation à l'ouverture et donc l'échauffement du composant. Mais on a vu que la durée de la transition augmente avec la valeur de C et il faut prévoir une phase de décharge de C dans Thb, à la fermeture de ce dernier, qui sera d'autant plus longue et dissipatrice dans les composants que la valeur de C sera plus grande.

L'énergie perdue dans le circuit R-D-C pendant l'ouverture est essentiellement localisée dans R_T et dissipée après la date t_{03} ; on montre que $i_c\,(t)$ s'exprime alors :

$$i_c(t) = \frac{I_o \sqrt{C \cdot (L_T + L_c)}}{\tau_1 - \tau_2} \cdot \left(\exp\left(-\frac{t - t_{03}}{\tau_1} \right) + \exp\left(-\frac{t - t_{03}}{\tau_2} \right) \right)$$

et que : $W_R(O) = \int_{t_{03}}^{\infty} R_T \cdot i_c^2 \cdot dt = \frac{1}{2} \cdot (L_T + L_c) \cdot I_o^2$; $P_R(O) = \frac{1}{2} \cdot f \cdot (L_T + L_c) \cdot I_o^2$

Cette énergie est indépendante des valeurs de C et R_T ; elle correspond à l'énergie électromagnétique emmagasinée dans les bobines L_T et L_c à la date t_{02}. Elle est totalement perdue dans R_T après t_{03} alors que le condensateur restitue à la source de tension l'excédent de charge reçu entre t_{02} et t_{03}.

REMARQUE. – La présence du circuit R-D-C entre les bornes du thyristor blocable provoque une surintensité du courant direct lors de la fermeture de ce composant. En effet, au courant direct d'intensité i_L provenant de la charge s'ajoute, dans le thyristor, le courant de décharge du condensateur, d'intensité :

$$i'_c = -i_c > 0$$

(dans nos conventions ; voir figure **B.IV.12**) ; les vitesses de montée de ces courants ne sont pratiquement limitées que par l'inductance du câblage. La forme de $i_A(t)$ (figure **B.IV.12**) permet de prévoir les conséquences de ce phénomène :

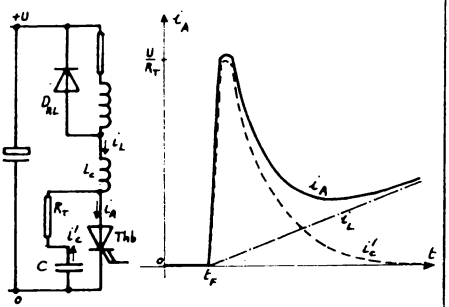


Figure B.IV.12

avantage : dans le cas d'un courant de charge s'établissant lentement (récepteur très inductif sans diode de roue libre ou bien très forte inductance L_c du câblage) la décharge du condensateur peut favoriser l'enclenchement du composant en amenant plus rapidement l'intensité au-delà de la valeur I_L de l'intensité du courant d'accrochage. Mais la décharge de C ne dure que quelques constantes de temps $R_T \cdot C$ et si, la décharge étant terminée, l'intensité $i_L(t)$ n'est toujours pas suffisante pour maintenir la conduction du composant il convient de continuer à fournir le courant de commande $i_G(t)$.

inconvénients : la vitesse de montée $\frac{di_A}{dt}$ de l'intensité du courant direct risque d'excéder la valeur critique $\left(\frac{di}{dt}\right)_{cr}$ indiquée par le constructeur ; par ailleurs, du fait de cette surintensité à la mise en conduction le thyristor est le siège d'un supplément de pertes à la fermeture.

e. Circuits d'aide à la commutation

On a vu qu'il est souvent nécessaire de limiter la vitesse d'établissement du courant direct à la fermeture, au moyen d'une bobine disposée en série entre composant et récepteur (§ **B.IV.1**.b), et aussi de réduire la vitesse de montée de la tension directe v_{AK} lors de l'ouverture, et ce au moyen d'un circuit R-D-C parallèle (§ **B.IV.1**.d). L'ensemble de ces dispositifs constitue donc un Circuit d'Aide à La Commutation (CALC).

On peut simplement cumuler les deux circuits de protection dans l'environnement d'un composant (figure **B.IV.13**.a) ou bien rechercher des solutions plus performantes. Par exemple en utilisant la bobine pour limiter la montée du courant de décharge du condensateur (à la fermeture de Thb) et les résistors pour accélérer l'extinction du courant dans la bobine (après l'ouverture de Thb), d'où le CALC de la figure **B.IV.13**.b (voir l'analyse de son fonctionnement lors de l'aide à la commutation d'un transistor bipolaire, au § **B.V.4**). On peut réaliser des dispositifs plus complexes (voir § **B.V.5** des transistors bipolaires) et même récupérer (en la restituant à la source de tension) une partie de l'énergie normalement perdue dans les composants du CALC (circuit de la figure **B.IV.13**.c ; voir aussi § **B.V.5** pour les transistors bipolaires).

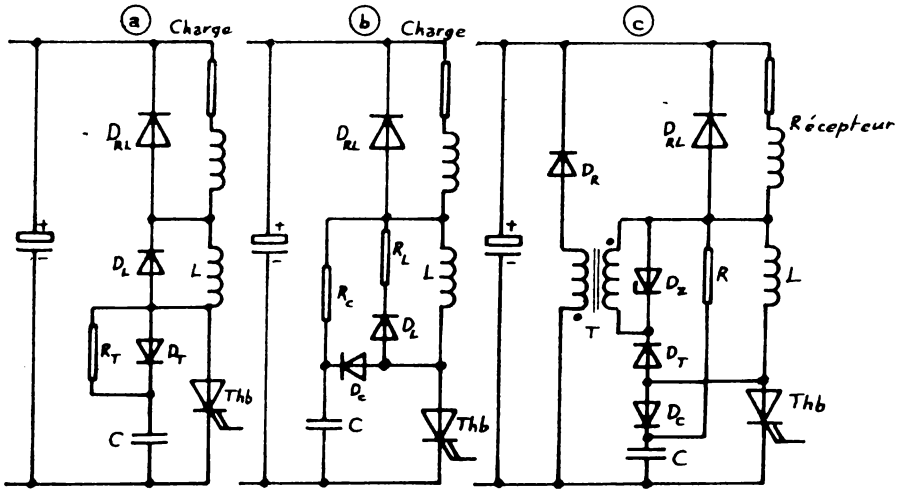


Figure B.IV.13

L'aide à la commutation d'un thyristor blocable mis en œuvre dans un onduleur sur charge inductive se réduit à une limitation de la vitesse de montée de v_{AK} à l'ouverture (figure **B.IV.14**.a) car on sait (cf. § **A.III.3**.b) que le récepteur limite naturellement la vitesse de montée des courants directs.

Lorsqu'on réalise des demi-ponts onduleurs fonctionnant en modulation de largeur d'impulsion, c'est-à-dire lorsque chaque composant est fermé puis ouvert plusieurs fois pendant une même alternance du courant dans le récepteur (cf. § **A.III.3**.c), il faut accompagner chaque thyristor d'un circuit complet d'aide à la fermeture et à l'ouverture (figure **B.IV.14**.b).

Pour réduire le nombre des composants utilisés et la durée des commutations on peut aussi mettre en œuvre, pour chaque demi-pont, le montage de la figure **B.IV.15**.a. Les schémas équivalents et les

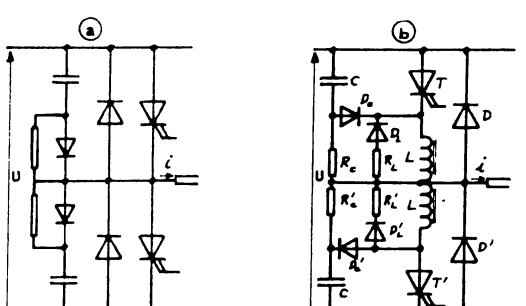


Figure B.IV.14

chronogrammes de la figure **B.IV.15** analysent le fonctionnement de ce demi-pont pendant une alternance positive de $i(t)$ en décrivant une fermeture de T (qui amène le blocage spontané de D') et une ouverture forcée de T (qui provoque la mise en conduction naturelle de D'). Le câblage des bobines de commutation (d'inductance propre L et de coefficient de mutuelle induction M) et les conventions d'écriture de i_L, v_L, i'_L et v'_L (dans lesquelles :

$$v_L = L \cdot \left(\frac{di_L}{dt}\right) + M \cdot \left(\frac{di'_L}{dt}\right) \quad \text{et} \quad v'_L = L \cdot \left(\frac{di'_L}{dt}\right) + M \cdot \left(\frac{di_L}{dt}\right)$$

impose que, lorsque : $i_L - i'_L = I_o = \text{Cte}$ on ait : $v_L + v'_L = 2(L + M) \cdot \left(\frac{di_L}{dt}\right) = 2(L + M) \cdot \left(\frac{di'_L}{dt}\right)$.

Les deux commutations analysées peuvent se décrire ainsi :

Fermeture de T. Entre les dates t_F (début de la mise en conduction commandée de T) et t_{F_1} (blocage de D') le demi-pont se comporte comme le circuit de la figure **B.IV.15**.c2 et $\left(\text{si } \frac{2(L + M)}{U} \cdot I_o > t_{rg}\right)$:

$$i_L(t) = i_T(t) = \frac{U}{2(L + M)} \cdot (t - t_F), \qquad i'_D(t) = -i'_L(t) = I_o - i_L(t)$$

La diode D' s'ouvre spontanément à la date t_{F_1} où i'_D s'éteint : $t_{F_1} = t_F + \frac{2(L + M)}{U} \cdot I_o$

Les tensions $v_L(t)$ et $v'_L(t)$ tendant à devenir nulles, la loi des mailles impose l'évolution des charges des condensateurs, v'_c croissant à partir de $v'_c(t_F) = 0$ tandis que $v_c(t)$ décroît depuis $v_c(t_F) = U$ suivant la solution de :

$$\frac{d^3 v_c}{dt^3} + \frac{2}{RC} \cdot \frac{d^2 v_c}{dt^2} + \frac{1}{L_e C} \cdot \frac{dv_c}{dt} + \frac{1}{RL_e C^2} \cdot v_c = 0 \qquad (\text{où : } L_e = 2(L + M))$$

Le montage se comporte alors comme le circuit équivalent de la figure **B.IV.15**.c3 et cette phase cesse à la date t_{F_2} :

$$v_c(t_{F_2}) = 0, \qquad v'_c(t_{F_2}) = U - v_c - R \cdot i_c(t_{F_2}) = U - R \cdot i_c(t_{F_2}) = V'_{c_2} > U$$

(car $i_c(t)$ est négative pendant la décharge de C, dans les conventions choisies).

Le dépassement de $v'_c(t)$ par rapport à U disparaît entre les dates t_{F_2} et t_{F_3} ; le montage est alors équivalent à celui de la figure **B.IV.15**.c4 et $v'_c(t)$ est la solution de :

$$L_e C \cdot \frac{d^2 v'_c}{dt^2} + \frac{L_e}{R} \cdot \frac{dv'_c}{dt} + v'_c = U$$

satisfaisant à : $v'_c(t_{F_2}) = V'_{c_2}$ (et telle que $i_L(t)$ et $i'_L(t)$ soient continues à la date t_{F_2} ; en effet, la continuité de la f.m.m. du circuit portant les bobines implique celle de la somme $i_L(t) + i'_L(t)$ et la loi des nœuds impose : $i_L(t) - i'_L(t) = I_o = \text{Cte}$).

On choisira les composants du CALC de telle sorte que la solution soit exponentielle mais voisine du régime critique $\left(R \leqslant \frac{1}{2} \cdot \sqrt{\frac{L_e}{C}}\right)$, de façon à réduire la durée de la décroissance de $v'_c(t)$ vers U.

Pendant ce régime transitoire :

$$i'_c(t) = C \cdot \frac{dv'_c}{dt}, \qquad i_R = \frac{v'_c - U}{R}, \qquad i_T = I_o + i'_c < I_o \qquad (\text{car } i'_c < 0).$$

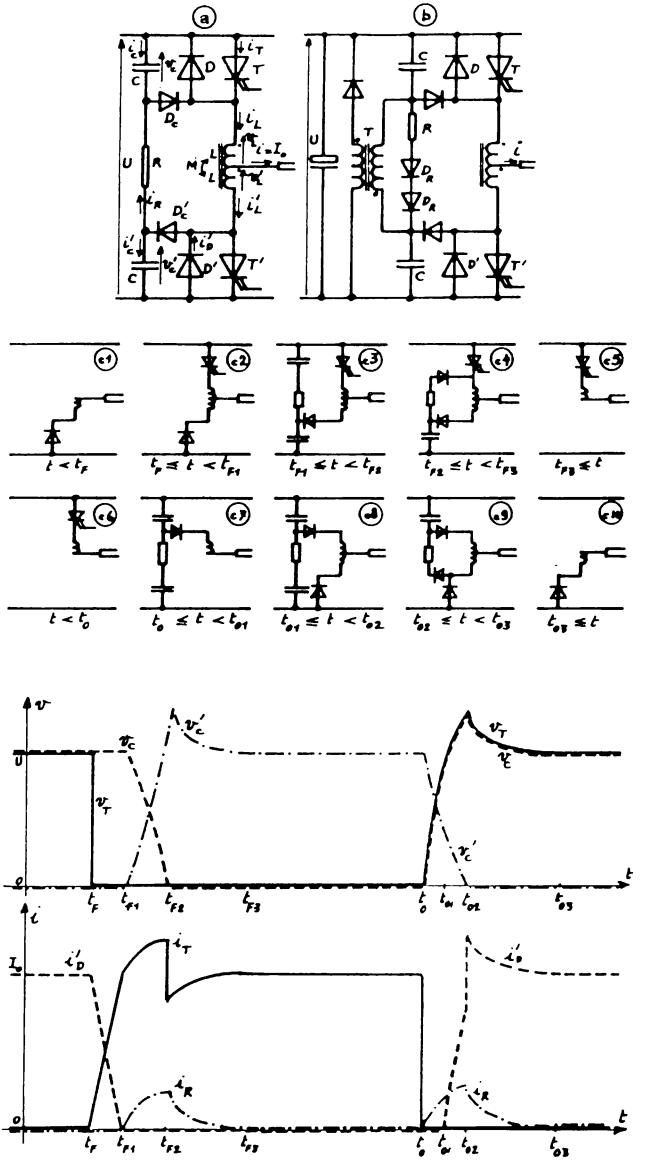


Figure B.IV.15

Ouverture de T. A l'instant t_0 où est commandé le blocage de T on peut admettre que i_T passe de I_o à O sans évolution sensible de $v_c(t)$ et $v_c'(t)$, si $\frac{CU}{I_o} \gg t_{rq}$, et en une durée négligeable devant celle des autres phases de la commutation.

De t_0 à t_{01} ce sont les condensateurs qui fournissent le courant ce charge (figure **B.IV.15**.c7) et :

$$i_c(t) = \frac{I_o}{2} \cdot \left(1 + \exp\left(-\frac{t-t_0}{\tau}\right)\right) \quad \text{où} \quad \tau = \frac{RC}{2}$$

$$i_c'(t) = \frac{I_o}{2} \cdot \left(-1 + \exp\left(-\frac{t-t_0}{\tau}\right)\right)$$

$$v_c(t) = \frac{RI_o}{4} \cdot \left(1 - \exp\left(-\frac{t-t_0}{\tau}\right)\right) + \frac{I_o}{2C}(t-t_0)$$

$$v_c'(t) = U + \frac{RI_o}{4}\left(1 - \exp\left(-\frac{t-t_0}{\tau}\right)\right) - \frac{I_o}{2C}(t-t_0)$$

La diode D' entre en conduction à la date t_{01} définie par : $v_c(t_{01}) = U$; alors : $v_c'(t_{01}) = V_{c_1}' > 0$; ce reliquat de charge disparaît dans le circuit de la figure **B.IV.15**.c8 qui impose :

$$U = v_c + R \cdot i_c' + v_c' = v_c + 2(L+M) \cdot \frac{di_L}{dt} \quad \text{et} \quad i_L = i_c - i_c'$$

D'où : $L_e RC^2 \cdot \frac{d^3 v_c'}{dt^3} + 2 L_e C \cdot \frac{d^2 v_c'}{dt^2} + RC \cdot \frac{dv_c'}{dt} + v_c' = 0$

dont la solution satisfaisant aux conditions de continuité ($v_c'(t_{01}) = V_{c_1}'$, $i_L(t_{01}) = I_o$, $v_c(t_{01}) = U$) permet d'exprimer :

$$i_c'(t) = C \cdot \frac{dv_c'}{dt}, \quad v_c(t) = U - v_c' - Ri_c' \quad \text{et} \quad i_c(t) = C \cdot \frac{dv_c}{dt}$$

Enfin, de l'instant t_{02} où $v_c'(t)$ est nulle à la date t_{03} à laquelle $v_c(t)$ devient égale à U le circuit est équivalent à celui de la figure **B.IV.15**.c9 et $v_c(t)$ est solution de :

$$L_e C \cdot \frac{d^2 v_c}{dt^2} + \frac{L_e}{R} \cdot \frac{dv_c}{dt} + v_c = U$$

La tension $v_c(t)$ tend vers sa valeur finale U au terme d'un régime apériodique amorti au cours duquel :

$$i_c(t) = C \cdot \frac{dv_c}{dt}, \quad i_R = -\frac{U - v_c}{R} \quad \text{et} \quad i_D' = I_o - i_c > I_o \quad (\text{car } i_c < 0).$$

Le schéma de la figure **B.IV.15**.b est celui d'un CALC de même principe que le précédent mais assurant la récupération d'une partie de l'énergie de commutation qui était perdue dans le résistor R. On diminue ainsi l'échauffement du convertisseur (dont les composants sont très proches, pour réduire l'inductance du câblage, ce qui complique son refroidissement) et aussi la durée totale des phénomènes liés aux commutations, ce qui permet d'envisager une fréquence de fonctionnement plus élevée.

f. Circuit de commande d'un thyristor blocable

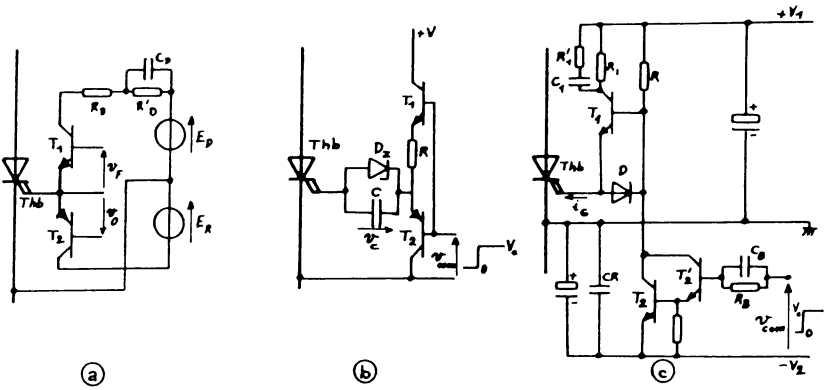


Figure B.IV.16

On a vu lors de l'étude de l'amorçage (§ **B.IV.1**.b) et du blocage (§ **B.IV.1**.c) les contraintes imposées au circuit de commande d'un thyristor à extinction par la gâchette. Le principe d'un tel circuit est indiqué sur le schéma de la figure **B.IV.16**.a : une première maille, enclenchée par la fermeture de T_1 (pour $v_F > 0$), génère le courant de commande d'amorçage d'intensité initiale $\frac{E_D}{R_D}$ et d'intensité $\frac{E_D}{(R_D + R'_D)}$ au bout de quelques constantes de temps ; une seconde maille, fermée par la mise en conduction de T_2 (pour $v_0 < 0$), provoque le courant de commande inverse.

La figure **B.IV.16**.b propose un montage utilisant un seul signal de commande. Lorsque v_{com} est égale à V_c le transistor T_2 est bloqué, T_1 est conducteur, Thb reçoit une impulsion d'amorçage et le condensateur se charge jusqu'à : $v_c = V_Z$ (tension d'avalanche de D_Z). Lorsque v_{com} est nulle T_1 se bloque, T_2 s'enclenche (car : $v_{EC_2} = v_{GK} + v_c \approx V_Z > 0$, donc le potentiel d'émetteur est supérieur à celui de la base) et le condensateur se décharge en inverse dans l'entrée de Thb. Si V_Z n'excède pas les possibilités de la jonction G-K en inverse et si la capacité C est suffisante on obtient une ouverture forcée de Thb.

Le montage de la figure **B.IV.16**.c est aussi commandé par un seul signal. Lorsque v_{com} est nulle le Darlington $T_2 - T'_2$ est bloqué, le potentiel de base de T_1 est porté à $+ V_1$ et T_1 s'enclenche, fournissant le courant de commande à la fermeture $\left(\text{intensité initiale : } i_{G_i} = \frac{(V_1 - V_{CE_1} - V_{GK}) \cdot (R_1 + R'_1)}{(R_1 \cdot R'_1)}, \right.$ intensité finale : $\left. i_{G_f} = \frac{(V_1 - V_{CE_1} - V_{GK})}{R_1} < i_{G_i} \right)$. La saturation de $T_2 - T'_2$ (pour $v_{com} = V_c > 0$) bloque T_1 et ferme la maille Thb-D-T_2-CR où le condensateur rapide CR, initialement chargé sous V_2 génère la pointe de courant inverse de commande.

Les notices d'application des constructeurs fournissent des schémas de circuits de commande.

2. Triac

a. Fonction. Principales caractéristiques

Le triac, symbolisé par le schéma de la figure **B.IV.17**.a, est un composant bidirectionnel commandé à la fermeture dans les deux sens (fonction OCF en direct et en inverse). C'est donc pratiquement l'équivalent d'une paire de thyristors montés tête-bêche mais commandés par une seule électrode (cf. figure **B.IV.17**.b).

Ses caractéristiques statiques (figure **B.IV.17**.c) dérivent donc de celles du thyristor : en direct et en inverse il peut supporter à l'état ouvert des tensions élevées (avec un courant de fuite d'intensité négligeable devant celle des courants nominaux) ; il devient conducteur lorsqu'on envoie dans la gâchette un courant d'amorçage (et il présente alors une chute de tension négligeable devant la tension maximale bloquée) ; l'ouverture ne peut être que spontanée (retour de la valeur absolue de l'intensité i à une valeur inférieure à celle de I_H, intensité du courant de maintien, pendant une durée supérieure au temps de recouvrement t_q).

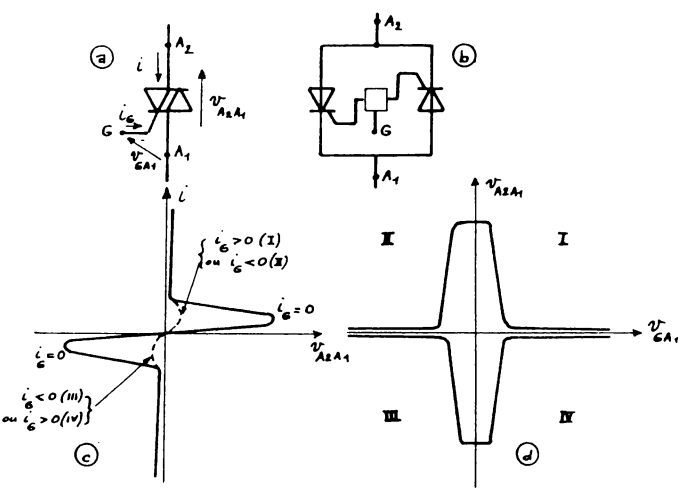


Figure B.IV.17

On retrouve bien sûr les mêmes grandeurs caractéristiques générales d'emploi que pour les thyristors :

V_{DRM}, I_{TRMS}	valeur maximale de la tension bloquée, valeur efficace maximale du courant i ;
V_{GT}, I_{GT}	valeurs minimales des grandeurs d'entrée assurant l'amorçage ;
I_L, I_H	intensités du courant d'accrochage et du courant de maintien ;
$\left(\frac{dv}{dt}\right)_{cr}$, $\left(\frac{di}{dt}\right)_{cr}$	vitesses maximales de montée de la tension à l'état passant ; t_q temps de recouvrement. à l'état passant ;

L'originalité du triac, par rapport à deux thyristors tête-bêche, apparaît en différents points :

– une seule électrode de commande, comme on l'a déjà signalé ;

– un fort couplage entre les deux fonctions « thyristors » montées tête-bêche, ce qui conduit à une durée t_q de recouvrement de valeur importante et limite la fréquence maximale de travail (d'autant plus que ce composant se bloque deux fois par période de la tension alternative d'alimentation) ;

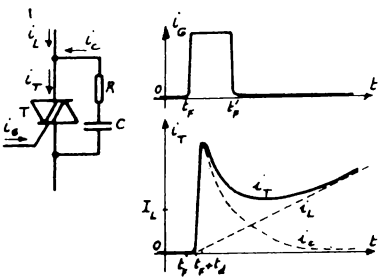


Figure B.IV.18

– faible puissance commandée avec les dispositifs disponibles ;

– composant très sensible à la vitesse d'établissement de la tension à l'état bloqué, $\frac{dv}{dt}$; pour réduire la valeur de cette grandeur et interdire tout amorçage spontané (et dangereux) il conviendra souvent de disposer un circuit R-C aux bornes du composant, comme l'indique la figure **B.IV.18** (voir § **B.III.i.d.α** pour l'analyse de l'effet et le calcul d'un tel circuit dans le cas d'un thyristor) ;

– le triac peut être mis en conduction par un courant de gâchette positif (dans nos conventions de mesure) ou négatif quelle que soit la tension appliquée (cf. figure **B.IV.17**.c) ; on prévoit donc quatre types de fermetures commandées : sous tension $v_{A_2A_1}$ positive, on peut provoquer l'amorçage grâce à un courant de commande direct ($i_G > 0$, quadrant I de la figure **B.IV.17**.d) ou grâce à un courant inverse ($i_G < 0$, quadrant II) ; de même, sous tension $v_{A_2A_1}$ négative, la fermeture peut être obtenue au moyen d'un courant de gâchette inverse (quadrant III) ou direct (quadrant IV). L'amorçage est irréversible lorsque la valeur absolue de l'intensité i du courant dans le triac dépasse la valeur spécifiée I_L de l'intensité du courant d'accrochage. En pratique :

– la valeur de I_L dépend des conditions d'amorçage et, en général, on observe que :

$$I_{L(II)} > I_{L(I)} \approx I_{L(III)} \approx I_{L(IV)}$$

Le constructeur indique une valeur maximale permettant de prévoir un enclenchement sûr ;

– à performances maximales égales un thyristor et un triac ont des courants d'accrochage différents, celui du triac ayant une intensité supérieure ; le circuit R-C de protection servira, lors de la fermeture, à augmenter l'intensité du courant dans le composant et à accélérer l'accrochage (figure **B.IV.18** : le courant de gâchette peut cesser à la date t'_F ; le triac reste enclenché car i_T est supérieure à I_L alors que l'intensité i_L du courant de charge n'a pas atteint cette valeur) ;

– la valeur de I_L diminue (et donc l'amorçage est facilité) lorsque augmentent la température du cristal, l'intensité I_G du courant de commande ou la largeur de l'impulsion d'amorçage ;

– la dissymétrie du composant se traduit aussi par des valeurs différentes de l'intensité du courant de maintien, I_H, associées aux deux sens de conduction du triac (I_{H+} lorsque : $i > 0$, dans nos conventions, I_{H-} lorsque : $i < 0$; en général : $I_{H+} > I_{H-}$ et le constructeur indique la valeur maximale). Le maintien est facilité (I_H diminue) lorsque la température du composant augmente. La valeur de I_H est inférieure à celle de I_L $\left(\frac{I_L}{I_H}\right.$ varie entre 1 et 5 suivant la puissance et la sensibilité des composants$\left.\right)$ mais elle est supérieure à celle de la grandeur correspondante d'un thyristor de performances comparables ; on devra souvent tenir compte de cette valeur caractéristique (I_H) lors du choix d'un triac (pour des contraintes d'utilisation liées au convertisseur projeté, à la source et au récepteur imposés).

b. Commande d'un triac

Les notices d'application et certains ouvrages contiennent de nombreux circuits de commande spécialisés. Nous nous bornerons ici à analyser quelques principes de la commande de ce composant.

Il faut d'abord remarquer que dans de nombreuses utilisations le triac contrôle de faibles puissances (éclairage) ou ne nécessite pas une précision d'enclenchement importante (régulation de chauffage). Le dispositif d'amorçage devra donc surtout être simple et robuste. Il utilisera souvent un diac (symbole

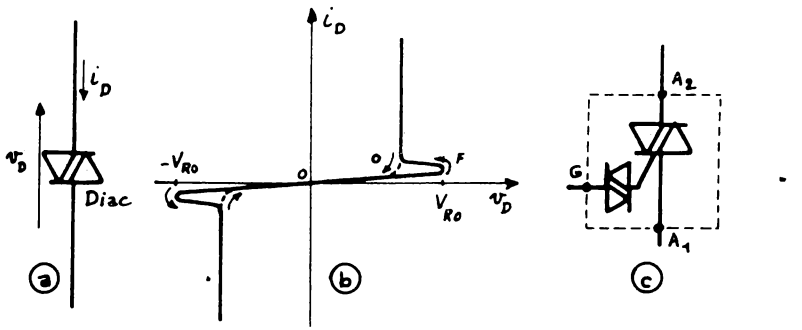


Figure B.IV.19

et caractéristique indiqués sur les figures **B.IV.19**.a et B.IV.19.b) qui est un composant bidirectionnel mis en conduction spontanément lorsque la tension appliquée prend la valeur caractéristique V_{RO} de la tension de retournement. Certains triacs sont construits avec un diac intégré dans le circuit de gâchette (figure **B.IV.19**.c).

La figure **B.IV.20** donne le schéma d'un circuit d'amorçage simple pour triac : au blocage naturel de T_p (date t_i) la tension v_T aux bornes du composant charge le condensateur C à travers R et P ; lorsque v_c atteint la valeur V_{RO} (la durée $\frac{\alpha}{\omega}$ et le retard angulaire α sont réglés par le potentiomètre P) d'enclenchement de D le triac reçoit une impulsion de commande et s'amorce (si la quantité d'électricité libérée par la décharge de C depuis la tension V_{RO} jusqu'à la tension de travail du diac en conduction est suffisante pour provoquer une fermeture sûre de T_p).

Ce circuit de commande présente de nombreux avantages :

– simplicité du principe, composants robustes et en nombre réduit, d'où grande fiabilité ;

– mise en œuvre facile (directement connecté aux bornes du triac) ;

– pertes de commande minimales puisque la mise en conduction de T_p inhibe le circuit d'amorçage.

Il présente toutefois quelques inconvénients :

– le retard à la fermeture est généré à partir du blocage spontané du triac, c'est-à-dire d'un phénomène dépendant de la charge : la valeur de α dépend donc de la résistance du potentiomètre P et du comportement réactif du récepteur (toutes choses égales par ailleurs : C, R et v_g) ;

– la propriété précédente devient un obstacle rédhibitoire à l'utilisation d'un tel circuit de commande dans le cas d'une charge très inductive ; on voit sur la figure **B.IV.20**.b que le dispositif peut alors provoquer de façon permanente un fonctionnement très dissymétrique du composant : une grande alternance de courant dans un sens (sens de i_T positif, dans le cas de la figure) retarde l'enclenchement inverse, d'où très courte alternance inverse, ce qui entraîne à nouveau une grande durée de conduction en direct. Ce type de régime peut être préjudiciable au fonctionnement du récepteur (composante continue de $i(t)$ qui sature le matériau ferromagnétique du matériel piloté).

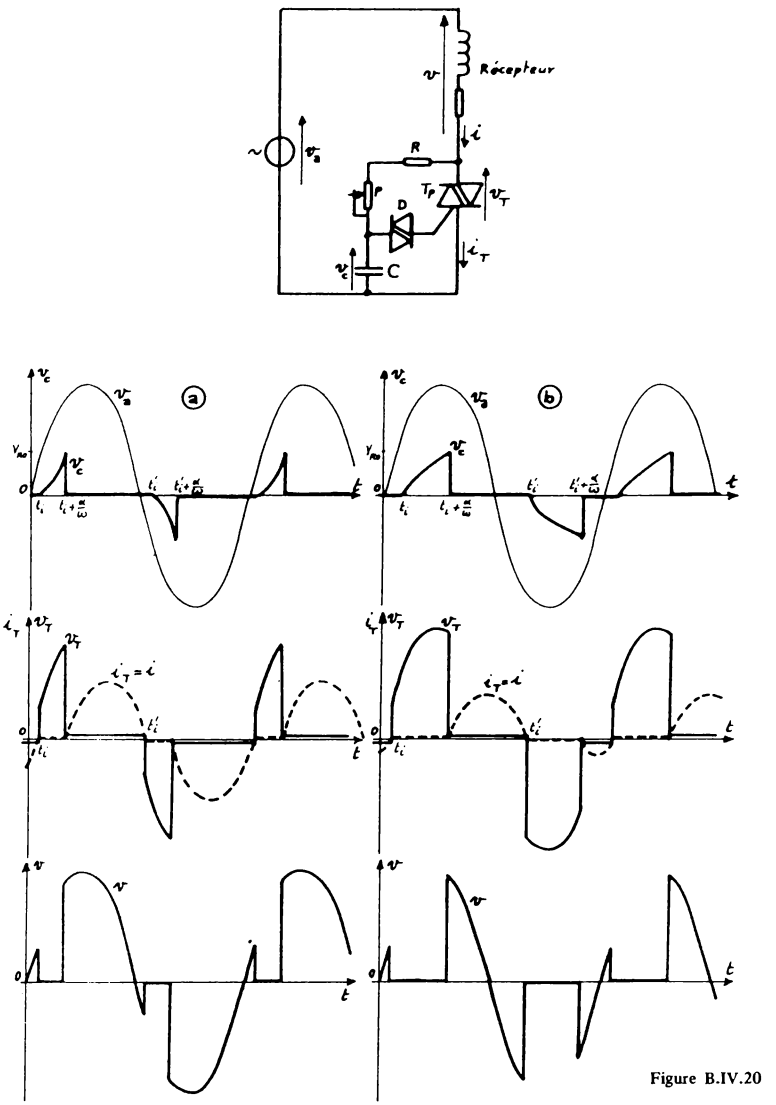


Figure B.IV.20

Le circuit de commande de la figure **B.IV.21** réduit les risques de dissymétrie du fonctionnement en synchronisant la génération des signaux de commande sur la tension alternative d'alimentation $v_a(t)$; en effet, le circuit R-P-C est directement connecté sur la source de tension et le retard angulaire à l'amorçage α, réglé par P, est compté à partir des changements de signe de $v_a(t)$. Le circuit de commande est donc alimenté en permanence, ce qui peut l'amener à produire plusieurs impulsions

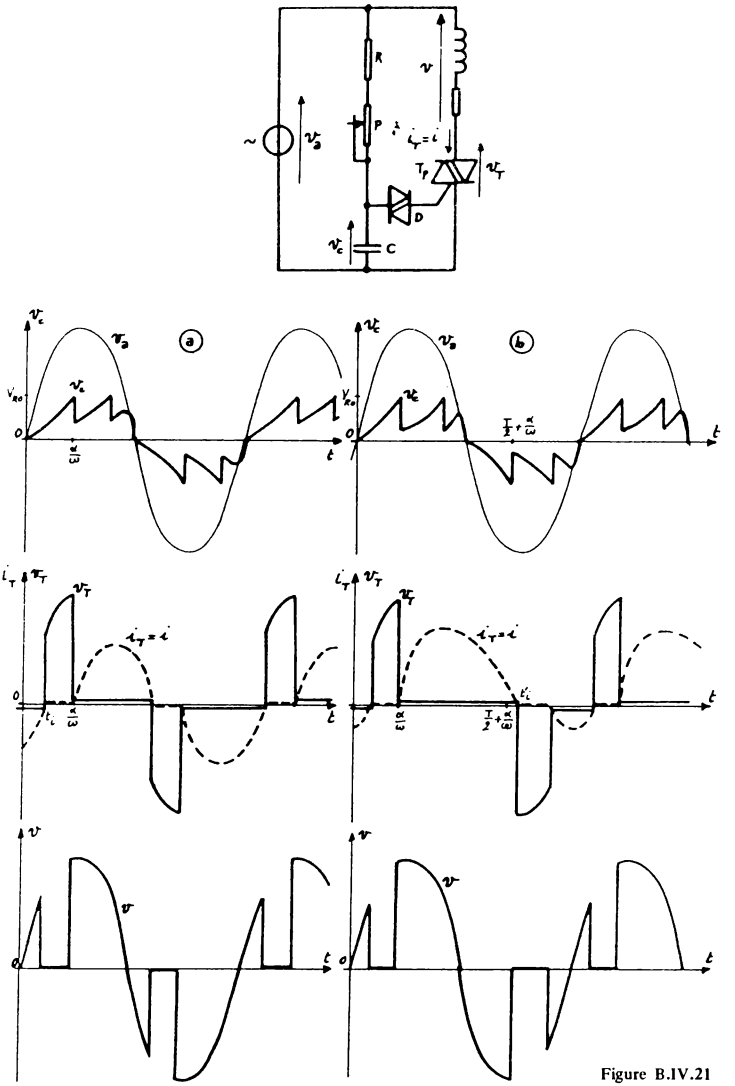


Figure B.IV.21

d'amorçage par alternance de $v_a(t)$: à la fin de la première décharge de C le diac se bloque dès que l'intensité du courant de gâchette devient inférieure à celle de son courant de maintien et la charge de C à travers R et P recommence ; mais la constante de temps (R + P). C, choisie pour que α puisse être réglé entre 0 et π radians, fait que les impulsions de commande sont assez éloignées les unes des autres. Ce procédé d'amorçage synchronisé sur le réseau peut encore conduire à un fonctionnement

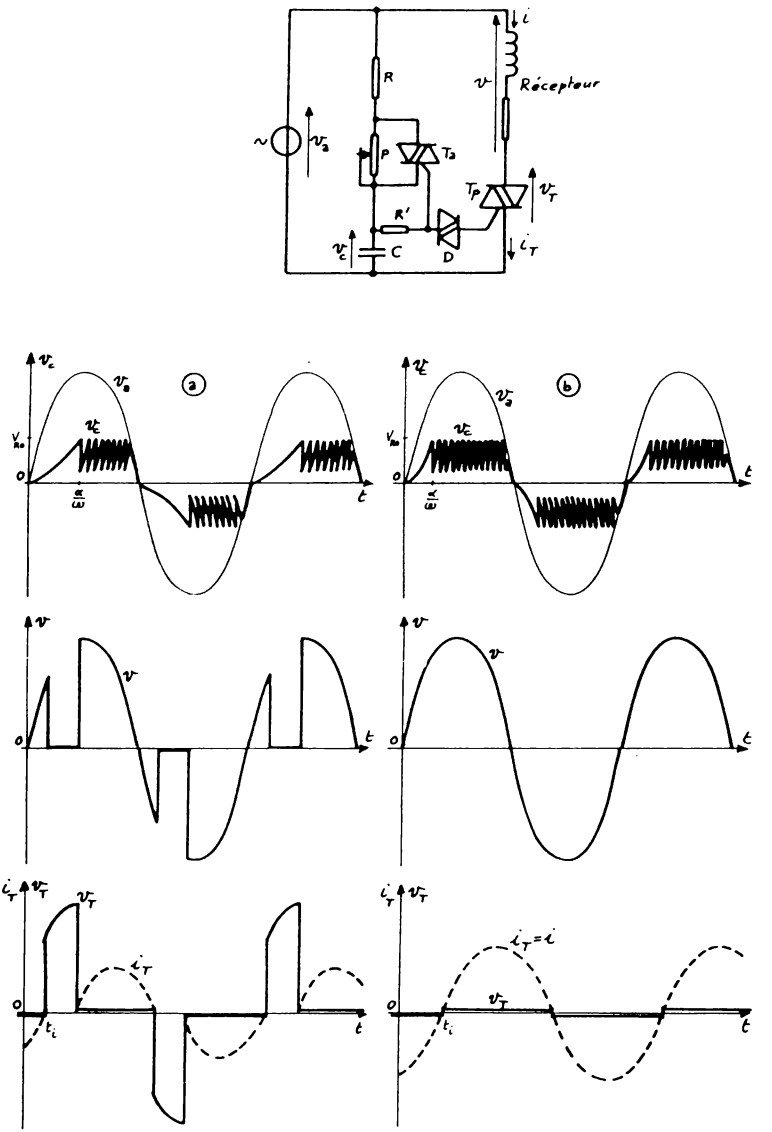


Figure B.IV.22

dissymétrique de T_p si la charge est suffisamment inductive pour qu'une phase de conduction du triac puisse aller au-delà de la première impulsion de commande de l'alternance suivante (cas de la figure **B.IV.21**.b).

On peut améliorer le circuit précédent en générant un train d'impulsions plus serrées au moyen d'un montage dont le principe est indiqué sur la figure **B.IV.22**. La première décharge de C $\left(\text{à l'instant } \frac{\alpha}{\omega}\right.$ où $v_c(t)$ atteint la valeur V_{RO} de mise en conduction du diac D$\left.\right)$ provoque une impulsion de commande de T_p et aussi, aux bornes de R', une tension d'amorçage de T_a (la capacité C doit être choisie pour permettre l'enclenchement des deux triacs et les pertes d'énergie de R' ; si on veut que R' soit de faible résistance il faut un composant auxiliaire T_a sensible à de faibles tensions de commande) ; ce dernier composant court-circuite le potentiomètre P et les nouvelles charges du condensateur (après les blocages successifs de D) se font avec une constante de temps R · C beaucoup plus courte que (R + P) · C ; d'où un peigne serré d'impulsions d'amorçage qui permettent éventuellement, dans le cas d'une charge très inductive, d'enclencher T_p dès son blocage si celui-ci intervient après le premier signal de fermeture (figure **B.IV.22**.b). Le triac auxiliaire T_a est bloqué naturellement après chaque changement de signe de v_a (car le courant de charge de C change de sens), ce qui permet de régler le retard α de la première décharge de C au moyen du potentiomètre P.

c. Perspectives d'évolution du triac

Longtemps limité à des applications à faible puissance et basse fréquence, le triac a fait l'objet de recherches destinées à améliorer ses performances.

En particulier, pour augmenter la fréquence de travail, c'est-à-dire réduire la durée t_q du recouvrement, on a songé à rendre plus indépendants les deux thyristors tête-bêche intégrés dans le triac. On propose ainsi un composant obtenu à partir de deux thyristors pilotés par un même triac assurant le découplage entre les deux éléments de puissance réalisés sur un même cristal. Ce composant, désigné *Alternistor*, a des limites d'utilisation en $\frac{dv}{dt}$ et $\frac{di}{dt}$ bien supérieures à celles d'un triac conventionnel ; on peut même assimiler à une aire de sécurité en commutation la portion du plan $\left(\frac{di}{dt}, \frac{dv}{dt}\right)$ correspondant à des transitions sûres du composant (cf. figure **B.IV.23**).

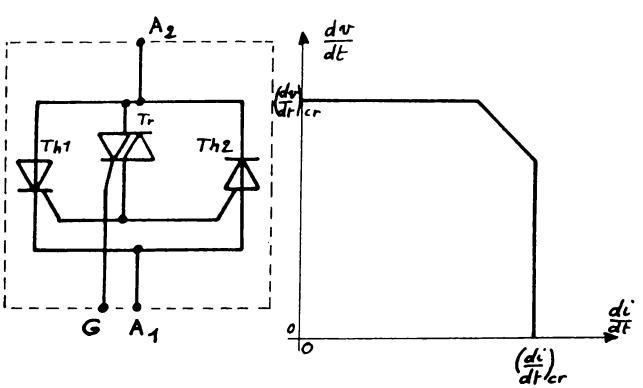


Figure B.IV.23

B.V. COMMUTATION D'UN TRANSISTOR DE PUISSANCE

1. Rappel des limites de fonctionnement

a. États stables de fonctionnement

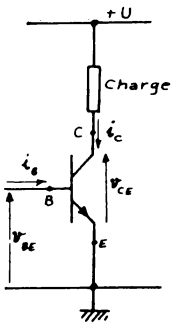


Figure B.V.1

Un transistor de puissance travaillant en régime de commutation ne peut occuper de façon stable, c'est-à-dire pendant des durées non négligeables devant la période du cycle de fonctionnement, et sans risque, que deux types d'états :

– états bloqués (ou ouverts) ;

– états passants (ou conducteurs, ou fermés).

Dans le cas d'un composant alimenté sous une tension continue U en série avec une charge (que l'on supposera purement résistive et de résistance R, pour simplifier l'analyse) ces états sont caractérisés ainsi :

α. États bloqués (ouverts)

$$V_{CE(B)} \approx U$$

$I_{C(B)}$, courant de fuite, très faible devant le courant normal dans la charge sous la tension U.

Ces états sont obtenus en l'absence de courant de base i_B ($i_B = 0$), c'est-à-dire :

– soit lorsque $v_{BE} = 0$; alors le transistor peut au maximum bloquer une tension $V_{CEO_{sus}}$ spécifiée par le constructeur et l'intensité de son courant de fuite est inférieure à I_{CEO} ;

– soit lorsque v_{BE} est négative (valeur extrême V_{EBO} spécifiée par le constructeur), pour un NPN ; il peut alors supporter une tension supérieure V_{CEX} ($|V_{CEX}| > |V_{CEO_{sus}}|$) et l'intensité de son courant de fuite est inférieure à I_{CEX}.

Dans l'exemple choisi, l'état bloqué est représenté par le point B du plan $v_{CE} - i_C$ (figure B.V.2).

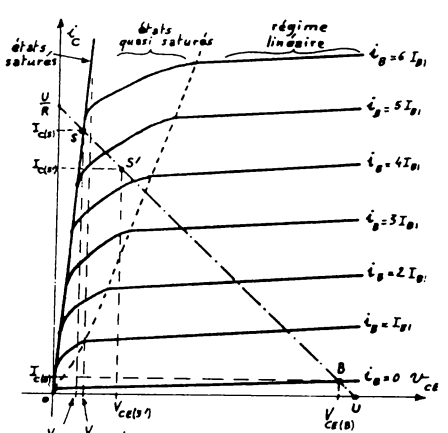


Figure B.V.2

β. États passants (fermés)

v_{CE} est petite devant la tension d'alimentation U,

i_C est limitée par la charge $\left(\text{dans notre cas } i_C = \frac{U}{R}\right)$.

Ces états sont obtenus lorsque le courant de base a une intensité i_B supérieure à $\frac{i_C}{\beta_f}$, où β_f est le « gain forcé » du transistor.

En l'absence de dispositif particulier de commande, le transistor est alors saturé ou sursaturé $\left(\text{si } i_B \gg \frac{i_C}{\beta_f}\right)$; son fonctionnement est représenté par le point S de $v_{CE} - i_C$ et l'on a :

$$V_{CE(S)} \leqslant V_{CE_{sat}}$$

si $$I_{C(S)} \leqslant I_{C_{sat}}$$

Le constructeur indique un triplet de valeurs typiques ($V_{CE_{sat}}$, $I_{C_{sat}}$, $I_{B_{sat}}$) dont on peut déduire $\beta_f = \dfrac{I_{C_{sat}}}{I_{B_{sat}}}$.

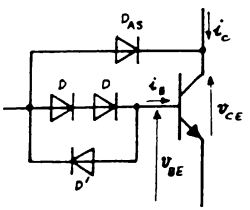


Figure B.V.3

Il peut être préférable de maintenir le transistor à la limite de la saturation (pour réduire la charge stockée en conduction et donc son temps d'évacuation t_s) en maintenant entre ses bornes une tension supérieure à $V_{CE_{sat}}$; par exemple, le circuit anti-saturation de la figure B.V.3 impose :

$$v_{CE} = 2\,v_D + v_{BE} - v_{DAS} \approx v_D + v_{BE} > V_{CE_{sat}}$$

Le point figuratif associé, dans le plan $v_{CE} - i_C$, à l'état ainsi obtenu est S', hors de la région de fonctionnement linéaire. On dit que le transistor est « quasi-saturé » et les conditions de son fonctionnement sont très voisines de celles à l'état saturé :

$$V_{CE(S')} \ll U, \qquad I_{C(S')} \approx \frac{U}{R}$$

Le constructeur indique les valeurs maximales admissibles de l'intensité du courant collecteur (I_C en régime permanent, I_{CM} en impulsions) ainsi que la valeur typique de la tension base-émetteur à la saturation $V_{BE_{sat}}$. Bien entendu, les fonctionnements extrêmes annoncés ne peuvent être obtenus qu'à condition de respecter les contraintes de températures spécifiées : la température de jonction ne doit pas excéder $T_{j_{max}}$, sachant que la résistance thermique jonction-boîtier vaut $R_{thj\text{-}case}$. Si on prévoit une puissance moyenne $(p_T)_{moy}$ à dissiper au niveau de la jonction, la résistance thermique du radiateur, R_{thr}, et celle, R_{thch}, du contact boîtier-radiateur, doivent satisfaire à :

$$R_{thr} + R_{thch} \leqslant \frac{T_{j_{max}} - T_{amb}}{(P_T)_{moy}} - R_{thj\text{-}case}$$

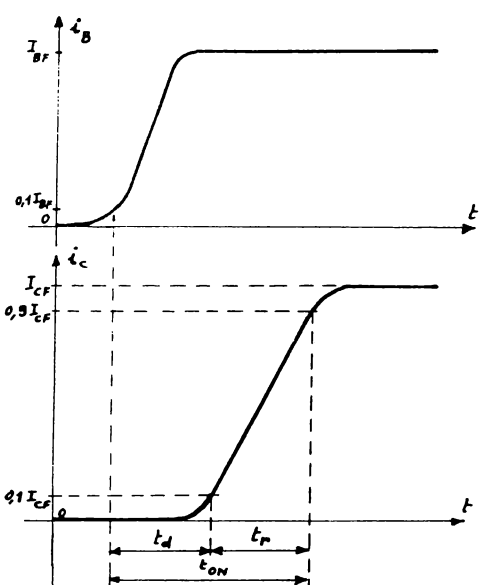


Figure B.V.4

b. Commutations

On nomme ainsi les transitions entre deux états stables et on distingue donc :

– la fermeture (ou mise en conduction), passage d'un état bloqué à un état saturé ou quasi-saturé ;

– l'ouverture (ou blocage), transition inverse.

α. La fermeture est caractérisée par les durées :

t_d (« delay time »), temps de retard entre l'instant d'application de i_B et le passage de i_C à 10 % de sa valeur finale ;

t_r (« rise time »), temps de montée de i_C entre 10 % et 90 % de sa valeur finale.

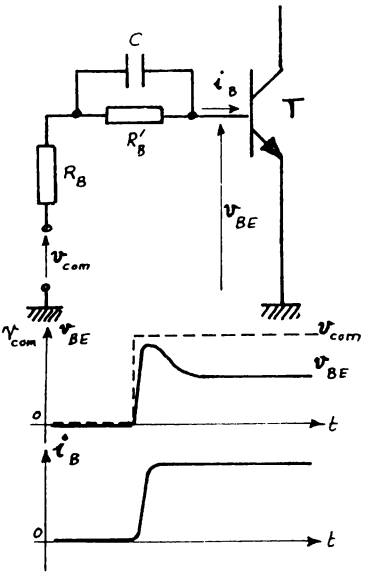


Figure B.V.5

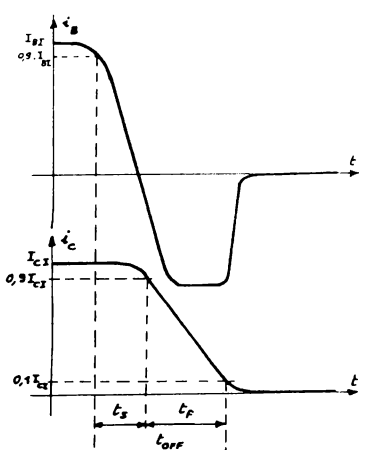


Figure B.V.6

Le constructeur n'indique parfois que le « temps de fermeture » : $t_{ON} = t_d + t_r$.

L'évolution de la tension v_{CE} dépend généralement de la nature de la charge et du montage réalisé ; c'est pourquoi on a caractérisé la fermeture par la courbe $i_C = f(t)$. Les durées typiques t_d et t_r indiquées par le constructeur supposent i_B établi à sa valeur finale en une durée inférieure à t_d, sinon c'est la commande qui fixe le « temps » de fermeture.

Le constructeur indique la valeur $V_{BE_{sat}}$ de v_{BE} qui permet d'assurer $I_{B_{sat}}$ mais la mise en conduction voit le transistor présenter une forte résistance base-émetteur ; on pourra prévoir un « dépassement » (« overshoot ») de v_{BE} à la fermeture pour assurer un courant de base suffisant dès le début de la commutation.

Le montage de la figure **B.V.5** permet de court-circuiter transitoirement une partie (R'_B) de la résistance de la maille de commande, donc d'augmenter v_{BE} au début de la fermeture.

β. L'ouverture est caractérisée par les durées :

t_s (« storage time »), temps d'évacuation de la charge stockée, entre la suppression de i_B et le passage de i_C à 90 % de sa valeur initiale ; cette durée dépend très sensiblement du circuit de commande de base et en particulier de l'état initial du transistor : à même courant commuté i_C, t_s est plus petit à l'ouverture d'un état quasi-saturé qu'au blocage d'un état saturé ou sur-saturé ;

t_f (« fall time »), temps de descente, entre 90 % et 10 % de la valeur initiale de i_C.

On nomme « temps d'ouverture » la durée :

$$t_{OFF} = t_s + t_f$$

L'ouverture peut être réalisée dans deux types de conditions pour la jonction base-émetteur :

– *Polarisation directe* si la maille de commande de base est ouverte (cas de la figure **B.V.7** lorsque R_{BE} est infinie), ce qui implique $i_B = 0$, ou si on dispose entre base et émetteur un résistor de grande résistance (R_{BE} supérieure à $R_{BE_{mini}}$ spécifiée), de telle sorte que i_B soit négligeable durant le blocage.

– *Polarisation inverse.* La durée d'ouverture t_{OFF} d'un transistor de puissance peut être réduite par l'utilisation d'un circuit de commande de base assurant un courant i_B

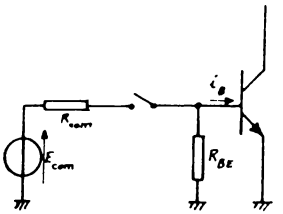


Figure B.V.7

négatif (pour un NPN) puis une tension v_{BE} inverse durant le blocage. On peut obtenir un tel résultat grâce aux montages de principe de la figure **B.V.8**, c'est-à-dire :

-- en imposant une polarisation inverse (montage ⓐ) ;

-- en provoquant une pointe de courant inverse à l'ouverture au moyen de la décharge d'un condensateur (ⓑ), de l'extinction du courant dans une bobine (ⓒ) ou d'un résistor R_{BE} de résistance inférieure à la valeur spécifiée $R_{BE\,mini}$ (ⓓ).

Il conviendra de s'assurer que la valeur maximale de la tension inverse v_{EB} susceptible d'être appliquée au blocage reste inférieure à une valeur indiquée V_{EBO} (pour éviter l'avalanche de la jonction base émetteur).

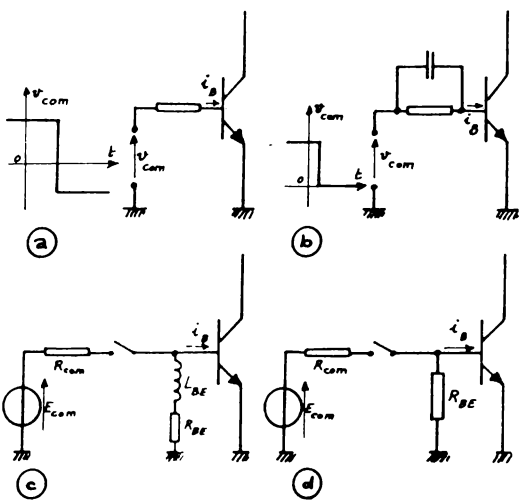


Figure B.V.8

L'expérience montre qu'il ne suffit pas d'assurer un courant inverse de base ; t_{OFF} dépend de la vitesse de décroissance de i_B et il existe une valeur de $\frac{di_B}{dt}$ donnant une durée d'ouverture minimale.

On peut donc être amené à rechercher l'obtention des conditions de blocage optimales au moyen d'un montage dont le principe est indiqué sur la figure **B.V.9**. Une bobine montée dans la maille d'alimentation de la base fixe la vitesse de descente de i_B : $\frac{di_B}{dt} = \frac{1}{L} \cdot (v_{com} - v_{BE})$.

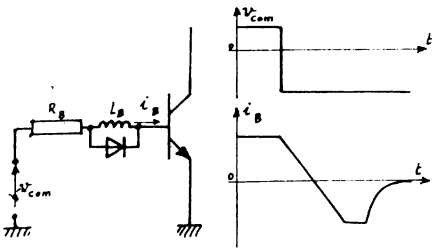


Figure B.V.9

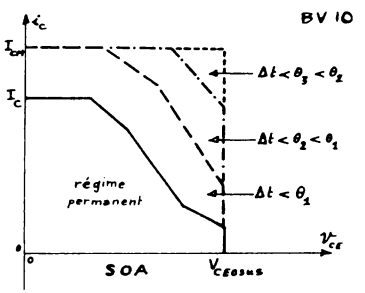


Figure B.V.10

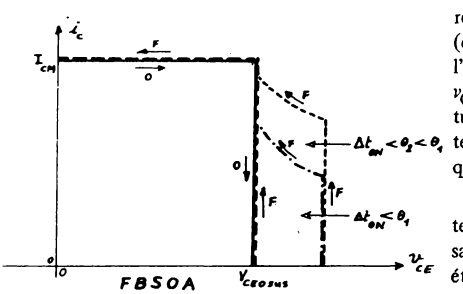


Figure B.V.11

c. Aires de sécurité

On a vu que l'intensité du courant collecteur est limitée (I_C en régime permanent, I_{CM} en impulsions), de même que la tension v_{CE} ($V_{CEO_{sus}}$ en polarisation directe, V_{CEX} en polarisation inverse). Le couple des valeurs v_{CE} et i_C doit lui aussi respecter certaines contraintes dans la mesure où un transistor supportant v_{CE} et traversé par i_C pendant Δt doit dissiper, sans fusion de sa jonction, l'énergie : $\Delta W = v_{CE} \cdot i_C \cdot \Delta t$.

Les portions du plan $v_{CE} - i_C$ dont les points ont pour coordonnées des couples de valeurs associées à des fonctionnements sans danger du transistor sont dites « Aires de Sécurité ».

α. Aire de sécurité (SOA) *en régime continu de fonctionnement ou en monoimpulsions*

La figure **B.V.10** indique en trait ininterrompu la portion du plan $v_{CE} - i_C$ où le point figuratif du fonctionnement du transistor peut se situer sans risque (si $T_j < T_{j\,max}$) au régime permanent. Le point figuratif pourra excursionner hors de cette aire si la durée de ces impulsions est assez courte pour que l'énergie dissipée puisse être évacuée sans risque après le retour au régime normal. Le constructeur indique donc des aires de sécurité en régime impulsionnel associées à des durées maximales d'impulsions (θ_1, θ_2, θ_3, par exemple 500 μs, 50 μs, 5 μs).

On désigne souvent cette aire sous le sigle SOA (« Safe Operating Area »).

β. Aires de sécurité en régime de commutation

La figure **B.V.11** indique l'aire de sécurité en régime de commutation avec polarisation directe (c'est-à-dire avec i_B pratiquement négligeable durant l'ouverture), FBSOA. C'est la portion du plan $v_{CE} - i_C$ limitée par $V_{CEO_{sus}}$ et I_{CM}. A la fermeture, l'aire de sécurité est plus importante aux fortes tensions et aux courants faibles, et d'autant plus que la durée de fermeture, t_{ON}, est plus petite.

Lors de l'ouverture avec polarisation inverse, la tenue en tension est plus réduite aux forts courants, sauf si le transistor travaille, en conduction, dans un état quasi-saturé. Par contre, aux faibles valeurs de i_C le transistor supporte des tensions plus importantes. D'où l'aire de sécurité en commutation avec polarisation inverse, RBSOA, indiquée sur la figure **B.V.12**.

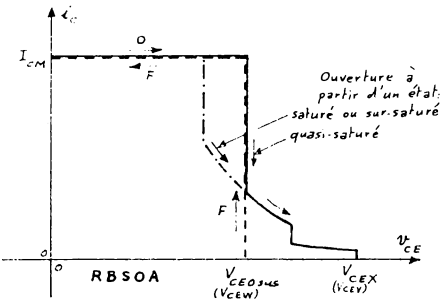


Figure B.V.12

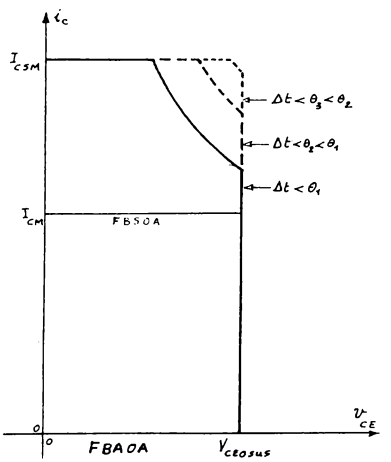


Figure B.V.13

Les constructeurs conseillent de n'excursionner dans la zone où v_{CE} est comprise entre $V_{CEO_{sus}}$ et V_{CEX} que pour i_C inférieure à 1 ou 2 % de I_{CM}.

Pour certains composants la tension maximale associée à $I_{C_{sat}}$ est supérieure à $V_{CEO_{sus}}$; elle est alors indiquée par V_{CEW} sur les catalogues.

γ. Aires de sécurité en surcharges accidentelles

Il convient aussi de prévoir les zones du plan $v_{CE} - i_C$ où le point figuratif pourra évoluer sans danger lors d'accidents survenant au montage : court-circuits de la charge par exemple.

Une surcharge accidentelle est acceptable lorsqu'elle ne conduit pas la température de jonction au-delà de $T_{j_{max}}$ et lorsqu'elle ne se reproduit pas avant que le transistor soit retourné à un régime normal de fonctionnement (surtout en température).

Les constructeurs fournissent les aires de surcharges accidentelles admissibles mais un composant ne pourra supporter de telles surcharges qu'un nombre limité de fois au cours de sa vie (typiquement 3 000). Le montage et les dispositifs de sécurité devront donc interdire au couple $v_{CE} - i_C$ de sortir de ces aires et limiter la durée des excursions hors des aires de sécurité en commutation.

– *Aire de sécurité en surcharge accidentelle avec polarisation directe* (FBAOA, voir figure **B.V.13**).

Elle comprend l'aire de sécurité en commutation (FBSOA) augmentée aux forts courants (et au maximum jusqu'à I_{CSM}) de portions de plan d'autant plus grandes que la durée de la surcharge est plus réduite (donc que la réponse du système de sécurité est plus rapide).

– *Aire de sécurité en surcharge accidentelle avec polarisation inverse* (RBAOA).

L'ouverture en polarisation inverse fragilise le transistor en réduisant sa tenue en tension, du fait de la concentration (focalisation) des lignes de courant au centre de l'émetteur provoquée par le courant de base inverse. D'où une aire de sécurité à l'ouverture (RBAOA) comportant une zone interdite (aire DEFF' de la figure **B.V.14**) d'autant plus grande que i_B est plus important au moment où apparaît la surcharge ; encore faut-il remarquer que le point figuratif peut traverser les limites indiquées en trait double (portions DE et FF' pour un blocage à partir de $I_{B_{end}} = I_{B_1}$). Seule la portion EF ne peut être franchie sans risque.

La zone interdite disparaît de l'aire de sécurité si l'ouverture s'effectue à partir d'un état quasi-saturé.

2. Problèmes posés par la commutation d'un transistor de puissance

Les valeurs de la tension v_{CE} et de la puissance dissipée, p_T, dans le transistor sont fonction du circuit d'utilisation.

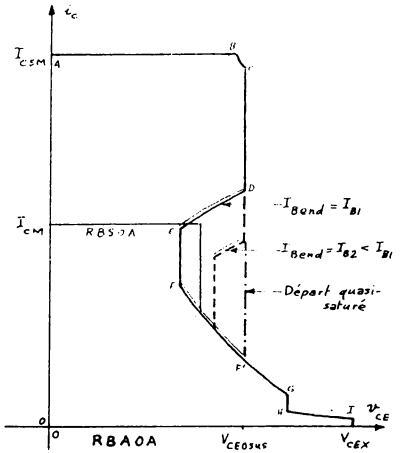


Figure B.V.14

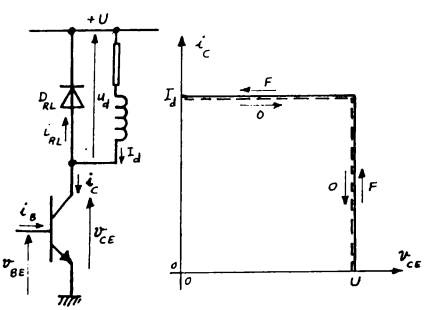


Figure B.V.15

Analysons le montage de la figure **B.V.15** : hacheur série sur charge très inductive (on supposera la conduction ininterrompue dans la charge et même, pour simplifier, la valeur de I_d constante au cours d'un cycle de fonctionnement).

En admettant que i_C évolue linéairement, en fonction du temps, lors des transitions (mise en conduction et blocage) les chronogrammes de i_C, i_{RL}, v_{CE} et p_T ont l'allure indiquée sur la figure **B.V.16**, avec : $p_T = v_{CE} \cdot i_C$.

A la fermeture du transistor, la diode de roue libre D_{RL} reste en service jusqu'à la date t''_F où :

$$i_C = I_d$$

Tant que i_{RL} est non nulle, on a :

$$u_d = -v_{DRL} \; ; \quad v_{CE} = U + v_{DRL} \approx U$$

A l'ouverture, la diode de roue libre entre en conduction dès l'instant t'_0 où i_C commence à décroître ; d'où, dès t'_0 :

$$u_d = -v_{DRL} \; ; \quad v_{CE} \approx U$$

On peut en déduire l'énergie totale dissipée dans le composant au cours d'un cycle :

– fermeture :

$$W_T(F) = \int_{t'_F}^{t''_F} v_{CE} \cdot i_C \cdot dt = \frac{1}{2} \cdot U \cdot I_d (t''_F - t'_F) = \frac{1}{2} \cdot U I_d t_r$$

– ouverture :

$$W_T(O) = \int_{t'_0}^{t''_0} v_{CE} \cdot i_C \cdot dt = \frac{1}{2} \cdot U \cdot I_d (t''_0 - t'_0) = \frac{1}{2} \cdot U I_d t_f$$

En tenant compte éventuellement des pertes en conduction (durée de conduction : $\Delta t_{Cond} = \alpha \cdot T$; énergie dissipée : $W_{Cond} = V_{CE\,Cond} \cdot I_d \cdot \Delta t_{Cond}$) et au blocage (durée : $\Delta t_{Bloc} = (1-\alpha) \cdot T$; énergie : $W_{Bloc} \leqslant U \cdot I_{CEO} \cdot \Delta t_{Bloc}$) la puissance moyenne dissipée dans le transistor s'exprime :

$$P_T = \frac{1}{T} \cdot (W_F + W_0 + W_{Cond} + W_{Bloc}) \leqslant \frac{f}{2} \cdot U I_d (t_r + t_f) + V_{CE_{sat}} I_d \alpha + U I_{CEO} (1-\alpha)$$

en notant $\alpha = \dfrac{\Delta t_{Cond}}{T}$ le rapport cyclique de conduction du composant.

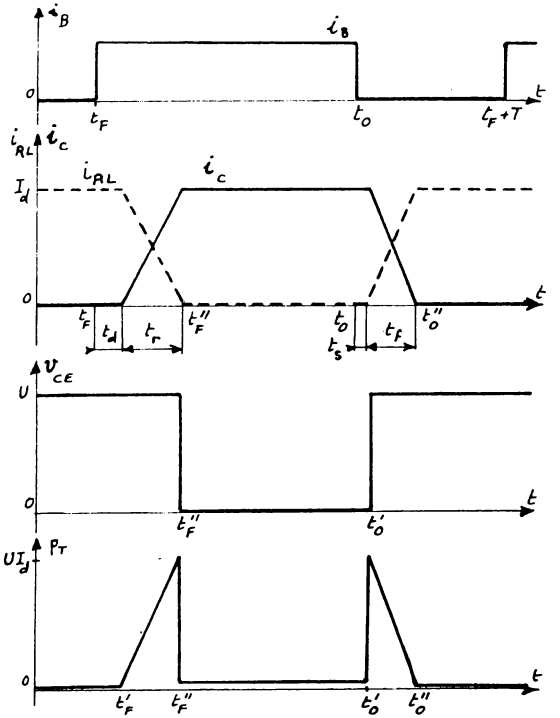


Figure B.V.16

L'énergie consommée lors des commutations est importante et la puissance moyenne à dissiper (et donc aussi la température de jonction) augmente rapidement avec la fréquence de travail $f = \frac{1}{T}$; un tel montage aura donc des performances (tension bloquée, intensité du courant commuté, fréquence) limitées.

> **REMARQUE.** – Les expressions théoriques de W_T (F) et W_T (O) obtenues en supposant linéaire l'évolution de i_C (t) lors des commutations sous-estiment sensiblement la consommation du transistor ; il sera préférable de majorer le calcul de ces pertes en les exprimant :
>
> $$W_{TM}\,(F) \approx UI_d t_r, \qquad W_{TM}\,(O) \approx UI_d t_f$$

Par ailleurs, l'évolution du point figuratif dans le plan $v_{CE} - i_C$ durant les commutations (voir figure **B.V.15**) montre que le transistor travaillera aux limites de l'aire de sécurité en commutation si on désire l'utiliser aux conditions maximales en tension et courant. D'où un risque important de destruction accidentelle.

3. Principes de l'aide à la commutation

Il convient souvent de diminuer la puissance moyenne dissipée dans le transistor et/ou de réduire l'aire du plan $v_{CE} - i_C$ limitée par les axes et le trajet du point figuratif lors des commutations.

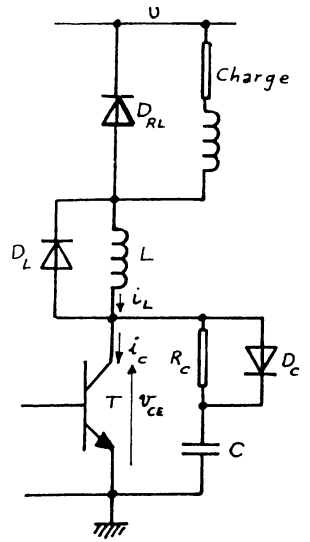


Figure B.V.17

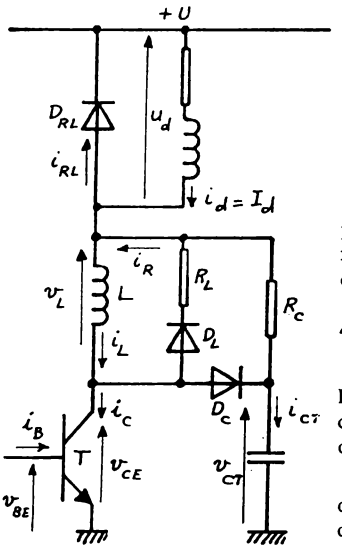


Figure B.V.18

On peut atteindre ces buts de diverses façons :

– en accélérant les commutations pour réduire l'énergie perdue durant ces transitions ; on a vu que l'on peut diminuer t_{ON} en aidant i_B à atteindre rapidement sa valeur finale (dépassement de v_{BE}) et t_{OFF} en évitant la saturation (conduction en état quasi-saturé) et en assurant à l'ouverture une décroissance $\frac{di_B}{dt}$ et un courant de base inverse judicieux ;

– en aidant le transistor à commuter, c'est-à-dire en contraignant son point figuratif à ne s'éloigner que très peu des axes du plan $v_{CE} - i_C$. La figure **B.V.17** montre le principe des circuits qui vont réaliser cet objectif :

– à la fermeture, une bobine d'inductance L, en série avec le transistor, limite la vitesse de montée du courant collecteur et surtout fait chuter la tension v_{CE} à ses bornes :

$$v_{CE} = U - L \cdot \frac{d}{dt}(i_L)$$

(tant que la diode de roue libre D_{RL} est passante),

– à l'ouverture, un condensateur de capacité C, mis en parallèle sur T, limite la vitesse de croissance de v_{CE} et dérive une partie du courant de charge (tant que D_{RL} est bloquée).

Une diode de roue libre D_L permet l'extinction de i_L avant la fermeture suivante. Un résistor R_c limite l'intensité du courant de décharge de C à la fermeture du transistor.

Une partie non négligeable des énergie mises en œuvre dans L et C est perdue, dans L et D_L lors de l'extinction de i_L, dans R_c et T lors de la décharge de C. On cherchera à réaliser des montages limitant la puissance moyenne consommée dans les composants du circuit.

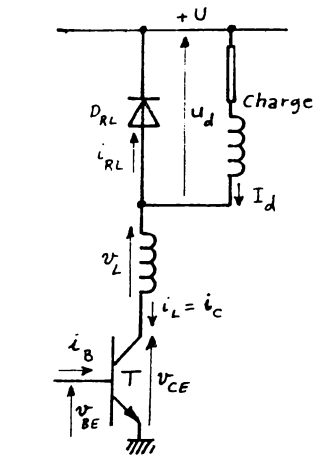
Ces mesures (réduction des durées de commutation et des pertes) seront mises en œuvre pour améliorer la sécurité du fonctionnement d'un transistor ou pour augmenter sa fréquence de travail.

4. Étude d'un circuit d'aide à la commutation

On va étudier le comportement du montage de la figure **B.V.18** ci-contre. L'exemple d'utilisation choisi est toujours celui du hacheur abaisseur série dont on a vu qu'il imposait de difficiles conditions de commutation au transistor.

On supposera toujours que la charge impose, à la fréquence de travail choisie, un courant ininterrompu parfaitement lissé d'intensité :

$$i_d = I_d = \text{Cte}$$



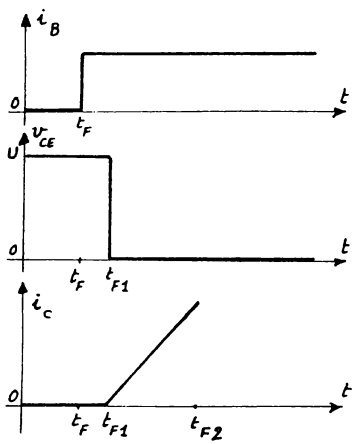


Figure B.V.19

a. Étude de la fermeture du transistor

On supposera qu'avant l'application de la tension v_{BE} de mise en conduction, le courant de charge est assuré par la diode de roue libre et le courant i_L est éteint ;

$$i_C = 0,\ i_L = 0 \qquad \text{et donc :} \quad v_L = L \cdot \frac{d}{dt}(i_L) = 0$$

$$i_d = i_{RL} = I_d = \text{Cte}$$

$$u_d = -v_{DRL} \ll U \text{ et donc : } v_C = v_{CE} \approx U$$

A la date t_F on commande la fermeture de T et la croissance de i_C commence à : $t_{F_1} = t_F + t_d$; i_C tend naturellement à atteindre sa valeur finale I_d suivant la loi :

$$i_C = I_d \left(\frac{t - t_{F_1}}{t_r} \right)$$

où t_r est le temps de montée.

α. Établissement de i_C

A la mise en conduction de T le courant i_L, continu, augmente à partir de $i_L\,(t_{F_1}) = 0$, ce qui implique que D_{RL} reste conductrice :

$$i_{RL} = I_d - i_L > 0 \quad \text{tant que} \quad i_L < I_d$$

D'où u_d pratiquement nulle et le condensateur reste chargé sous la tension : $v_C \approx U$; donc :

$$i_{CT} = C \cdot \frac{d}{dt}(v_{CT}) = 0.$$

Le montage se comporte comme celui de la figure **B.V.19** et les grandeurs électriques vérifient :

$$U = u_d + v_L + v_{CE} \approx v_L + v_{CE}$$

Donc :

$$v_{CE} \approx U - L \cdot \frac{d}{dt}(i_L) = U - L \cdot \frac{d}{dt}(i_C)$$

L'intensité i_C tendant naturellement à croître avec le coefficient directeur :

$$\frac{di_C}{dt} = \frac{I_d}{t_r}$$

on devrait avoir : $v_{CE} = U - \dfrac{L}{t_r} \cdot I_d$

Pour réduire au maximum les pertes d'énergie à la fermeture dans le transistor on choisira L telle que : $L > \dfrac{U}{I_d} \cdot t_r$.

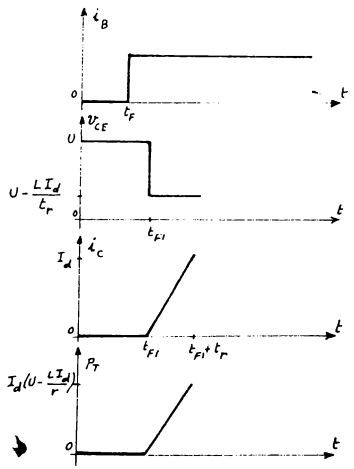


Figure B.V.20

Comme la tension v_{CE} ne peut devenir négative à l'état passant on va avoir, dès la mise en conduction de T :

$$v_{CE} = 0,\ v_L = L \cdot \frac{d}{dt}(i_C) = U - u_d - v_{CE} \approx U$$

et donc :

$$i_C = i_L = \frac{U}{L}(t - t_{F_1}) \qquad (\text{car } i_L(t_{F_1}) = 0).$$

L'intensité i_C atteint sa valeur finale I_d à la date t_{F_2} telle que :

$$t_{F_2} - t_{F_1} = \frac{L}{U} \cdot I_d > t_r \qquad \text{car } L > \frac{U}{I_d} \cdot t_r .$$

La bobine d'inductance L a donc pour effet de réduire la vitesse de montée de i_C et de faire chuter rapidement v_{CE}, ce qui supprime (en théorie) toute dissipation d'énergie dans le composant.

REMARQUE – L'aide à la fermeture apportée par L n'est complète ($v_{CE} = 0$) que si l'intensité du courant à commuter est supérieure à :

$$I_{d_{min}} = \frac{U}{L} \cdot t_r$$

Le calcul de L sera donc l'objet d'un compromis : il faut une valeur suffisamment grande pour commuter correctement une partie non négligeable du courant nominal mais pas trop grande pour ne pas augmenter trop la durée de fermeture au courant nominal.

Si $I_d < I_{d_{min}}$ on a, durant la fermeture :

$$i_C = \frac{1}{t_r} \cdot I_d\,(t - t_{F_1})\ ;\ v_{CE} = U - L \cdot \frac{I_d}{t_r} > 0$$

Les grandeurs v_{CE} et i_C évoluent comme l'indique la figure **B.V.20**, la durée d'établissement de i_C est t_r mais le transistor dissipe une énergie :

$$W_T = \frac{1}{2}(UI_d t_r - L \cdot I_d^2)$$

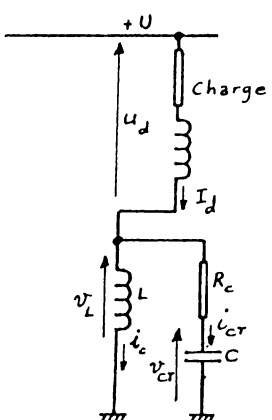


Figure B.V.21

β. Décharge du condensateur C

A la date t_{F_2} où i_C prend la valeur I_d la diode de roue libre se bloque, la tension u_d commence à augmenter, ce qui entraîne la décharge de C à travers R_c, L et le transistor T. Le montage se comporte comme celui de la figure **B.V.21** et les grandeurs variables satisfont à :

$$U = u_d + v_L = R_c i_{CT} + v_{CT} + u_d$$

$$i_C + i_{CT} = I_d = \text{Cte}$$

$$v_L = L \cdot \frac{d}{dt}(i_L) \qquad i_{CT} = C \cdot \frac{d}{dt}(v_{CT})$$

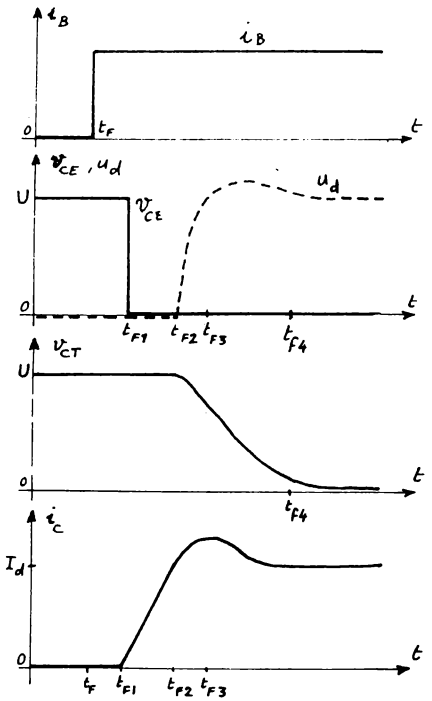


Figure B.V.22

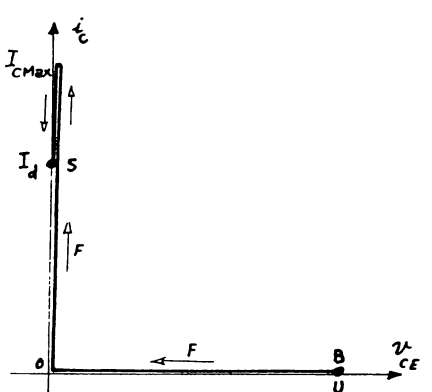


Figure B.V.23

D'où :

$$LC \cdot \frac{d^2}{dt^2}(v_{CT}) + R_c C \cdot \frac{d}{dt} \cdot (v_{CT}) + v_{CT} = 0$$

La tension v_{CT} va tendre vers zéro au terme d'un régime transitoire de la forme générale :

$$v_{CT} = A \cdot e^{r_1 \cdot t} + B \cdot e^{r_2 \cdot t}$$

où r_1 et r_2, solutions de $LCr^2 + R_c Cr + 1 = 0$ s'expriment :

$$r_1 = -\frac{R_c}{2L} + \sqrt{\left(\frac{R_c}{2L}\right)^2 - \frac{1}{LC}}$$

et $$r_2 = -\frac{R_c}{2L} - \sqrt{\left(\frac{R_c}{2L}\right)^2 - \frac{1}{LC}}$$

– si $R_c > 2\sqrt{\frac{L}{C}}$, r_1 et r_2 sont deux réels négatifs, le régime transitoire est apériodique et s'éteint au bout de quelques constantes de temps du régime le plus lent, c'est-à-dire au bout de deux ou trois τ_1, si : $\tau_1 = -\frac{1}{r_1}$

– si $R_c < 2\sqrt{\frac{L}{C}}$ on a : $r_1 = -\frac{1}{\tau} + j\omega$

$$r_2 = -\frac{1}{\tau} - j\omega$$

où : $\omega = \sqrt{\frac{1}{LC} - \left(\frac{R_c}{2L}\right)^2}$ et $\tau = \frac{2L}{R_c} > \sqrt{LC}$

Le régime transitoire est un régime oscillant, de pseudo-pulsation ω, amorti avec la constante de temps τ ;

– pour réduire la durée du phénomène on peut se placer dans les conditions de l'amortissement critique : $R_c = 2\sqrt{\frac{L}{C}}$. Alors, si : $\tau = \frac{2L}{R_c} = \sqrt{LC}$ la solution est de la forme :

$$v_{CT} = [A + B(t - t_{F_2})] \cdot \exp\left(-\frac{t - t_{F_2}}{\tau}\right)$$

et : $$i_{CT} = C \cdot \left[B - \frac{A}{\tau} - \frac{B}{\tau}(t - t_{F_2})\right] \cdot \exp\left(-\frac{t - t_{F_2}}{\tau}\right)$$

On déduit les constantes A et B de la propriété de continuité à l'instant t_{F_2} des grandeurs v_{CT} (d'où $v_{CT}(t_{F_2}) = U$), i_L et i_d (d'où $i_{CT}(t_{F_2}) = i_d(t_{F_2}) - i_L(t_{F_2}) = 0$).

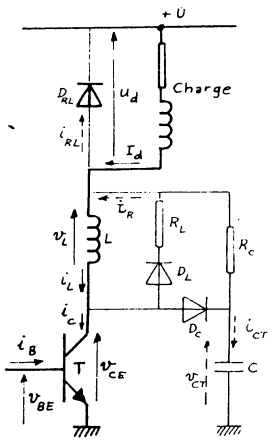


Figure B.V.24

D'où :

$$v_{CT} = U\left[1 + \frac{1}{\tau}(t - t_{F_2})\right] \exp\left(-\frac{t - t_{F_2}}{\tau}\right)$$

$$i_{CT} = -\frac{CU}{\tau^2}(t - t_{F_2}) \cdot \exp\left(-\frac{t - t_{F_2}}{\tau}\right)$$

$$i_C = I_d + \frac{CU}{\tau^2}(t - t_{F_2}) \cdot \exp\left(-\frac{t - t_{F_2}}{\tau}\right)$$

$$u_d = U\left[1 - \left(1 - \frac{t - t_{F_2}}{\tau}\right) \cdot \exp\left(-\frac{t - t_{F_2}}{\tau}\right)\right]$$

On montre facilement que i_C passe par un maximum à la date : $t_{F_3} = t_{F_2} + \tau$ et que :

$$I_{C_{max}} = I_d + \frac{CU}{\tau \cdot e} = I_d + \sqrt{\frac{C}{L}} \cdot \frac{U}{e}$$

D'où un « dépassement » de courant :

$$\Delta i_C = I_{C_{max}} - I_d = \sqrt{\frac{C}{L}} \cdot \frac{U}{e}$$

Si on admet que ce régime transitoire est terminé lorsque v_{CT} ne vaut plus que 10 % de sa valeur initiale U, la date t_{F_4} de fin de la transition doit satisfaire à :

$$0{,}1 \cdot U = U \cdot \left[1 + \frac{1}{\tau}(t - t_{F_4})\right] \cdot \exp\left(-\frac{t_{F_4} - t_{F_2}}{\tau}\right)$$

Cette relation est vérifiée par : $t_{F_4} - t_{F_2} = 3{,}9 \cdot \tau \approx 4\,\tau = 4\sqrt{LC}$

D'où la durée totale de la fermeture :

$$\Delta t_F = t_{F_4} - t_F = t_{F_4} - t_{F_2} + t_{F_2} - t_{F_1} + t_{F_1} - t_F$$

$$\Delta t_F = 4\sqrt{LC} + \frac{L}{U} \cdot I_d + t_d \geqslant 4\sqrt{LC} + t_r + t_d = 4\sqrt{LC} + t_{ON}$$

Enfin, l'évolution du point figuratif dans le plan $v_{CE} - i_C$ suit parfaitement les axes, donc se fait sans dissipation d'énergie ; toutefois il faudra éviter que le dépassement de courant ne conduise le transistor hors de l'aire de sécurité en commutation.

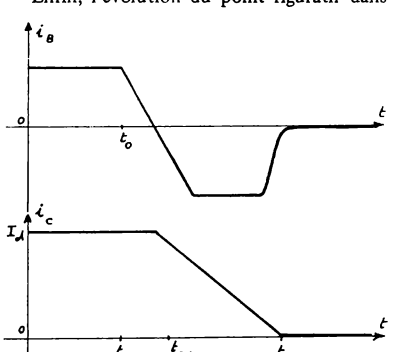


Figure B.V.25

b. Étude de l'ouverture du transistor

Le montage étudié fonctionne jusqu'à la date t_0 dans les conditions décrites par la figure **B.V.24** et les valeurs suivantes :

$$i_C(t_0 - \epsilon) = i_L(t_0 - \epsilon) = I_d = \text{Cte},$$

donc : $v_L(t_0 - \epsilon) = 0$

$$v_{CT}(t_0 - \epsilon) = v_{CE}(t_0 - \epsilon) = 0,$$

donc : $u_d(t_0 - \epsilon) = U$

A l'instant t_0 s'amorce la phase de blocage du transistor et on admet que ce dernier répond comme

l'indiquent les chronogrammes de la figure **B.V.25**, c'est-à-dire que i_C commence à décroître à la date :

$$t_{01} = t_0 + t_s \qquad (t_s : \text{temps de déstockage})$$

et s'éteint suivant la loi :

$$i_C = I_d \left(1 - \frac{1}{t_f}(t - t_{01})\right) ; \qquad (t_f : \text{temps de descente}).$$

On montre facilement que le montage adopté implique deux propriétés importantes :

1. *L'intensité* i_L *reste invariante tant que la diode de roue libre* D_{RL} *ne conduit pas.*

En effet :

– une croissance de i_L provoquerait un i_R négatif : d'où : $i_L - i_R > i_L > i_L(t_0) = I_d$, ce qui est impossible ;

– une décroissance de i_L donnerait naissance à un i_R positif ; d'où : $i_L - i_R < i_L(t_0) = I_d$, ce qui n'est possible que si D_{RL} conduit.

2. *La diode* D_{RL} *ne peut pas conduire tant que la tension* v_{CT} *est inférieure à* U.

En effet, D_{RL} ne devient passante que si $u_d \leqslant 0$; or : $u_d = U - v_L - v_{CE} \geqslant U - v_L - v_{CT}$ (car $v_{CT} \geqslant v_{CE}$, du fait de D_c).

Comme v_L est nulle tant que D_{RL} est bloquée (propriété 1), on a : $u_d \geqslant U - v_{CT}$ et D_{RL} est bloquée tant que $v_{CT} \leqslant U$ (CQFD).

α. Extinction de i_C

Du fait de ces propriétés et compte tenu du fait que v_{CT} varie continûment à partir de $v_{CT}(t_0 - \epsilon) = 0$, le montage se comporte comme celui de la figure B.V.26 et : $i_L = I_d = \text{Cte}$, d'où : $v_L = 0$.

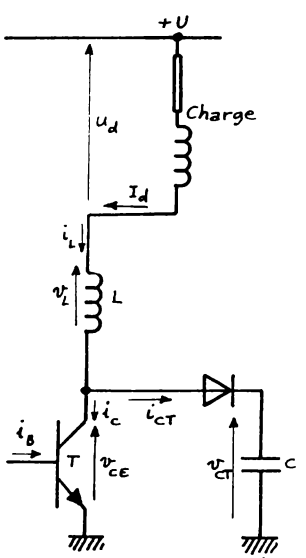


Figure B.V.26

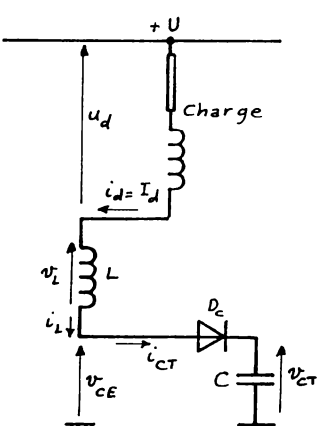


Figure B.V.27

Le condensateur est chargé par un courant d'intensité :

$$i_{CT} = i_L - i_C = I_d - I_d \left(1 - \frac{1}{t_f}(t - t_{01})\right)$$

D'où : $$C \cdot \frac{d}{dt}(v_{CT}) = i_{CT} = \frac{I_d}{t_f}(t - t_{01})$$

Donc : $$v_{CE} = v_{CT} = \frac{I_d}{2Ct_f}(t - t_{01})^2 \quad \text{car :} \quad v_{CT}(t_0) = 0.$$

Alors : $$u_d = U - v_{CE} = U - \frac{I_d}{2Ct_f}(t - t_{01})^2$$

β. Charge du condensateur C

La phase précédente s'achève à la date : $t_{02} = t_{01} + t_f$ où l'intensité i_C est nulle et :

$$v_{CE}(t_{02}) = v_{CT}(t_{02}) = \frac{I_d t_f}{2C}$$

Pour réduire l'énergie dissipée dans le transistor durant l'ouverture on choisira C de telle sorte que : $v_{CE}(t_{02}) \leqslant k \cdot U \ll U$ (exemple : $k = 0{,}1$),

soit : $$C \geqslant \frac{I_d t_f}{2kU}$$

On voit que C devra être calculée pour la valeur maximale de l'intensité I_d du courant à commuter.

La diode D_{RL} reste ouverte au-delà de t_{02} (si v_{CT} est inférieure à U) et, i_C ne pouvant être négative, le condensateur de capacité C se charge à courant constant (figure B.V.27) :

$$C \cdot \frac{d}{dt}(v_{CT}) = i_{CT} = i_L = I_d = \text{Cte}$$

Donc : $$v_{CE} = v_{CT} = \frac{I_d t_f}{2C} + \frac{I_d}{C}(t - t_{02}) = k \cdot U \left(1 + \frac{2}{t_f}(t - t_{02})\right)$$

Cette phase cesse à la date t_{03} où : $v_{CT}(t_{03}) = U$ c'est-à-dire :

$$t_{03} = t_{02} + \frac{CU}{I_d}(1 - k) = t_{02} + \frac{CU}{I_d} - \frac{t_f}{2}$$

γ. Extinction du courant dans la bobine d'inductance L

La diode D_{RL} devient passante à la date t_{03} car la poursuite de la charge de C à courant constant d'intensité I_d amènerait u_d à prendre des valeurs négatives non négligeables devant U. La conduction de D_{RL} impose : $u_d = 0$ (si on néglige devant U la chute de tension aux bornes de D_{RL}).

Alors i_L diminue, v_L devient négative et D_L se débloque ; les résistors R_c et R_L, disposés en parallèle (voir figure **B.V.28**), sont parcourus par un courant total d'intensité i_R. En notant : $R = \frac{R_c \cdot R_L}{(R_c + R_L)}$

on a : $U = u_d + v_L + v_{CT}$

où : $$u_d = 0 \quad \text{et :} \quad v_L = L \cdot \frac{d}{dt}(i_L) = -Ri_R$$

$$i_L = i_R + i_{CT} = -\frac{v_L}{R} + C \cdot \frac{d}{dt}(v_{CT})$$

D'où : $$LC \cdot \frac{d^2}{dt^2}(v_{CT}) + \frac{L}{R} \cdot \frac{d}{dt}(v_{CT}) + v_{CT} = U \qquad (v_{CE} = v_{CT}).$$

Si, pour réduire la durée du régime transitoire, on se place dans les conditions de l'amortissement critique :

$$R = \frac{1}{2}\sqrt{\frac{L}{C}} \left(\text{soit, si } R_c = 2\sqrt{\frac{L}{C}},\ R = \frac{R_c}{4} \text{ et } R_c = 3 \cdot R_L \right)$$

la solution est de la forme : $v_{CE} = v_{CT} = U + (A + B(t - t_{03})) \cdot \exp\left(-\frac{t - t_{03}}{2RC}\right)$

D'où : $$i_L = i_R + i_{CT} = \frac{v_{CT} - U}{R} + C \cdot \frac{d}{dt}(v_{CT}) = \left(CB + \frac{A + B(t - t_{03})}{2R}\right) \cdot \exp\left(-\frac{t - t_{03}}{2RC}\right)$$

La continuité à la date t_{03} de $v_{CT}(t)$ impose $A = 0$ tandis que celle de $i_L(t)$ donne $B = \frac{I_d}{C}$. Donc :

$$\begin{cases} v_{CE} = v_{CT} = U + \dfrac{I_d}{C}(t - t_{03}) \cdot \exp\left(-\dfrac{t - t_{03}}{2RC}\right) \\ i_{CT} = I_d \left(1 - \dfrac{t - t_{03}}{2RC}\right) \cdot \exp\left(-\dfrac{t - t_{03}}{2RC}\right) \\ i_L = i_{CT} + i_R = I_d \left(1 + \dfrac{t - t_{03}}{2RC}\right) \cdot \exp\left(-\dfrac{t - t_{03}}{2RC}\right) \end{cases}$$

On voit que v_{CE} et v_{CT} passent par un maximum lorsque i_{CT} devient nulle, c'est-à-dire à la date : $t_{04} = t_{03} + 2RC$ et : $V_{CE_{max}} = v_{CT_{max}} = U + \frac{2RI_d}{e}$. La tension v_{CE} dépasse donc la valeur finale au blocage, U, de : $\Delta v_{CE} = V_{CE_{max}} - U = \frac{2R}{e} \cdot I_d$.

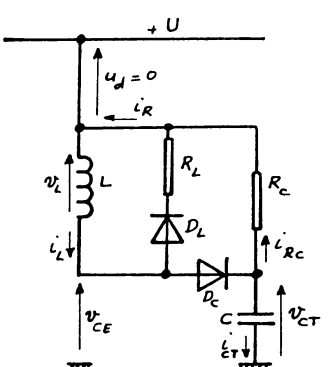


Figure B.V.28

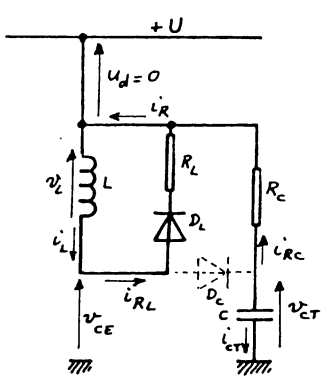


Figure B.V.29

Après t_{04} le condensateur se décharge, i_{CT} devient négative, le montage évolue encore comme celui de la figure **B.V.28** tant que D_c est passante, soit tant que : $i_{R_c} + i_{CT} \geqslant 0$.

Or : $$i_{R_c} = \frac{R}{R_c} \cdot i_R = \left(\frac{i_L - i_{CT}}{4}\right) \quad \left(\text{si } R = \frac{R_c}{4}\right)$$

D'où : $$i_{R_c} + i_{CT} = I_d \left(1 - \frac{t - t_{03}}{4\,RC}\right) \cdot \exp\left(-\frac{t - t_{03}}{2\,RC}\right)$$

La diode D_c se bloque donc à la date : $t_{05} = t_{03} + 4\,RC$ où :

$$i_{R_c} + i_{CT} = 0$$

$$v_{CE}(t_{05}) = v_{CT}(t_{05}) = U + \frac{4R}{e^2} \cdot I_d$$

$$i_L(t_{05}) = \frac{3}{e^2} \cdot I_d$$

$$i_{CT}(t_{05} - \epsilon) = -\frac{1}{e^2} \cdot I_d$$

Le montage évolue ensuite comme celui de la figure **B.V.29** :

– la tension v_{CT} tend exponentiellement vers U avec la constante de temps : $\tau_C = CR_c = 4\,RC$:

$$v_{CT} = U + \frac{4R}{e^2} \cdot I_d \cdot \exp\left(-\frac{t - t_{05}}{\tau_C}\right)$$

– l'intensité $i_L(t)$ tend exponentiellement vers zéro avec la constante de temps : $\tau_L = \frac{L}{R_L}$

Comme : $R_L = \frac{4}{3} \cdot R = \frac{R_c}{3}$ et $R = \frac{1}{2}\sqrt{\frac{L}{C}}$ on a aussi :

$$\tau_L = 3\,RC = \frac{3}{4}\tau_C < \tau_C$$

$$i_L(t) = \frac{3}{e^2} \cdot I_d \cdot \exp\left(-\frac{t - t_{05}}{\tau_L}\right)$$

$$v_{CE}(t) = U - v_L = U + \frac{4R}{e^2} \cdot I_d \cdot \exp\left(-\frac{t - t_{05}}{\tau_L}\right)$$

v_{CE} décroît plus rapidement que v_{CT} et donc D_c reste bloquée.

Si on admet que i_L est éteint (condition nécessaire pour que L joue son rôle protecteur à la fermeture) lorsque son intensité est inférieure à $\frac{I_d}{10}$, la phase d'ouverture est terminée à la date :

$$t_{06} = t_{05} + 3\,RC \cdot \text{Log}\frac{30}{e^2} \approx t_{05} + 4{,}2 \cdot RC$$

δ. *Conclusions*

La durée totale de la phase d'ouverture s'exprime donc :

$$\Delta t_0 = t_{06} - t_0 = t_{06} - t_{05} + t_{05} - t_{03} + t_{03} - t_{02} + t_{02} - t_{01} + t_{01} - t_0$$

$$\Delta t_0 \approx 4{,}2 \cdot RC + 4 \cdot RC + \frac{CU}{I_d} - \frac{1}{2} \cdot t_f + t_f + t_s = t_s + \frac{1}{2} \cdot t_f + \frac{CU}{I_d} + 8{,}2 \cdot RC$$

Il conviendra de choisir les composants du circuit d'aide pour que cette durée soit négligeable devant la période du fonctionnement du transistor et éviter que la durée d'extinction à fort courant devienne inférieure à Δt_0.

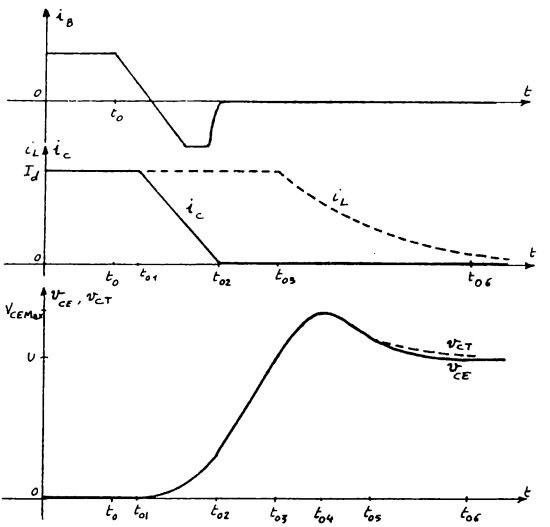


Figure B.V.30

La figure B.V.30 montre l'évolution des grandeurs électriques caractéristiques (i_C, v_{CE}, i_L et v_{CT}) pendant le blocage, dans le cas d'un amortissement critique, c'est-à-dire lorsque :

$$R = \frac{R_c R_L}{R_c + R_L} = \frac{1}{2}\sqrt{\frac{L}{C}}$$

soit, si on est aussi à l'amortissement critique à la fermeture, si : $R_c = 3\,R_L$, $R = \frac{R_c}{4}$

On note que le dépassement en tension vaut : $\Delta v_{CE} = V_{CE_{max}} - U = \frac{2R}{e} \cdot I_d$ et que la tension v_{CE} vaut, à l'extinction de i_C : $v_{CE}(t_{02}) = \frac{1}{2C} \cdot I_d\, t_f$.

L'énergie dissipée dans le transistor au blocage s'exprime :

$$W'_T(O) = \int_{t_{01}}^{t_{02}} v_{CE} \cdot i_C \cdot dt$$

car v_{CE} et i_C ne sont simultanément non nuls que pendant l'intervalle (t_{01}, t_{02}) où :

$$v_{CE}(t) = \left(\frac{1}{2\,C t_f} \cdot I_d \cdot (t - t_{01})^2\right)$$

$$i_C(t) = I_d \cdot \left(1 - \frac{1}{t_f}(t - t_{01})\right)$$

On en déduit que le point figuratif dans le plan $v_{CE} - i_C$ évolue sur la portion de parabole d'équation :

$$v_{CE} = \frac{I_d}{2\,C t_f}\left(t_f - t_f\left(\frac{i_C}{I_d}\right)\right)^2 = \frac{I_d\, t_f}{2\,C}\left(1 - \frac{i_C}{I_d}\right)^2$$

et que : $W'_T(O) = \dfrac{(I_d\, t_f)^2}{24 \cdot C}$

Si on note : $kU = \dfrac{1}{2\,C} \cdot I_d\, t_f$ la valeur de v_{CE} à la date t_{02} on peut écrire $W'_T(O)$ sous la forme :

$$W'_T(O) = \frac{k}{12} \cdot UI_d\, t_f = \frac{k}{6} \cdot W_T(O)$$

où : $W_T(O) = \dfrac{1}{2} \cdot UI_d\, t_f$ est l'énergie dissipée dans le transistor sans CALC dans les mêmes conditions de blocage. Le circuit d'aide à la commutation réduit donc considérablement la consommation, et donc l'échauffement, du transistor (à même fréquence) mais une étude plus détaillée du montage montrera que le CALC lui-même a des pertes non négligeables.

La figure **B.V.31** indique le trajet effectué au blocage par le point figuratif dans le plan $v_{CE} - i_C$. Ce trajet, d'autant plus proche des axes que la valeur de la capacité C est plus grande (mais la durée de l'ouverture Δt_0 augmente aussi avec C), permettra au fonctionnement du transistor de rester dans l'aire de sécurité en commutation si la valeur maximale de la tension collecteur-émetteur $V_{CE_{max}}$ n'excède pas $V_{CEO_{sus}}$ (dans le cas d'une ouverture en polarisation directe) ou V_{CEX} (blocage avec polarisation inverse).

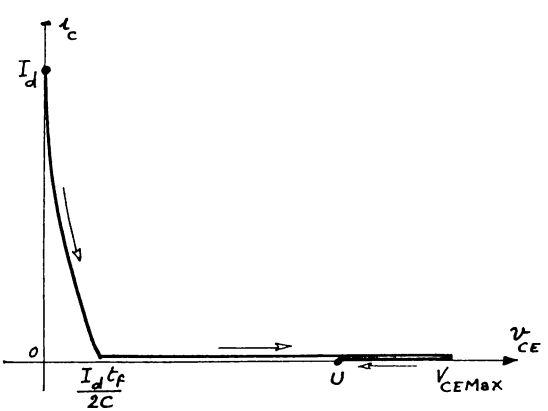


Figure B.V.31

REMARQUE 1. – Pour cette analyse simplifiée du fonctionnement d'un CALC on a supposé que le transistor T avait des courbes de réponse en courant $i_C(t)$ linéaires lors des commutations mais on a aussi admis que les composants se comportaient de façon idéale, c'est-à-dire que les diodes sont très rapides par rapport aux durées de réponse de T et que le condensateur de capacité C a un comportement non inductif.

REMARQUE 2. – On pourra affiner l'analyse en prenant en compte les effets des commutations à la fermeture et à l'ouverture des diodes du montage, et surtout de D_{RL} et D_c (cf. § **B.II.**).

c. Étude énergétique du CALC

On a vu que la consommation du transistor durant les commutations est considérablement réduite par la présence du circuit d'aide. Mais le rendement du dispositif n'est pas nécessairement amélioré ; il faut, pour le calculer, déterminer les pertes propres aux composants du CALC.

α. Consommations à la fermeture

L'énergie dissipée dans le transistor est nulle si on néglige son courant de fuite à l'état bloqué (d'intensité inférieure à I_{CEO}) et sa chute de tension à l'état passant (de l'ordre de $V_{CE_{sat}}$ si l'intensité I_d du courant à commuter est supérieure à $I_{d_{min}}$). Sinon, on peut estimer cette énergie par :

$$W'_T(F) = \int_{t_F}^{t_{F_4}} v_{CE}\, i_C\, dt \leqslant UI_{CEO}\, t_d + V_{CE_{sat}} \left[\frac{L}{2U} \cdot I_d^2 + 4\sqrt{LC} \cdot I_d + CU\right]$$

or : $\quad \dfrac{L}{U} \cdot I_d > t_r$ (si $I_d > I_{d_{min}}$) et : $LC \geqslant \dfrac{1}{2k} \cdot t_r\, t_f \left(\text{si } kU = \dfrac{1}{2C} \cdot I_d\, t_f\right)$

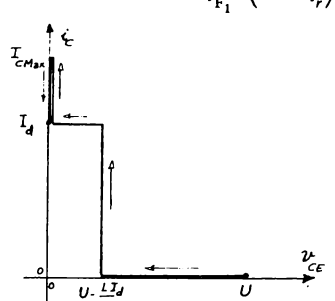
D'où : $\quad W'_T(F) \leqslant UI_{CEO}\, t_d + V_{CE_{sat}}\, I_d\, t_r \left[\dfrac{1}{2} + \dfrac{1}{2k} + \dfrac{4}{\sqrt{2k}} \cdot \sqrt{\dfrac{t_f}{t_r}}\right]$

Cette énergie est de l'ordre de grandeur de celle obtenue en admettant que le transistor commute instantanément et sans régime transitoire à la date t_{F_1} :

$$W''_T(F) \leqslant UI_{CEO}\, t_d + V_{CE_{sat}}\, I_d\, (t_{F_4} - t_{F_1}) = UI_{CEO}\, t_d + V_{CE_{sat}}\, I_d\, t_r \left[1 + \frac{4}{\sqrt{2k}} \sqrt{\frac{t_f}{t_r}}\right]$$

REMARQUE. – Si l'intensité du courant à commuter est inférieure à $I_{d_{min}}$ la consommation du transistor s'exprime :

$$W'_T(F) \leqslant UI_{CEO}\, t_d + \int_{t_{F_1}}^{t_{F_2}} \left(U - L\frac{I_d}{t_r}\right) \frac{I_d}{t_r} (t - t_{F_1})\, dt + V_{CE_{sat}} (4\sqrt{LC} \cdot I_d + CU)$$



car $i_C = \dfrac{I_d}{t_r}(t - t_{F_1})$ et $v_{CE} = U - L \cdot \dfrac{I_d}{t_r}$ entre t_{F_1} et $t_{F_2} = t_{F_1} + t_r$ et, pour $t_{F_2} < t < t_{F_4}$: $v_{CE} \leqslant V_{CE_{sat}}$ et

$$i_C = I_d + \frac{CU}{\tau^2}(t - t_{F_2}) \exp\left(-\frac{t - t_{F_2}}{\tau}\right)$$

On trouve pratiquement :

$$W'_T(F) \leqslant \frac{1}{2}(UI_d t_r - LI_d^2) = W_T(F) - \frac{1}{2} \cdot LI_d^2$$

Le transistor doit dissiper l'énergie $W_T(F)$ perdue en l'absence de CALC diminuée de celle emmagasinée dans la bobine dont le courant passe d'une intensité nulle à I_d.

Figure B.V.32

La consommation totale du montage (transistor plus CALC) s'exprime :

$$W'(F) = \int_{t_F}^{t_{F_4}} (U - u_d) \cdot (I_d - i_{RL})\, dt = \int_{t_F}^{t_{F_4}} (v_L + v_{CE}) \cdot (i_L - i_R)\, dt$$

On montre facilement que :

$$W'(F) \leqslant UI_{CEO}\, t_d + \frac{1}{2}\, LI_d^2 \qquad \text{si} \qquad I_d \geqslant I_{d\,min}$$

On en déduit la consommation du CALC :

$$W'_{CA}(F) = W'(F) - W'_T(F) \approx \frac{1}{2} LI_d^2 = \frac{I_d}{I_{d\,min}} \left(\frac{UI_d\, t_r}{2}\right) = \frac{I_d}{I_{d\,min}} \cdot W_T(F)$$

si $I_{d\,min}$ est la valeur minimale de I_d pour laquelle L permet une mise en conduction du transistor sous tension v_{CE} nulle : $I_{d\,min} = \frac{U}{L} \cdot t_r$.

On constate :

– que la consommation du circuit d'aide est supérieure à celle, $W_T(F)$, du transistor commutant sans aide dans les mêmes conditions ; il faudra chercher à récupérer une partie de l'énergie de la bobine pour ne pas laisser le rendement diminuer ;

– que toute l'énergie initialement présente dans le condensateur $\left(\frac{1}{2} CU^2\right)$ a été dissipée durant la fermeture (essentiellement dans R_c).

β. Consommations à l'ouverture

On a vu que le transistor dissipe essentiellement de l'énergie entre les dates t_{01} et t_{02} :

$$W'_T(O) = \frac{k}{6} W_T(O) = \frac{1}{24 \cdot C} \cdot (I_d\, t_f)^2 = \frac{k}{12} \cdot UI_d\, t_f$$

si : $\qquad v_{CE}(t_{02}) = \frac{1}{2C} \cdot I_d\, t_f = kU$

On peut aussi exprimer cette énergie : $W'_T(O) = \frac{1}{12(2K-1)} \cdot UI_d\, t_f$

si : $\qquad K = \frac{\text{durée de charge de C de O à U}}{\text{temps de descente de } i_c} = \frac{t_{03} - t_{01}}{t_f} = \frac{1}{2} + \frac{CU}{I_d\, t_f} = \frac{1}{2} + \frac{1}{2k}$

L'énergie totale fournie à l'ensemble transistor-CALC durant l'ouverture se calcule par :

$$W'(O) = \int_{t_0}^{t_{06}} (U - u_d)(I_d - i_{RL})\, dt$$

$$W'(O) = \int_{t_{01}}^{t_{02}} v_{CE}\, I_d\, dt + \int_{t_{02}}^{t_{03}} v_{CT}\, I_d\, dt + \int_{t_{03}}^{t_{06}} U i_{CT}\, dt$$

$$W'(O) = \frac{k}{12} \cdot UI_d\, t_f + \frac{1}{2} \cdot CU^2 = W'_T(O) + \frac{1}{2} \cdot CU^2$$

On voit que le CALC absorbe donc : $W'_{CA}(O) = W'(O) - W'_T(O) = \frac{1}{2} \cdot CU^2$. Le circuit d'aide reçoit l'énergie nécessaire à la charge de C entre les tensions O et U. On en déduit que l'énergie initialement présente dans la bobine $\left(\frac{1}{2} LI_d^2\right)$ est totalement perdue dans R_c et R_L.

On remarque que l'énergie totale reçue à l'ouverture peut s'exprimer :

$$W'(O) = \frac{k}{12} \cdot U I_d t_f + \frac{1}{2} \cdot C U^2 = \frac{1}{2} \cdot U I_d t_f \left(\frac{k}{6} + \frac{1}{2k} \right)$$

Cette énergie est inférieure à celle perdue à l'ouverture dans un transistor sans CALC :

$$W_1(O) = \frac{1}{2} \cdot U I_d t_f \quad \text{si :} \quad 5{,}45 > k > 0{,}55 \quad (\text{soit : } 0{,}59 < K < 1{,}41).$$

En fait, l'énergie dissipée sans CALC est plus proche de : $W_{TM}(O) = U I_d t_f$ et l'on a :

$$W'(O) < W_{TM}(O) \quad \text{si :} \quad 11{,}7 > k > 0{,}26 \quad (\text{soit : } 0{,}54 < K < 2{,}46).$$

On améliorera le rendement à l'ouverture en choisissant C pour que le coefficient k soit supérieur à 0,26 (ou K inférieur à 2,46) mais en remarquant que les pertes dans le transistor augmentent proportionnellement à k.

γ. Pertes totales en commutation

On peut résumer ainsi les résultats précédents :

– si $I_d \geqslant I_{d_{min}}$: $W'(O+F) \approx \frac{1}{2}(L I_d^2 + C U^2) + \frac{k}{12} \cdot U I_d t_f = \frac{1}{2} C U^2 + \frac{k U I_d t_f}{12} + \frac{I_d}{I_{d_{min}}} \left(\frac{U I_d t_r}{2} \right)$

où : $W'_T \approx \frac{k}{12} \cdot U I_d t_f$ et : $W'_{CALC} = \frac{1}{2}(L I_d^2 + C U^2)$

– si $I_d < I_{d_{min}} = \frac{U}{L} \cdot t_r$: $W'(O+F) \approx \frac{1}{2} \cdot U I_d t_r + \frac{1}{2} \cdot C U^2 + \frac{k}{12} \cdot U I_d t_f$

où : $W'_T \approx \frac{1}{2}(U I_d t_r - L I_d^2) + \frac{k}{12} \cdot U I_d t_f$ et : $W'_{CALC} = \frac{1}{2}(L I_d^2 + C U^2)$.

Les pertes totales en commutation peuvent donc être supérieures lorsqu'un CALC aide le transistor. Ce n'est pas un défaut important, d'une part parce que le rendement d'un montage fonctionnant en commutation est toujours satisfaisant, d'autre part parce que le but du CALC est de réduire la dissipation d'énergie au niveau du transistor pour permettre un fonctionnement sûr à la fréquence choisie. Mais ces pertes deviennent gênantes aux très grandes puissances car, les composants du CALC étant très proches du transistor (pour réduire l'inductance du câblage), un problème d'évacuation de l'énergie dissipée se pose alors de façon critique.

d. Calcul et choix des composants du CALC

La bobine assurant la fermeture à tension v_{CE} réduite (de l'ordre de $V_{CE_{sat}}$) doit avoir une inductance satisfaisant à : $L \geqslant \frac{U}{I_d} \cdot t_r$. Si on désire que la fermeture s'effectue à tension réduite dès que l'intensité du courant à commuter est égale à la moitié de l'intensité du courant nominal de charge I_{dn} il faut donc choisir L telle que : $L = \frac{2U}{I_{dn}} \cdot t_r$.

La capacité C du condensateur d'aide à l'ouverture est telle que $C \geqslant \frac{1}{2U} \cdot I_d t_f$ et elle assure, à la fin de l'extinction de i_C, une tension : $v_{CE}(t_{02}) = \frac{I_d t_f}{2C}$. Si le transistor travaille sous une tension U voisine de $V_{CEO_{sus}}$ et si on désire que $v_{CE}(t_{02})$ soit au plus égale à $\frac{V_{CEO_{sus}}}{2}$, il faut que :

$$C = \frac{I_d\, t_f}{V_{CEO_{sus}}} = \frac{I_{dn} t_f}{V_{CEO_{sus}}}$$

Enfin, si, pour réduire les phénomènes transitoires d'extinction de i_L et de décharge de C, on se place aux régimes critiques d'amortissement, les résistances R_c et R_L sont données par :

$$R_c = 3 \cdot R_L = 2\sqrt{\frac{L}{C}} \approx 2 \cdot \frac{V_{CEO_{sus}}}{I_{dn}} \cdot \sqrt{\frac{2\, t_r}{t_f}}$$

Le résistor R_c doit dissiper $\frac{1}{2} \cdot CU^2$ plus une partie (moins de un quart) de $\frac{1}{2} \cdot LI_{dn}^2$, soit :

$$P_{R_{c_{max}}} = f \cdot \left(\frac{1}{2} \cdot CU^2 + \frac{1}{8} \cdot LI_{dn}^2\right)$$

R_L doit pouvoir dissiper (par période) plus des trois quarts de $\frac{1}{2} \cdot LI_{dn}^2$: $P_{RL_{max}} = \frac{f}{2} \cdot LI_{dn}^2$

REMARQUE 1. – Il conviendra de réaliser C (ou du moins une partie de C) avec un ou des condensateurs dépourvus d'inductance série parasite.

REMARQUE 2. – Il faudra vérifier que les dépassements de tension :

$$V_{CE_{max}} - U = \frac{2\,R}{e} \cdot I_{dn} \quad \left(\text{où } R = \frac{R_c R_L}{R_c + R_L} = \frac{R_c}{4}\right)$$

et de courant : $I_{C_{max}} - I_d = \sqrt{\frac{C}{L}} \cdot \frac{U}{e} = \frac{2}{e} \cdot \frac{U}{R_c}$

n'amènent pas le transistor hors de son aire de sécurité en commutation (FBSOA ou RBSOA suivant le mode de polarisation de la base au blocage).

REMARQUE 3. – Les temps de réponse (et en particulier t_r et t_f) sont définis au fonctionnement en commutation sur charge purement résistive ; dans le cas d'une charge inductive il est plus judicieux de caractériser le comportement du transistor par la valeur de son gradient de courant collecteur $\frac{di_C}{dt}$.

Alors, par exemple, l'inductance L de la bobine qui permet une ouverture sans pertes de commutation dans le transistor s'exprime en remplaçant t_r par $\frac{I_d}{\frac{di_C}{dt}}$: $L \geqslant \frac{U}{\frac{di_C}{dt}}$

On notera qu'en présence d'un CALC le transistor commute en courant à tension v_{CE} très réduite donc dans des conditions voisines de celles associées au fonctionnement sur charge purement résistive ; l'utilisation des paramètres t_r et t_f est donc alors justifiée.

5. Autres circuits d'aide à la commutation

De très nombreux CALC ont été conçus et réalisés. Nous n'indiquerons ici que quelques montages classés en trois groupes :

- ceux qui sont plus simples que le circuit étudié ;
- ceux qui constituent des améliorations du CALC analysé ;
- ceux qui permettent de récupérer une partie de l'énergie d'aide à la commutation.

a. Montages simples

α. On peut n'utiliser qu'un résistor R pour limiter l'intensité du courant de décharge de C et dissiper l'énergie de la bobine d'inductance L.

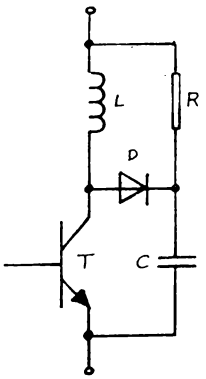


Figure B.V.33

Le montage de la figure B.V.33 fonctionne comme celui étudié précédemment mais on ne peut voir l'amortissement critique à la fermeture et à l'ouverture : si $R = R_c$ est calculée pour la fermeture, l'extinction en roue libre de i_L sera trop peu amortie (donc oscillante) ; si $R = \frac{R_c}{4}$ est calculée pour obtenir l'amortissement critique de la maille R-L, la décharge de C sera trop peu amortie, d'où des oscillations de v_C (donc de v_{CE}).

Le résistor R doit dissiper la puissance :

$$P_R = f \cdot \left(\frac{1}{2} \cdot CU^2 + \frac{1}{2} \cdot LI_{dn}^2\right)$$

β. Certains montages ne nécessitent pas une aide à la fermeture *et* à l'ouverture du transistor. Par exemple, dans le cas d'un onduleur en pont (monophasé sur la figure B.V.34) débitant sur charge inductive, une protection des transistors à l'ouverture suffit puisque la mise en conduction des transistors s'effectue à courant nul.

Un circuit RDC (figure B.V.35) assure cette fonction en utilisant comme inductance série celle du câblage ou celle d'une bobine ajoutée à cet effet (ou éventuellement celle de la charge si le montage le permet).

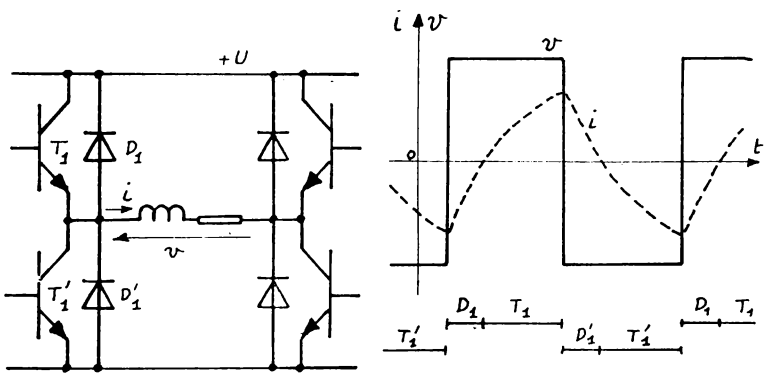


Figure B.V.34

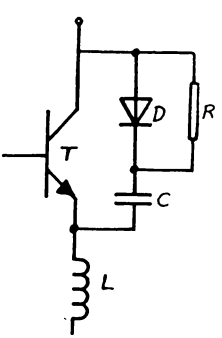


Figure B.V.35

b. Montages améliorés

α. On peut réduire la durée de l'extinction du courant dans la bobine d'inductance L en imposant entre ses bornes une tension élevée en roue libre grâce à une diode zéner (figure B.V.36).

Étudions le comportement du montage ⓑ de la figure B.V.36 dans les conditions de fonctionnement décrites au § 4.) :

– la fermeture de T et en particulier la décharge de C ne sont pas affectées par la présence de D_z ;

– à l'ouverture de T, après la charge de C à courant constant d'intensité I_d, le fonctionnement du CALC se décompose ainsi :

– dès le début de la décroissance de i_L le montage se comporte comme le circuit ⓐ de la figure B.V.37, jusqu'à ce que : $v_L = -V_z$

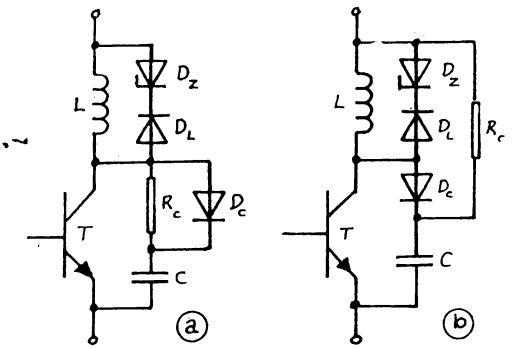


Figure B.V.36

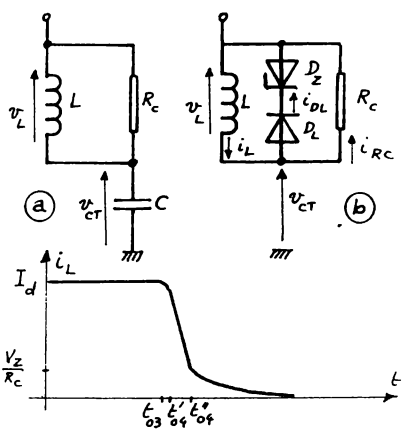


Figure B.V.37

(si V_z est la tension de zéner de D_z), soit : $v_{CT} = v_{CE} = U + V_z$. Cette phase (analogue à celle étudiée en B.V.4.b avec R à la place de R_c) dure environ :

$$t'_{04} - t_{03} \approx \frac{CV_z}{I_d} \quad \left(\text{si } \frac{V_z}{I_d} \ll 2\,R_c\right)$$

et : $i_L\,(t'_{04}) \approx I_d$;

– à la date t'_{04} la diode D_z se met en service, le montage se comporte comme celui de la figure B.V.37.ⓑ et :

$$v_L = L \cdot \frac{d}{dt}\,(i_L) = -\,V_z = -\,R_c\,i_{R_c}$$

(car : $v_{CT} = v_{CE} = U + V_z = \text{Cte}$, $i_{CT} = 0$).

D'où :

$$i_L\,(t) = i_L\,(t'_{04}) - \frac{V_z}{L}\,(t - t'_{04})$$

$$\approx I_d - \frac{V_z}{L}\,(t - t_{03})$$

Cette phase dure tant que i_L est supérieure à $i_{R_c}\left(\frac{V_z}{R_c}\right)$ car i_{DL} ne peut être que positive ; elle cesse donc à la date :

$$t''_{04} = t_{03} + L\left(\frac{I_d}{V_z} - \frac{1}{R_c}\right)$$

– enfin, devenue inférieure à $\frac{V_z}{R_c}$, i_L s'éteint dans la maille L-R_c (figure B.V.37.a) tandis que v_{CE} et v_{CT} reviennent à la valeur U.

En définitive la durée d'extinction de i_L est essentiellement fixée par :

$$t''_{04} - t_{03} \approx L \cdot \frac{I_d}{V_z} \quad \left(\text{si } \frac{V_z}{I_d} \ll 2\,R_c\right)$$

Si on choisit, par exemple, D_z telle que : $V_z = \frac{R_c\,I_d}{4} = RI_d$ on a : $t''_{04} - t_{03} \approx \frac{4\,L}{R_c} = 2\sqrt{LC}$ au lieu de : $t_{06} - t_{03} \approx 8{,}2 \cdot RC = 4{,}1\sqrt{LC}$. On a pratiquement réduit de moitié la durée de décroissance de i_L (pas tout à fait car il faut tenir compte de la dernière phase de l'extinction de i_L, depuis $\frac{V_z}{R_c}$, avec une constante de temps voisine de $2\,R_c\,C = 4\sqrt{LC}$).

REMARQUE 1. – La diode D_z doit pouvoir dissiper environ $\frac{1}{2} \cdot LI_d^2$ à chaque période.

REMARQUE 2. – T et C supportent une tension $U + V_z$ durant la décroissance de l'intensité i_L.

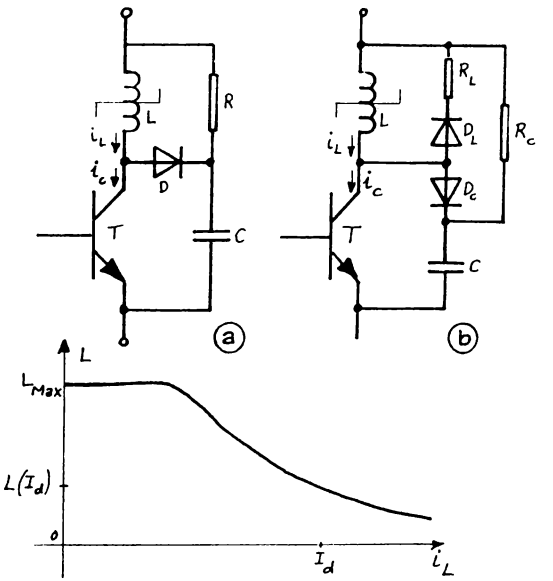


Figure B.V.38

β. On peut aussi réduire la durée des phénomènes transitoires associés aux commutations en utilisant une bobine à noyau saturable pour assurer l'aide à la fermeture (voir figure **B.V.38**).

L'analyse sommaire du fonctionnement du montage ⓑ de la figure **B.V.38** dans les conditions décrites au § **4.** donne :

– Fermeture :

– au début de la croissance de i_L (et donc de i_C) le noyau est non saturé et la bobine présente son inductance maximale L_{max} ; la chute de v_{CE} au voisinage de $V_{CE_{sat}}$ est donc obtenue dès la date t_{F_1} si : $L_{max} \geqslant \frac{U}{I_d} \cdot t_r$ ou : $L_{max} \geqslant \frac{U}{\frac{di_C}{dt}}$;

– une fois la barrière de potentiel du transistor écroulée, l'inductance L peut diminuer, ce qui se produit du fait de la saturation du noyau lorsque i_L augmente ; la réduction de L provoque une accélération de la croissance de $i_C = i_L$ car, tant que la diode de roue libre D_{RL} est en service on a : $v_L = U$ donc : $\frac{d}{dt}(i_L) = \frac{d}{dt}(i_C) = \frac{U}{L}$. D'où une durée d'établissement de i_C plus courte que si L était constante et de valeur L_{max} (voir figure **B.V.39**) : $t'_{F_2} - t_{F_1} < t_{F_2} - t_{F_1}$;

– enfin le régime transitoire associé à la décharge de C, de durée voisine de $4\sqrt{LC}$, sera plus court puisque effectué à faible inductance mais le dépassement de courant $I_{C_{max}} - I_d = \sqrt{\frac{C}{L}} \cdot \frac{U}{e}$ sera plus grand.

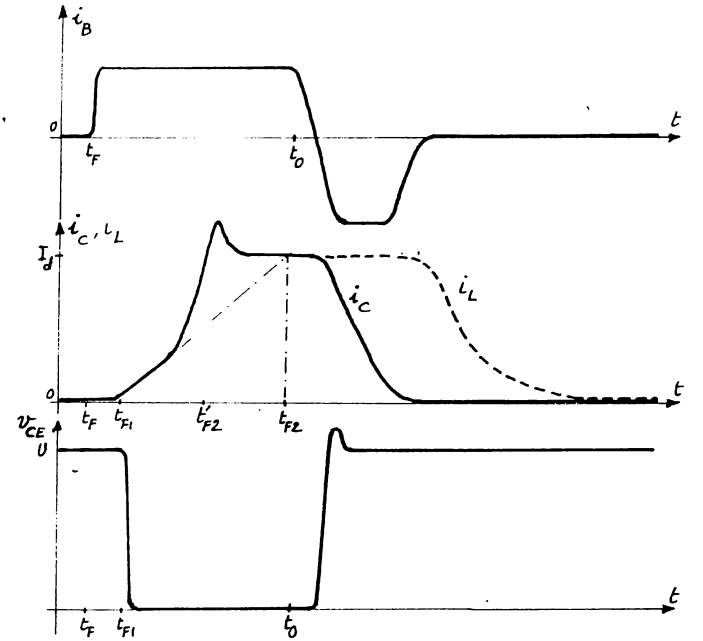


Figure B.V.39

– Ouverture :

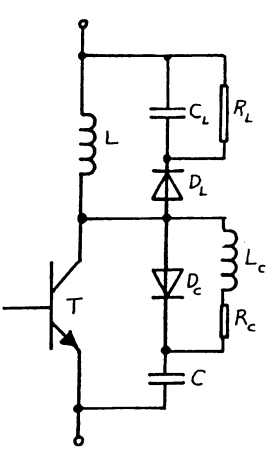


Figure B.V.40

– l'extinction de i_C et la charge de C à courant constant I_d ne sont pas modifiées ;

– la décroissance de i_L s'effectue en une durée de l'ordre de $4\sqrt{LC}$ lorsque l'inductance L est constante ; comme L évolue ici entre $L(I_d)$ et L_{max} la durée de cette phase sera inférieure à $4\sqrt{L_{max}C}$, durée du phénomène si $L = Cte = L_{max}$ (valeur assurant la fermeture).

γ. On peut réduire la durée des phénomènes transitoires associés aux commutations en différant la dissipation des énergies emmagasinées dans C et L (montage de la figure **B.V.40**). Le principe du fonctionnement de ce montage est le suivant :

– à la fermeture de T, la décharge de C, à partir de la date t_{F_1} où v_{CE} s'effondre, s'effectue dans la maille C-R_c-L_c-T (où v_{CE} est négligeable si L est bien choisie) ; si on néglige, pour simplifier, l'influence de R_c on a un régime oscillant de pulsation : $\omega_c = \frac{1}{\sqrt{CL_c}} = \frac{2\pi}{T_c}$. D'où :

$$v_{CT} = U \cdot \cos \omega_c (t - t_{F_1}) \; ; \; i_{CT} = -U\sqrt{\frac{C}{L_c}} \cdot \sin \omega_c (t - t_{F_1}),$$

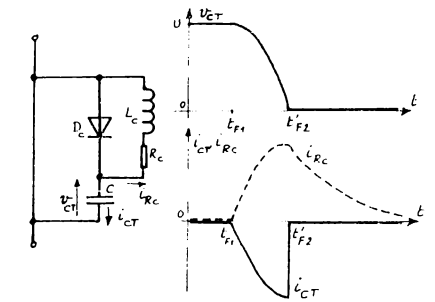


Figure B.V.41

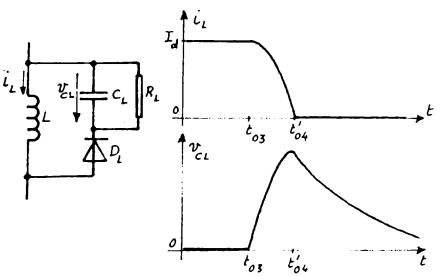


Figure B.V.42

tant que v_{CT} est positive (à cause de D_c), donc jusqu'à la date :

$$t'_{F_2} = t_{F_1} + \frac{T_c}{4} = t_{F_1} + \frac{\pi}{2}\sqrt{CL_c}$$

Au-delà de t'_{F_2} on a donc v_{CT} nulle (C est prêt à jouer son rôle à l'ouverture) et l'énergie de L_c se dissipe dans R_c, à travers la maille L_c-D_c-R_c, avec la constante de temps $\frac{L_c}{R_c}$. La durée totale de la fermeture est la plus longue des deux durées $t_d + t_r$ (établissement de i_C) et $t_d + \frac{\pi}{2}\sqrt{CL_c}$ (décharge de C) ;

– à l'ouverture, dès la date t_{03} où i_L décroît, le montage fonctionne comme celui de la figure **B.V.42**. En négligeant l'effet de R_L on a circuit oscillant de pulsation : $\omega_L = \frac{1}{\sqrt{LC_L}} = \frac{2\pi}{T_L}$

$$i_L = I_d \cdot \cos \omega_L (t - t_{03})$$

$$v_{CL} = \sqrt{\frac{L}{C_L}} \cdot I_d \cdot \sin \omega_L (t - t_{03})$$

A la date : $t'_{04} = t_{03} + \frac{\pi}{2}\sqrt{LC_L}$ on a : $i_L = 0$ et : $v_{CL} = \sqrt{\frac{L}{C_L}} \cdot I_d$. L'intensité i_L ne pouvant devenir négative (à cause de D_L), elle reste nulle au-delà de t'_{04} (la bobine est prête pour la fermeture suivante) tandis que l'énergie transférée dans C_L est dissipée dans R_L avec la constante de temps $R_L C_L$. La durée totale de l'ouverture vaut : $\frac{\pi}{2}\sqrt{LC_L} + (t_{03} - t_0)$.

Ces dispositifs permettent donc au transistor de travailler à une fréquence plus élevée mais ils augmentent le nombre de composants du CALC.

> **REMARQUE.** – La durée des phénomènes de dissipation dans R_c est R_L doit être inférieure à la période du fonctionnement.

δ. On peut limiter la tension aux bornes du transistor pour éviter que le dépassement à l'ouverture n'amène le fonctionnement du composant hors de son aire de sécurité. Le montage de la figure **B.V.43** réalise cette fonction.

Dès que $v_{CE} = V_z$ la décroissance de i_L s'effectue à vitesse constante :

$$v_L = L \cdot \frac{d}{dt}(i_L) = U - V_z = \text{Cte} < 0$$

$$i_L(t) \approx I_d - \frac{1}{L}(V_z - U) \cdot (t - t_{03})$$

et : $$i_z = i_L - \frac{1}{R}(V_z - U) \qquad \left(\text{où : } R = \frac{R_c R_L}{(R_c + R_L)}\right)$$

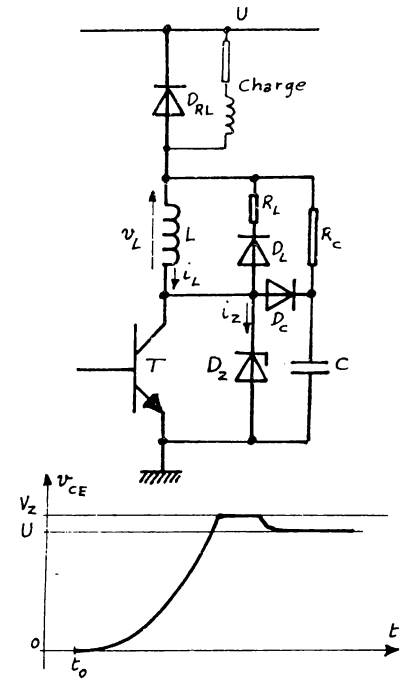


Figure B.V.43

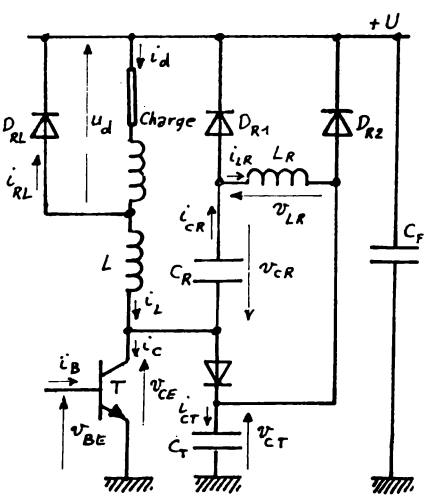


Figure B.V.44

Lorsque i_L devient inférieure à $\frac{(V_z - U)}{R}$, D_z se bloque et la fin de l'extinction de i_L s'effectue dans R_L (et éventuellement R_c). L'élément D_z doit pouvoir dissiper une grande partie de l'énergie $\frac{1}{2} \cdot LI_d^2$ initialement présente dans la bobine.

c. Montages avec récupération d'énergie

Le condensateur d'aide à l'ouverture et éventuellement la bobine d'aide à la fermeture emmagasinent une énergie qui est ensuite dissipée dans les composants du montage (résistors, diodes, transistors). En récupérant une partie de cette énergie on peut améliorer le rendement et surtout réduire l'échauffement de l'ensemble transistor-CALC.

Une partie de l'énergie stockée au blocage dans le condensateur C_T peut être restituée à la source, pendant la mise en conduction, au moyen, par exemple, du circuit représenté sur la figure **B.V.44** (circuit de Knoll).

Étudions sommairement le fonctionnement d'un tel montage en supposant que la fermeture s'effectue sans problème ou au moyen de la bobine d'inductance L.

β. Étude de l'ouverture de T

A l'état bloqué, l'ensemble transistor-CALC est décrit par :

$$v_{CE} \approx v_{CT} \approx U = Cte, \quad \text{donc} \quad i_{CT} = 0$$
$$v_{CR} = 0 = Cte, \quad \text{donc} \quad i_{CR} = 0$$
$$i_{LR} = 0 = Cte, \quad \text{donc} \quad v_{LR} = 0$$

La fermeture de T est commandée à la date t_F, v_{CE} passe de U à 0 à la date t_{F_1} (du fait de l'inductance L) et C_T se décharge dans la maille C_T-L_R-C_R-T (voir figure **B.V.45**) où :

$$v_{CR} + v_{LR} + v_{CT} = 0 \quad \text{et} \quad i_{CR} = i_{LR} = i_{CT}$$

avec : $i_{CR} = C_R \cdot \frac{d}{dt}(v_{CR})$, $i_{CT} = C_T \cdot \frac{d}{dt}(v_{CT})$, $v_{LR} = L_R \cdot \frac{d}{dt}(i_{LR})$. L'égalité de i_{CR} et i_{CT}, associée aux conditions initiales :

$$v_{CR}(t_{F_1}) = 0, \quad v_{CT}(t_{F_1}) = U$$

implique que :

$$v_{CR} = \frac{C_T}{C_R} \cdot (v_{CT} - U)$$

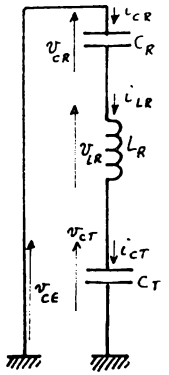


Figure B.V.45

D'où l'équation :

$$L_R\, C_e \cdot \frac{d^2}{dt^2}\,(v_{CT}) + v_{CT} = \frac{C_T}{C_R + C_T} \cdot U \qquad \left(\text{où : } C_e = \frac{C_R\, C_T}{C_R + C_T}\right)$$

En tenant compte des conditions initiales ($v_{CT}\,(t_{F_1}) = U$, $i_{LR}\,(t_{F_1}) = 0$) on en déduit que :

$$v_{CT}\,(t) = \frac{U}{C_R + C_T} \cdot [C_T + C_R \cdot \cos(\omega_1\,(t - t_{F_1}))]$$

$$i_{LR}\,(t) = i_{CT}\,(t) = -\,U \sqrt{\frac{C_e}{L_R}} \cdot \sin(\omega_1\,(t - t_{F_1}))$$

$$v_{CR}\,(t) = \frac{C_T \cdot U}{C_R + C_T} \cdot [\cos(\omega_1\,(t - t_{F_1})) - 1] \qquad \left(\text{où : } \omega_1 = \frac{1}{\sqrt{L_R\, C_E}}\right)$$

La diode D_{R_1} entre en conduction à la date t_{F_2} où : $v_{CR}\,(t_{F_2}) = -U$ c'est-à-dire à :

$$t_{F_2} = t_{F_1} + \frac{1}{\omega_1} \cdot \text{Arccos}\left(-\frac{C_R}{C_T}\right)$$

$$t_{F_2} = t_{F_1} + \frac{1}{\omega_1} \cdot \left(\pi - \text{Arccos}\left(\frac{C_R}{C_T}\right)\right)$$

où :

$$v_{CT}\,(t_{F_2}) = U \cdot \left(1 - \frac{C_R}{C_T}\right)$$

$$i_{LR}\,(t_{F_2}) = U \cdot \sqrt{\frac{C_R}{L_R}\left(1 - \frac{C_R}{C_T}\right)}$$

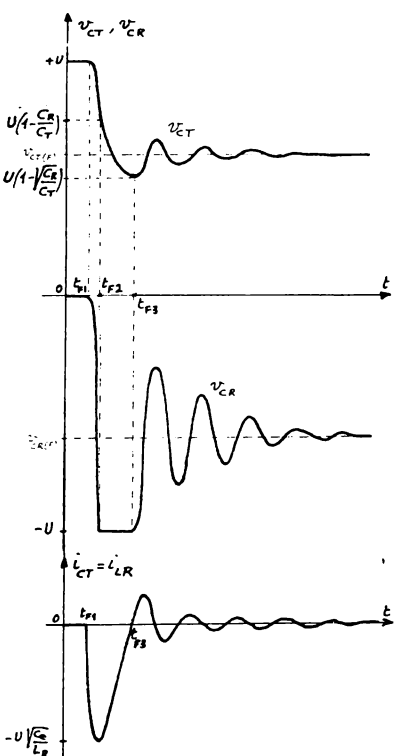


Figure B.V.46

Après t_{F_2} le circuit se comporte comme celui de la figure B.V.47 et l'on a :

$$v_{CR} = -\,U = \text{Cte}, \quad \text{d'où :} \quad i_{CR} = 0$$

$$U = v_{LR} + v_{CT} = L_R\, C_T \cdot \frac{d^2}{dt^2}\,(v_{CT}) + v_{CT}$$

et ceci tant que i_{LR} est négative (à cause de D_{R_1}) ; en tenant compte de la continuité de v_{CT} et i_{LR} à l'instant t_{F_2} on en déduit que :

$$v_{CT}\,(t) = U \cdot \left(1 + \sqrt{\frac{C_R}{C_T}} \cdot \cos(\omega_2\,(t - t_{F_2}) + \varphi_2)\right)$$

$$i_{CT}\,(t) = i_{LR}\,(t) = -\,U \sqrt{\frac{C_R}{L_R}} \cdot \sin(\omega_2\,(t - t_{F_2}) + \varphi_2)$$

où :

$$\omega_2 = \frac{1}{\sqrt{L_R\, C_T}}$$

et :

$$\varphi_2 = \text{Arccos}\left(-\sqrt{\frac{C_R}{C_T}}\right) = \pi - \text{Arccos}\left(\sqrt{\frac{C_R}{C_T}}\right)$$

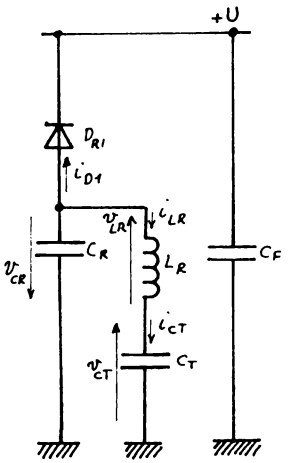


Figure B.V.47

C'est la phase de récupération puisque C_T et L_R restituent de l'énergie à la source de tension U, à condition, soit que la charge puisse absorber cette énergie (si i_d est supérieure à i_{D_1}), soit qu'un condensateur-tampon (C_F sur la figure) puisse la stocker.

La diode D_{R_1} se bloque à la date t_{F_3} où i_{RL} devient nulle, soit :

$$t_{F_3} = t_{F_2} + \frac{\pi - \varphi_2}{\omega_2} = t_{F_2} + \frac{1}{\omega_2} \cdot \text{Arccos}\left(\sqrt{\frac{C_R}{C_T}}\right)$$

Alors : $$v_{CT}(t_{F_3}) = U \cdot \left(1 - \sqrt{\frac{C_R}{C_T}}\right)$$

Après l'instant t_{F_3} la diode D_{R_1} reste bloquée et le condensateur C_R se décharge dans C_T ; le montage se comporte encore comme le circuit de la figure **B.V.45** mais avec des conditions initiales fixées par :

$$v_{CR}(t_{F_3}) = -U,\ v_{CT}(t_{F_3}) = U\left(1 - \sqrt{\frac{C_R}{C_T}}\right),\ i_{LR}(t_{F_3}) = 0$$

Ce circuit oscille à la pulsation ω_1 mais la résistance dynamique R de la maille provoque un amortissement exponentiel de constante de temps τ_1 $\left(\tau_1 = \dfrac{2 \cdot L_R}{R}\right)$ probablement très grande devant la durée de fonctionnement du transistor à l'état passant ; les grandeurs $v_{CT}(t)$ et $v_{CR}(t)$ oscillent autour des valeurs finales $v_{CT(F)}$ et $v_{CR(F)}$:

$$v_{CT(F)} = U \cdot \left(1 - \frac{\sqrt{C_R\, C_T}}{C_R + C_T}\right) = -v_{CR(F)}$$

qui ne seraient atteintes qu'après plusieurs constantes de temps (on a tenu pour négligeable la chute de tension v_{CE} aux bornes du transistor).

La figure **B.V.46** montre l'évolution des grandeurs $v_{CT}(t)$, $v_{CR}(t)$ et $i_{CT}(t)$.

On peut aussi dresser un bilan énergétique de la fermeture :

– à la date t_{F_1} l'état du CALC est décrit par : $v_{CT} = U$, $v_{CR} = 0$, $i_{LR} = 0$; d'où l'énergie disponible : $W(t_{F_1}) = \dfrac{1}{2} \cdot C_T\, U^2$;

– à t_{F_2} le CALC contient le même énergie répartie différemment entre les composants C_T, C_R et L_R (si on néglige la dissipation par effet Joule entre t_{F_1} et t_{F_2}) : $W(t_{F_2}) \approx W(t_{F_1})$;

– à t_{F_3} on a : $v_{CT} = U \cdot \left(1 - \sqrt{\dfrac{C_R}{C_T}}\right)$, $v_{CR} = -U$ et $i_{LR} = 0$. D'où :

$$W(t_{F_3}) = \frac{1}{2} \cdot C_T\, U^2 \cdot \left(1 + 2 \cdot \frac{C_R}{C_T} - 2 \cdot \sqrt{\frac{C_R}{C_T}}\right)$$

– à la fin du régime oscillant amorti on aurait, pour $t > t_{F_3} + 4 \cdot \tau_1$:

$$v_{CT} = v_{CT(F)},\quad v_{CR} = v_{CR(F)} = -v_{CT(F)}$$

et : $$W(f) = \frac{1}{2} \cdot C_T\, U^2 \cdot \left(1 + \frac{C_R}{C_T} - 2\sqrt{\frac{C_R}{C_T}} + \frac{C_R}{C_R + C_T}\right)$$

En définitive, on a restitué à la source, entre t_{F_2} et t_{F_3} :

$$W_{Réc} = W(t_{F_1}) - W(t_{F_3}) = \frac{1}{2} \cdot C_T U^2 \cdot \left(2\sqrt{\frac{C_R}{C_T}} - 2\frac{C_R}{C_T}\right)$$

et on dissipera au maximum dans les composants après t_{F_3} :

$$W_{D_{max}} = W(t_{F_3}) - W(f) = \frac{1}{2} \cdot C_T U^2 \cdot \left(\frac{C_R}{C_T} - \frac{C_R}{C_R + C_T}\right) = \frac{1}{2} \cdot C_e U^2$$

L'énergie récupérée est maximale (pour un couple fixé de valeurs de U et de C_T) lorsque la capacité C_R est choisie telle que : $C_R = \frac{1}{4} \cdot C_T$.

Alors : $W_{Réc} = \frac{1}{4} \cdot C_T U^2 = \frac{1}{2} \cdot W(t_{F_1})$, $W_{D_{max}} = \frac{1}{40} \cdot C_T U^2 = \frac{1}{20} \cdot W(t_{F_1})$.

On peut donc ainsi recycler 50 % de l'énergie initiale de C_T mais plus de 45 % de cette énergie reste dans le CALC jusqu'à l'ouverture du transistor.

REMARQUE. – Si on a : $C_R = \frac{1}{4} \cdot C_T$, d'où : $C_e = \frac{1}{5} \cdot C_T$

$$t_{F_2} = t_{F_1} + 0{,}29 \cdot T_1 = t_{F_1} + 1{,}82\sqrt{L_R C_e} = t_{F_1} + 0{,}82\sqrt{L_R C_T} \; ; \; v_{CT}(t_{F_2}) = 0{,}75 \cdot U$$

$$t_{F_3} = t_{F_2} + 0{,}21 \cdot T_2 = t_{F_2} + 1{,}32\sqrt{L_R C_T} = t_{F_1} + 2{,}14\sqrt{L_R C_T} \; ; \; v_{CT}(t_{F_3}) = 0{,}5 \cdot U$$

pour : $t > t_{F_3} + \frac{4 L_R}{R}$ $\quad v_{CT(F)} = 0{,}6 \cdot U$

β. Étude de l'ouverture de T

La fermeture de T se termine, pour le CALC étudié, par un régime oscillant dans la maille T-C_R-L_R-C_T, amorti avec la constante de temps τ_1 grande devant la durée de conduction de T. L'ouverture est commandée à la date t_0 et commence à : $t_{01} = t_0 + t_s$.

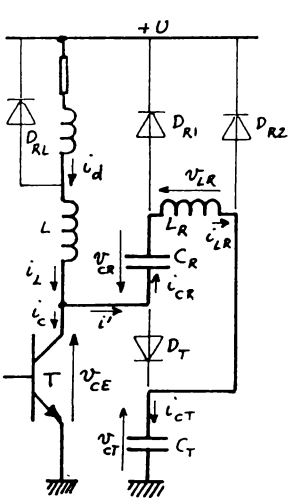


Figure B.V.48

On admettra que, compte tenu de la polarisation de la base durant le blocage, l'intensité maximale du courant que peut conduire T à l'état saturé varie comme :

$$i_{C(sat)} = I_d + \frac{di_C}{dt} \cdot (t - t_{01}) = I_d \cdot \left(1 - \frac{t - t_{01}}{t_f}\right)$$

où $\frac{di_C}{dt}$, ou t_f, dépend de la forme de $i_B(t)$; l'état de la maille T-C_R-L_R-C_T est décrit à l'instant t_{01} par les valeurs :

$$i_{LR}(t_{01}),\ v_{CR}(t_{01}),\ v_{CT}(t_{01}),\ i_C(t_{01}) = I_d - i_{LR}(t_{01}).$$

On sait que l'intensité i_L reste égale à I_d tant que la diode de roue libre D_{RL} est ouverte et aussi que D_{RL} reste ouverte tant que v_{CE} est inférieure à U ; la décroissance de $i_{C(sat)}$ implique donc l'existence d'un courant i' d'intensité au moins égale à :

$$i'_{min} = i_L - i_{C(sat)} = I_d \cdot \frac{t - t_{01}}{t_f}$$

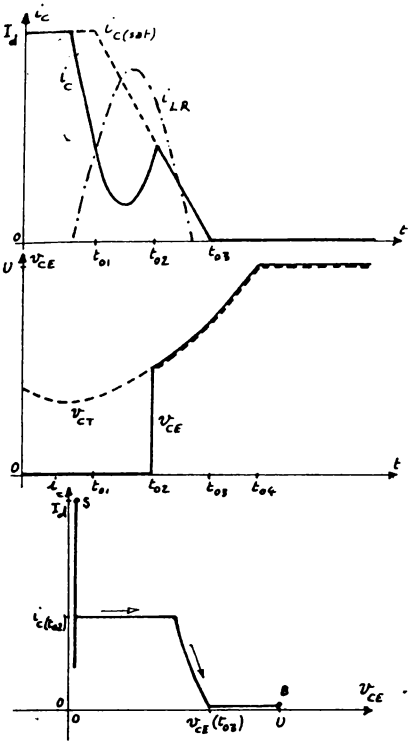


Figure B.V.49

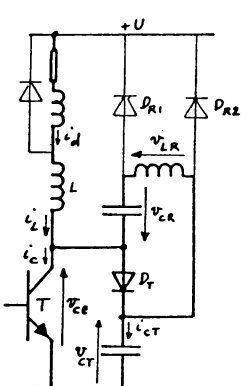


Figure B.V.50

Deux cas se présentent alors suivant l'état du circuit oscillant à la date t_{01} :

– si l'intensité $i_{LR}(t_{01})$ est positive, donc nécessairement supérieure à $i'_{min}(t_{01})$, on a :

$$i_C(t) = i_L - i' = I_d - i_{LR} < i_{C(sat)}$$

Le transistor reste donc saturé et la décroissance de $i_C(t)$ s'effectue à tension v_{CE} négligeable (inférieure à $V_{CE(sat)}$) devant U.

Cette phase cesse à la date t_{02} où $i_{LR}(t)$, fonction pratiquement sinusoïdale, devient égale à $i'_{min}(t)$. Après t_{02} l'intensité i_{LR} devient inférieure à i'_{min}, ce qui contraint D_T à conduire ; d'où :

$$v_{CE}(t_{02}+) \approx v_{CT}(t_{02}+)$$

($v_C(t)$ oscille autour de $v_{CT(F)}$, soit 0,6 · U lorsque : $C_T = 4 \cdot C_R$).

Le condensateur C_T se charge alors avec :

$$i_{CT} = i' = i_L - i_C = I_d \cdot \frac{t - t_{01}}{t_f}$$

(voir figure B.V.50) ; d'où :

$$v_{CE}(t) \approx v_{CT}(t) = v_{CT}(t_{02}) + \frac{I_d}{2\,C_T\,t_f}(t - t_{02})^2$$

(le point figuratif décrit une portion de parabole dans le plan $v_{CE} - i_C$) jusqu'à la date t_{03} :

$$(t_{03} = t_{01} + t_f)$$

où $i_C(t)$ s'éteint ; si $v_{CE}(t)$ n'a pas atteint la valeur U avant l'instant t_{03} (on choisit C_T pour que $v_{CT}(t_{03})$ soit inférieure à U) la fin de la charge de C_T s'effectue à courant constant : $i_{CT} = i' = i_L = I_d$;

$$v_{CT}(t) = v_{CT}(t_{03}) + I_d \cdot \frac{t - t_{03}}{C_T}$$

jusqu'à la date t_{04} où $v_{CE}(t)$ atteint la valeur U ; alors D_{RL} entre en conduction et l'énergie de L se dissipe dans la maille L-D_T-D_{R_2}-D_{RL} (on peut accélérer l'extinction de i_L en disposant en série avec D_{R_2} un résistor ou une diode zéner) ;

– si l'intensité $i_{LR}(t_{01})$ est négative la diode D_T entre en conduction dès que $i_{C(sat)}$ devient inférieure à : $I_d - i_{LR}(t_{01}) > I_d$.

Alors : $v_{CE}(t_{01}+) \approx v_{CT}(t_{01}+)$, voisin de $v_{CT(F)}$ et :

$$v_{CE}(t) \approx v_{CT}(t) = v_{CT}(t_{01}) + \frac{I_d}{2\,C_T\,t_f} \cdot (t - t_{01})^2$$

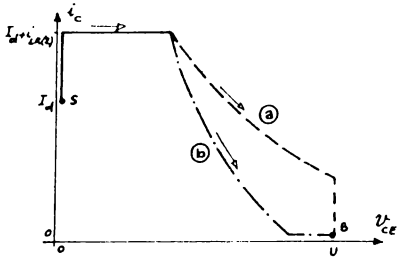


Figure B.V.51

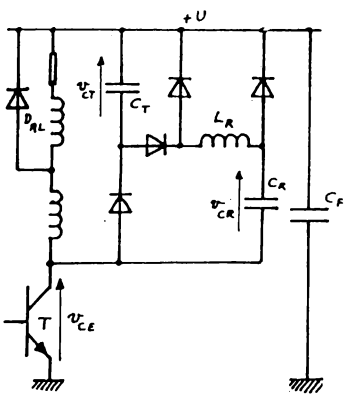


Figure B.V.52

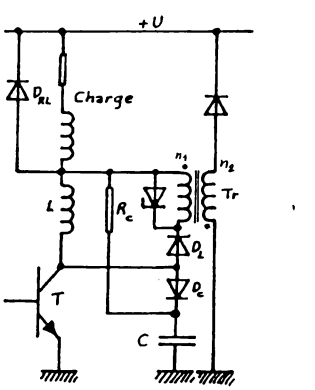


Figure B.V.53

jusqu'à ce que :

– soit : $v_{CT} = U$ (cas ⓐ de la figure **B.V.51**) ; les diodes D_{RL} et D_{R_2} entrent alors en service ;

– soit : $i_C = 0$ (à $t_{03} = t_{01} + t_f$), cas ⓑ de la figure **B.V.51**, après quoi C_T se charge à courant constant d'intensité I_d jusqu'à la tension U.

L'évolution du point figuratif du comportement du transistor dans le plan $v_{CE} - i_C$ (figure **B.V.49** pour le cas où $i_{LR}(t_{01})$ est positive, figure **B.V.51** pour $i_{LR}(t_{01})$ négative) montre que la protection du transistor est mieux assurée dans le premier cas et que l'on a intérêt à avoir une date t_{02} la plus éloignée possible de t_{01}, pour avoir $i_C(t_{02})$ la plus petite possible et une trajectoire bien inscrite dans l'aire de sécurité en commutation. L'ouverture à $i_{LR}(t_{01})$ négative est dangereuse pour T. Les composants du CALC seront choisis et le fonctionnement réglé pour que l'ouverture s'effectue à partir du début de l'alternance positive de $i_{LR}(t)$. On remarque aussi que la croissance de v_{CT} vers la valeur U contraint les composants L_R et C_R à restituer leur énergie à la source ; en effet, les diodes D_{R_1} et D_{R_2} imposent comme état final du CALC au blocage de T :

$$v_{CT} = U, \quad v_{CR} = 0, \quad i_{LR} = 0$$

La source U a donc pratiquement fourni l'énergie nécessaire à C_T pour que v_{CT} passe de $v_{CT}(t_{01})$ à U, soit à peu près ce qui sera restitué lors de la fermeture du transistor ; on a bien un dispositif réduisant considérablement la consommation du circuit d'aide à l'ouverture mais on paye cette amélioration d'un nombre plus élevé de composants et de réglages très critiques.

On peut réaliser d'autres types de circuits d'aide avec récupération de l'énergie de commutation. Dans celui de la figure **B.V.52** les condensateurs C_T et C_R assurent le ralentissement de la montée de $v_{CE}(t)$ à l'ouverture tandis que L_R et C_R permettent de stocker de l'énergie en régime oscillant pendant la conduction de T. Le circuit de la figure **B.V.53** permet de récupérer une partie de l'énergie de la bobine L d'aide à la fermeture ; un transformateur T_r, disposé à la place du résistor de dissipation R_L restitue à la source une partie de l'énergie $\frac{1}{2} \cdot L \cdot I_d^2$ à la fin de la phase d'ouverture du transistor.

6. Protection des transistors de commutation

On a vu que les aires de sécurité des transistors de puissance imposent une réaction rapide des dispositifs de protection en cas de défaut (surcharge excessive, court-circuit). Le transistor étant plus robuste à l'état bloqué (surtout en polarisation inverse) le principe d'une protection efficace sera donc d'assurer une ouverture rapide (pour réduire l'excursion dans l'aire de sécurité accidentelle) et dans les meilleures conditions (polarisation inverse offrant une aire de sécurité optimale).

Certains constructeurs proposent des circuits intégrés assurant la commande d'un transistor de puissance travaillant en découpage (hacheur) et pouvant également effectuer la surveillance des conditions de fonctionnement du composant et donc aussi sa protection.

Décrivons rapidement un tel composant, le circuit intégré UAA 4006 DP de Thomson-EFCIS :

– un processeur logique construit les signaux de commande du transistor de puissance (ou du Darlington) à partir des sorties :

– d'un générateur de rampe dont la fréquence est fixée par les valeurs de deux composants externes R_T et C_T (la valeur de R_T définit aussi la durée minimale de conduction de T ; on la choisira telle que le CALC puisse assurer une aide efficace à l'ouverture),

– d'un amplificateur d'erreur, de gain réglable par la valeur de la résistance R_A de contre-réaction disposée entre la sortie S_A et l'entrée inverseuse E_A, recevant sur ses entrées une tension fixe de référence (+ 2,3 V) et une portion de la tension de sortie (ou d'une image de cette tension de sortie),

– d'un comparateur-modulateur,

La durée maximale de conduction du transistor dépend de la résistance du résistor connecté entre la masse et l'entrée t_{on} ; on pourra la choisir pour que la durée de blocage permette au CALC de travailler correctement à la fermeture (si une aide à la fermeture est à prévoir) ;

– le processeur refusera de mettre en œuvre une fermeture prévue par le modulateur ou commandera une ouverture inopinée dès qu'un défaut sera détecté par un organe de surveillance. Les grandeurs susceptibles d'être ainsi contrôlées sont :

– la ou les tensions d'alimentation du circuit, images éventuelles de la tension à découper ; cette protection doit éviter qu'en cas d'alimentation défectueuse du circuit il ne soit plus en état d'effectuer une ouverture rapide et sûre du transistor. L'ouverture est commandée à un certain seuil (+ 7,2 V pour UAA 4006),

– la température de la pastille du circuit : elle doit rester inférieure à 150 °C,

– l'intensité du courant dans le transistor ; l'information « intensité » est captée aux bornes d'un shunt ayant un point à la masse. Le circuit commandera l'ouverture dès que le potentiel de l'entrée I_C deviendra inférieur à un seuil interne (– 0,15 V),

– l'intensité d'un second courant, par exemple le courant secondaire d'un hacheur parallèle (Flyback) à transformateur (on pourrait ainsi contrôler le courant de la bobine d'aide à la fermeture) ; la mise en conduction de T sera différée si le potentiel de l'entrée I_S est supérieur à un seuil interne (+ 0,1 V), ce qui permet d'assurer que la fermeture s'effectuera à partir d'un courant faible,

– la tension v_{CE} aux bornes du transistor ; dès qu'elle dépasse une référence interne (+ 4 V), c'est-à-dire dès que le composant sort de la zone de saturation ou de quasi-saturation pour entrer dans la région des fonctionnements linéaires (à forte dissipation thermique), l'ouverture est commandée.

La figure **B.V.54** indique le branchement du circuit, un synoptique de ses fonctions essentielles et un schéma des circuits de commande du transistor de puissance dont on peut résumer ainsi le fonctionnement :

– pour fermer T le processeur commande la fermeture de K_1 et la base T est alimentée sous V_{cc} à travers R_B et R_1 (R_1 limite la valeur maximale de i_B) ; les diodes D_{AS} et D_1 constituent un circuit d'anti-saturation en dérivant une partie de I_1 d'autant plus grande que v_{CE} est plus petite (donc T plus saturé) ;

– pour ouvrir T on commence par fermer K_2 (en ouvrant K_1), ce qui alimente la jonction base-émetteur sous V – à travers R_B et R_2 ; lorsque la désaturation du transistor s'amorce, ce que contrôle l'entrée V_{CE}, on profite de l'aire de sécurité plus grande (ouverture à partir d'un état quasi-saturé) et on ferme K_3, ce qui provoque un intense courant de base inverse et donc un blocage très rapide et un échauffement réduit.

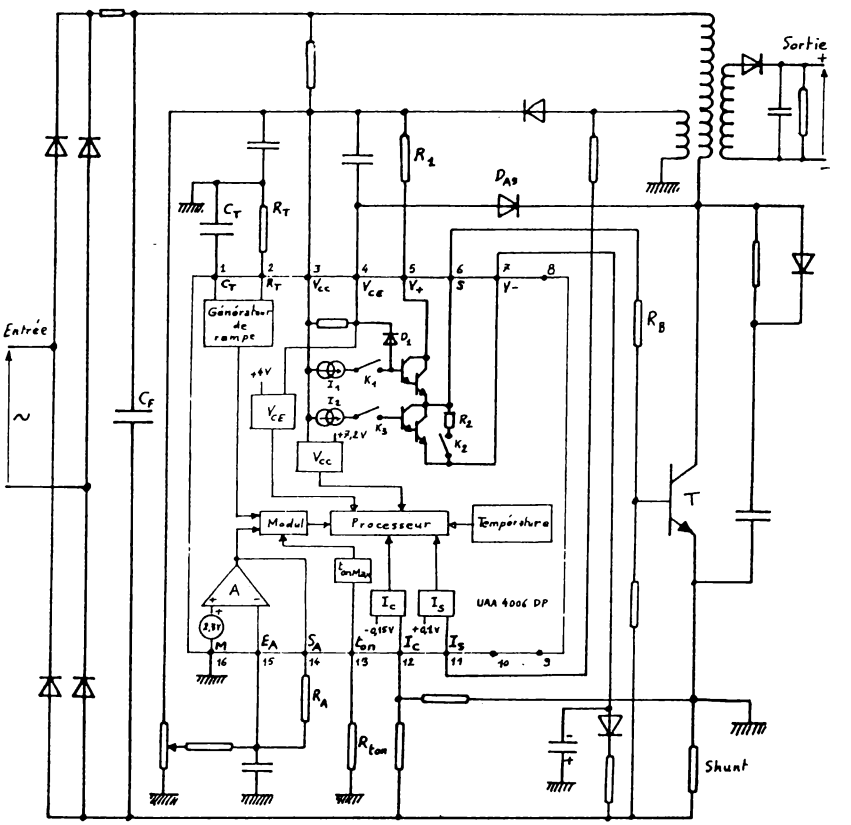


Figure B.V.54

7. Choix de la commande et des circuits de protection et d'aide à la commutation des transistors de puissance

a. Critères

L'environnement d'un transistor commutant au sein d'un convertisseur sera conçu pour satisfaire une règle simple mais impérative : lors du fonctionnement normal du convertisseur les états occupés par le transistor doivent être décrits par des points du plan $v_{CE} - i_C$ situés à l'intérieur des aires de sécurité (SOA pour les états stables, FBSOA ou RBSOA pour les transitions). D'où l'alternative :

– choix du composant ou de sa commande pour que les aires de sécurité contiennent les trajets dans le plan $v_{CE} - i_C$ imposés par l'utilisation envisagée ; cette solution conduit à surdimensionner le transistor, ce qui n'est compensé par l'économie d'un CALC ou d'une commande complexe qu'aux faibles tensions et puissances, ou à réaliser une commande de base améliorant les aires de sécurité (dépassement de tension à la fermeture pour réduire t_{on}, désaturation puis intense courant inverse à l'ouverture pour diminuer t_{off} et augmenter l'aire de sécurité) ;

– choix du composant essentiellement en fonction des états stables nominaux (bloqué et saturé) et adjonction d'un CALC et d'une commande imposant le respect des aires de sécurité en commutation (solution qui s'imposera généralement aux fortes tensions et grandes puissances).

Il conviendra ensuite de prendre en compte d'autres considérations parmi lesquelles on peut citer :

– protection éventuelle du composant contre les surintensités accidentelles ou les surtensions dues, par exemple, aux inductances parasites du câblage ; le CALC n'assure pas en général cette fonction ;

– échauffement du transistor ; aux hautes fréquences de travail, même lorsque les aires de sécurité sont respectées, les pertes en commutation sans circuits d'aide peuvent amener la température de jonction du composant à une valeur élevée (acceptable) et le rendre plus vulnérable : une surcharge respectant les aires de sécurité peut être destructive pour des raisons thermiques ; une commande optimisée ou même un CALC peut alors s'avérer indispensable pour réduire l'échauffement du transistor ;

– consommation du CALC ; elle est en grande partie indépendante de la charge (la consommation du circuit d'aide à l'ouverture, le plus utile en général, de la forme $\frac{1}{2} f C U^2$, est totalement indépendante de l'intensité du courant débité). Un convertisseur travaillant souvent à charge réduite aurait alors, du fait d'un CALC, un mauvais rendement et un échauffement relativement important.

b. Circuits de protection et d'aide à la commutation

En tenant compte des règles générales qui viennent d'être exposées et des contraintes imposées aux composants par les différents convertisseurs on peut prévoir dans ses grandes lignes l'environnement du transistor de puissance.

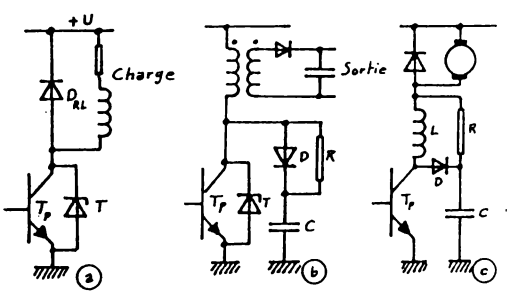


Figure B.V.55

α. Hacheurs et alimentations à découpage

– aux basses et moyennes tensions (jusqu'à celle du réseau) et aux moyennes fréquences on peut faire l'économie du CALC en surdimensionnant le transistor (figure B.V.55.a) et/ou en optimisant la commande. On peut, si nécessaire, disposer un circuit d'aide à l'ouverture (figure B.V.55.b) pour réduire l'échauffement ou utiliser des composants moins coûteux. Dans tous les cas il sera judicieux de prévoir une protection contre les surtensions (diode Transil T) ; on a vu que certains circuits de commande protègent contre les surcharges ;

aux fortes puissances ou aux fréquences élevées un CALC complet sera souvent indispensable (hacheur série, figure **B.V.55**.c) pour assurer la sécurité des commutations ou réduire l'échauffement du (ou des) transistor (s) ;

β. Onduleurs autonomes

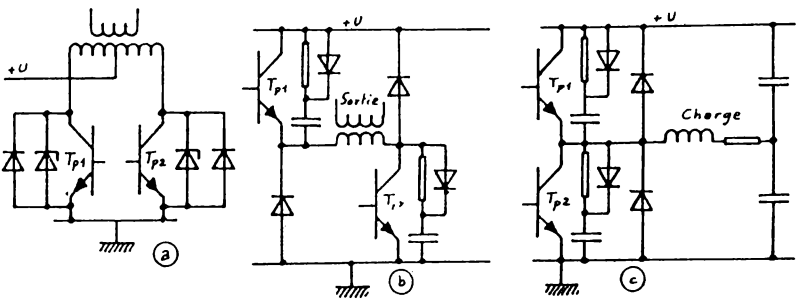


Figure B.V.56

– aux basses tensions et faibles puissances, une protection contre les surtensions suffit si les composants sont bien choisis (figure **B.V.56**.a) ;

– aux moyennes et hautes tensions il est au minimum nécessaire d'aider à l'ouverture des transistors dans le cas d'une charge inductive ; on peut y parvenir au moyen de circuits classiques (figures **B.V.56**.b et **B.V.56**.c) ou même d'un simple condensateur (non inductif) disposé aux bornes de chaque composant (figure **B.V.57**) ; à l'ouverture de T_{p_1}, le courant de charge ininterrompu (charge inductive), d'intensité positive i, charge C_1 (v_1 passe de 0 à U), décharge C_2 (v_2 évolue de U à 0) puis circule à travers D_2 et s'éteint : la mise en conduction de T_{p_2}, lorsque i change de signe, s'effectue donc à tension v_2 très petite devant U, donc sans problème ;

– onduleurs à modulation de largeur d'impulsion (voir principe au § **III.D.III.1** *c* du tome II) ; dans un tel convertisseur un transistor de puissance est saturé puis bloqué plusieurs fois durant une alternance du courant de charge : il sera souvent indispensable de prévoir une aide à la fermeture et à l'ouverture de chaque composant (figures **B.V.58**.b et c). De plus, l'onduleur à MLI pose un problème particulier aux transistors : lors du fonctionnement à l'état bloqué de T_{p_1} (cf. figure **B.V.58**.a) pendant une alternance positive de i la diode D_2 est passante ($i_{D_2} = i$) et : $v_{CE_2} = -v_{D_2}$. La jonction base-collecteur de T_{p_2} supporte : $v_{BC_2} = v_{BE_2} + v_{D_2}$. Cette tension est positive, si le blocage de T_{p_2} est commandé par une tension v_{BE_2} nulle, et probablement supérieure à la tension de seuil de cette jonction : T_{p_2} est donc traversé par un courant inverse base-collecteur. Lors de sa fermeture T_{p_1} devra donc fournir le courant de charge et les courants de recouvrement de D_2 et T_{p_2} (jonction B-C) qui se bloquent ; d'où une surintensité dangereuse. On peut éviter ce phénomène en disposant en série avec T_{p_2} une diode D'_2 (figure **B.V.58**.c) interdisant tout courant inverse (mais on augmente le nombre

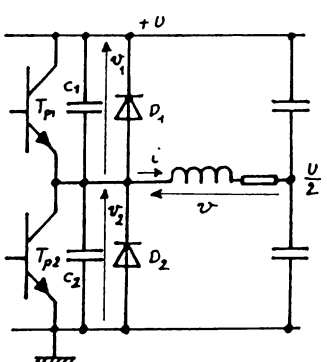


Figure B.V.57

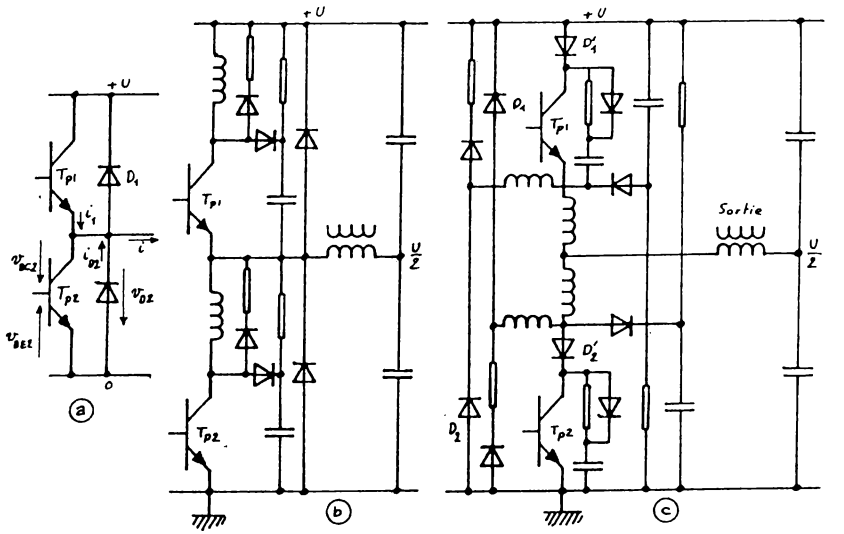


Figure B.V.58

de composants, les chutes de tension directes et l'échauffement du montage). On peut aussi maintenir T_{p_2} bloqué en polarisant négativement (pour un NPN) sa base pendant l'alternance positive de i ; alors :

$$v_{BC_2} = v_{BE_2} + v_{D_2} < 0 \qquad \text{si} \qquad v_{BE_2} < -v_{D_2}$$

et sa jonction base-collecteur est polarisée en inverse ; cette commande négative présente de plus l'intérêt de réduire les pertes du transistor bloqué (en diminuant l'intensité de son courant inverse) et de le rendre plus robuste ($V_{CEX} > V_{CEO_{sus}}$) en cas de surtension accidentelle.

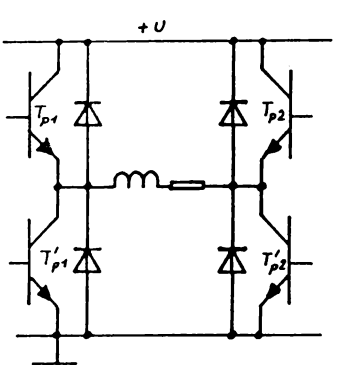


Figure B.V.59

REMARQUE. – Les considérations développées ci-dessus peuvent facilement être étendues aux convertisseurs plus complexes : onduleurs à quatre transistors en pont, onduleurs triphasés, etc.

c. Circuits de commande

Les notices de constructeurs contiennent de nombreux schémas de commandes adaptées aux différents emplois possibles des transistors de puissance.

On sait que la commande doit essentiellement :

assurer une fermeture rapide (en survoltant éventuellement l'entrée v_{BE}) pour réduire la dissipation d'énergie, tout en respectant les limites de tension et courant de la jonction base-émetteur ;

fournir pendant la conduction le courant de base nécessaire en surveillant éventuellement l'état de saturation et en protégeant le composant contre les surcharges ;

– provoquer une ouverture sûre, si possible à partir d'un état quasi-saturé et sous tension inverse pour réduire la durée du blocage et augmenter l'aire de sécurité ;

– maintenir le transistor à l'état bloqué en imposant une tension v_{BE} de valeur nulle ou mieux négative (pour un NPN), afin d'augmenter la robustesse du composant (tenue en tension) et d'éliminer la possibilité de courants inverses dans la jonction base-collecteur.

On peut étudier un type de circuits de commande dont le principe est indiqué sur les schémas de la figure **B.V.60**. Le fonctionnement peut être résumé ainsi :

– lorsque la tension d'entrée v_e est nulle (T_4 fermé ; T_4 peut être un transistor bipolaire ou un TEC, un opto-coupleur ou une porte TTL ou CMOS si les tensions et les courants le permettent) T_3 est conducteur et v'_e est non nulle ; si la valeur de v'_e est de l'ordre de grandeur de :

$$(v'_e)_{sat} = V + V_{BE_{sat}} + V_{BE_{1\,sat}}$$

les transistors T_1 et T_p sont conducteurs ; T_p est saturé si :

$$i_B > \frac{i_C}{\beta}, \qquad \text{soit :} \qquad R_B < \frac{\beta}{i_C} \cdot (V - v_{BE} - v_{CE_1})$$

– lorsque v_e est égale à $2 \cdot V$ (T_4 ouvert) la chute de tension aux bornes de R_1 est nulle et T_3 est donc bloqué ; la tension v'_e est nulle et T_1 est bloqué, T_2 se comportant comme une diode passante depuis la base de T_p vers la tension d'alimentation $-V$: T_p est bloqué en polarisation inverse.

On peut améliorer les performances de ce type de commande symétrique en réalisant le montage de la figure **B.V.61** ; les modifications sont les suivantes :

– les diodes D_1 et D_2 interdisent à T_3 de travailler en régime saturé ; en effet, on a :

$$v_{CE_3} \geqslant v_{R_1} \approx \frac{2\,VR_1}{R_1 + R_2} > V_{CE_{3\,sat}} \text{ lorsque } v_e \text{ est nulle ;}$$

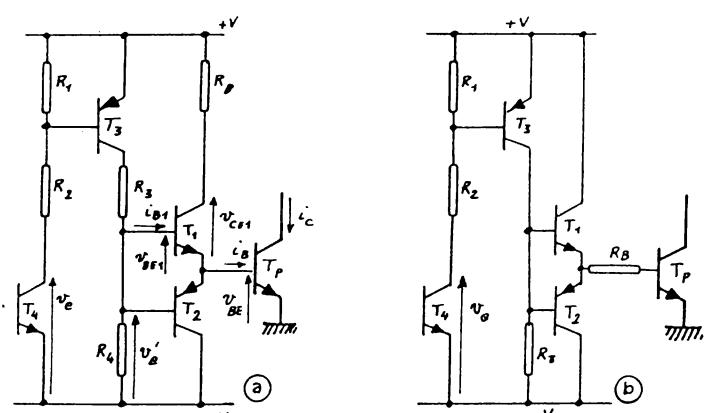


Figure B.V.60

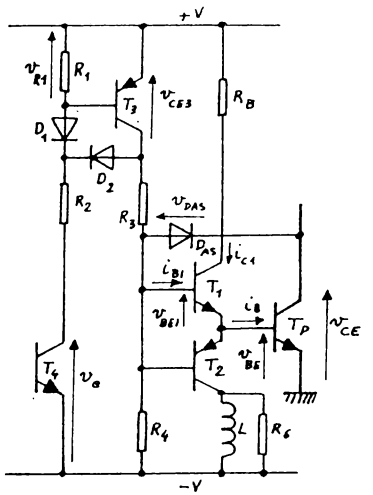


Figure B.V.61

la diode D_{AS} contraint T_p à conduire en régime quasi-saturé car :

$$v_{CE} = v_{BE_1} + v_{BE} - v_{DAS} > V_{CE_{sat}}$$

Elle opère en réduisant i_{B_1} lorsque v_{CE} diminue donc en maintenant T_1 hors de la saturation (i_{C_1} ne dépend plus de i_{B_1} en régime saturé) ;

– T_1 et T_3 travaillent en régime linéaire, T_p à la quasi-saturation, l'ouverture sera donc très rapide (pas de durée t_s d'écoulement des charges stockées) ;

– on améliore encore l'ouverture de T_p en recherchant la vitesse optimale de décroissance de i_B au moyen de l'inductance L : $\frac{di_B}{dt} \approx \frac{-V}{L}$.

Ce type de circuit de commande qui maintient le transistor de puissance à la quasi-saturation est souvent dit « auto-régulant ».

On peut encore améliorer le circuit précédent pour le rendre « auto-protégeant », c'est-à-dire susceptible de provoquer l'ouverture de T_p en cas de surcharge. Montrons que les circuits de la figure **B.V.62** remplissent cette fonction : une surcharge (augmentation de i_C) se traduit par la croissance de v_{CE} ; dès que v_{CE} devient supérieure à v_{R_6} D_3 se bloque, D_2 conduit i_7

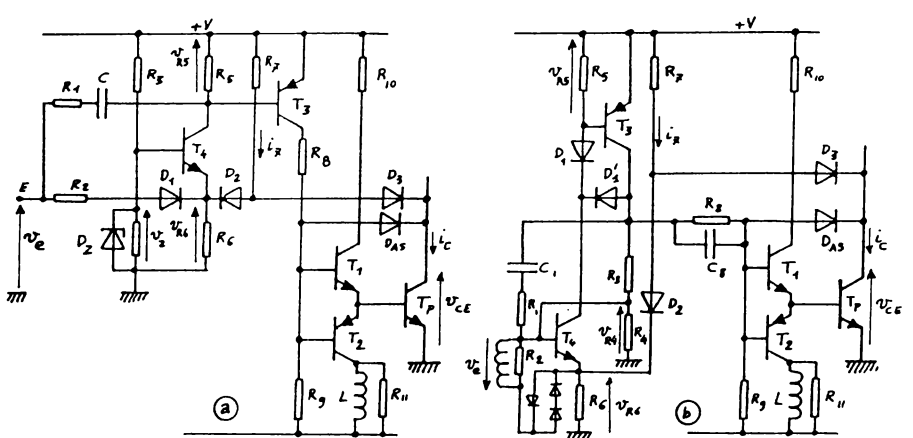


Figure B.V.62

vers R_6 dont la tension augmente : si v_{R_6} devient supérieure à v_Z (figure **B.V.62**.a) ou à v_{R_4} (figure **B.V.62**.b) le transistor T_4 se bloque, ce qui entraîne le blocage de T_3 et T_1 et donc l'ouverture de T_p.

On voit de plus que les circuits de la figure **B.V.62** présentent l'avantage supplémentaire d'être commandés par des impulsions :

– une impulsion v_e négative et suffisante enclenche T_4 qui met en conduction T_3 (qui lui-même met en service T_1 et T_p) ; la fermeture de T_p dérive i_7 vers D_3 et la tension v_{R_6} devient inférieure à V_Z (ou à v_{R_4}), ce qui permet à T_4 de rester conducteur en l'absence de signal d'entrée ;

– une impulsion d'entrée positive ouvre T_4 (si v_{R_6} devient supérieure à v_Z ou v_{R_4}), ce qui provoque l'ouverture de T_3, T_1 et T_p et la fermeture de T_2. La diode D_3 se bloque et la tension v_{R_6} vaut environ : $v_{R_6} = \dfrac{R_6 \cdot V}{R_6 + R_7}$. Si cette valeur est supérieure à celle de v_Z (pour le cas ⓐ) T_4 reste bloqué après la disparition de l'impulsion d'ouverture.

Ce type de commande se trouve dans les circuits intégrés de commande et de protection décentralisée (cf. UAA 4006 dont l'emploi est décrit au paragraphe précédent).

8. Association de transistors bipolaires

a. Commutation de transistors de puissance en série

Pour travailler à très haute tension et donc, à puissance égale, commuter des courants de plus faible intensité, on peut disposer en série plusieurs transistors de puissance.

On va analyser le montage obtenu en connectant en série deux transistors bipolaires commandés simultanément ; on montrerait qu'il est équivalent à un seul transistor, ce qui permettra d'étendre les conclusions aux cas où seraient montés en série des composants en nombre quelconque.

α. Problèmes posés par le fonctionnement en série des transistors bipolaires

Les composants étant disposés comme l'indique la figure **B.V.63**.a déterminons les contraintes qu'ils ont à supporter dans toutes les phases du fonctionnement de l'ensemble :

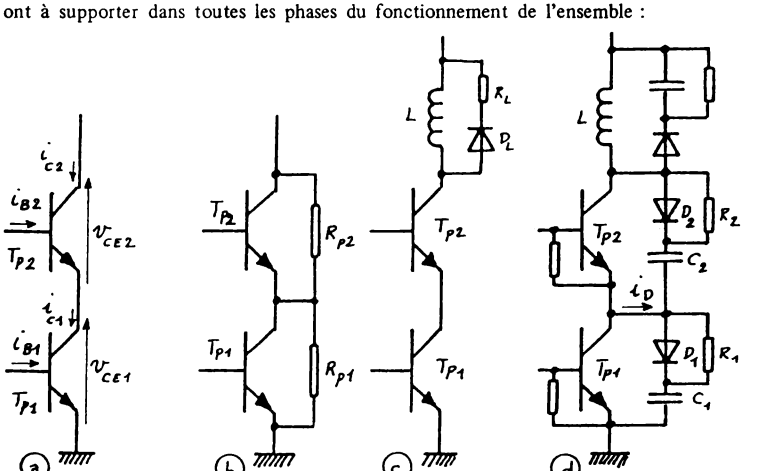


Figure B.V.63

– État bloqué : le transistor de plus faible courant de fuite (plus grande impédance apparente) tend à supporter la plus grande partie de la tension à bloquer ; pour répartir convenablement cette d.d.p. entre les composants on peut disposer en parallèle des résistors d'équilibrage (cf. figure **B.V.63**.b ; leur résistance doit être telle que l'intensité du courant circulant dans le pont résistif soit très supérieure à celle des courants de fuite des transistors).

– Fermeture : le transistor le plus lent à la mise en conduction (celui qui présente le plus long-temps une forte impédance) supportera la totalité de la tension appliquée à l'ensemble lorsque le plus rapide parviendra à l'état saturé ; il faut donc réduire la tension imposée à l'ensemble des transistors pendant la fermeture : une bobine connectée en série remplit cette mission (figure **B.V.63**.c ; voir les § **B.V.4** et **B.V.5** pour l'analyse de ce dispositif d'aide à la fermeture, des procédés d'extinction du courant dans cette bobine et des améliorations possibles).

– État conducteur : si les courants de base sont suffisants les deux transistors sont saturés et il n'y a aucun problème d'équilibrage des tensions ou des courants entre les deux éléments.

– Ouverture : pour des raisons duales de celles développées lors de l'analyse de la fermeture c'est le transistor le plus rapide (celui qui a la durée de déstockage t_s la plus courte et qui présente donc le premier une grande impédance) qui doit supporter la quasi totalité de la tension appliquée à l'ensemble. Dans le cas d'un fonctionnement en hacheur sur charge inductive on sait qu'une diode de roue libre entre en conduction dès le début de l'ouverture de l'interrupteur commandé : l'interrupteur, ici T_{p_1}-T_{p_2}, se trouve donc sous la tension de la source d'alimentation (éventuellement augmentée de la surtension à la mise en conduction de la diode de roue libre) ; le transistor le plus rapide doit donc supporter la totalité de la tension à bloquer. On peut limiter la vitesse d'établissement de la d.d.p. aux bornes de chaque composant au moyen d'un circuit R-D-C d'aide à l'ouverture (figure **B.V.63**.d). Mais la dispersion des valeurs de t_s (temps de stockage) peut être très importante (et l'écart entre deux t_s peut être supérieur à la durée t_f d'extinction de i_C) ; on ne pourra limiter à une valeur acceptable la tension bloquée par le transistor le plus rapide qu'en utilisant des condensateurs de très grande capacité, ce qui aura pour inconvénients d'augmenter la durée totale de l'ouverture (d'où réduction de la fréquence maximale de travail) et d'accroître aussi les pertes des CALC et l'échauffement du montage.

β. Amélioration des circuits d'aide à la commutation

Le CALC classique R-D-C d'aide à l'ouverture s'avère insuffisant lors du blocage de transistors bipolaires en série. On peut pallier ses défauts en partant de deux observations :

– le signe de l'intensité du courant i_D dans le conducteur commun aux deux CALC (cf. figure **B.V.63**.d) constitue une information concernant les rapidités relatives des deux transistors ; en effet, si T_{p_1} est le plus rapide ($t_{s_1} < t_{s_2}$) T_{p_2} reste saturé alors que T_{p_1} commence à se bloquer, C_1 se charge à travers D_1 et l'intensité i_D est positive ; inversement, si T_{p_2} est le plus rapide c'est le condensateur C_2 qui se charge le premier et i_D est négative ;

– on peut artificiellement charger un amplificateur de courant par un condensateur de forte capacité en disposant un condensateur de plus faible capacité entre son entrée et sa sortie (effet Miller) ; la figure **B.V.64.a** montre qu'un amplificateur de courant ($\underline{I}_2 = A \cdot \underline{I}_1$) soumis à une réaction (impédance $\underline{Z}$) et de tension d'entrée V_e négligeable devant la grandeur V_s de sortie délivre un courant de charge d'intensité :

$$\underline{I}_s = \underline{I}_2 - \underline{I}_z = A \cdot \underline{I}_1 - \underline{I}_z = A \cdot (\underline{I}_e + \underline{I}_z) - \underline{I}_z = A \cdot \underline{I}_e + (A-1) \cdot \frac{\underline{V}_s}{\underline{Z}}$$

Tout se passe donc comme si l'amplificateur de courant alimentait, en plus de sa charge normale, une impédance $\underline{Z}_e$ (figure **B.V.64**.b) telle que :

$$\underline{Z}_e = \frac{\underline{V}_s}{A \cdot \underline{I}_e - \underline{I}_s} = \frac{\underline{Z}}{1-A}$$

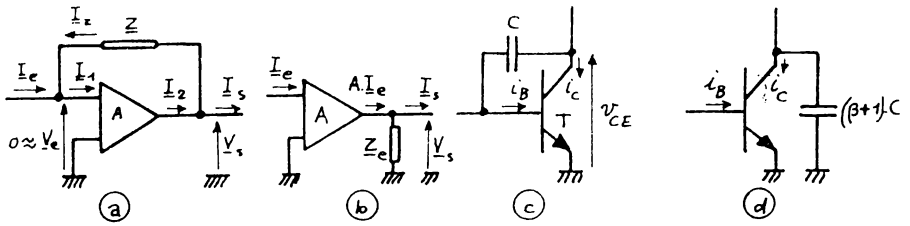


Figure B.V.64

En étendant cette propriété (théorème de Miller) aux régimes linéaires non sinusoïdaux (grâce au théorème de superposition et à la transformation de Fourier) on en déduit que les dispositifs des figures **B.V.64**.c et **B.V.64**.d sont équivalents lors du fonctionnement de T en régime linéaire (l'amplification en courant de T vaut alors : $A = -\beta$, compte tenu des conventions adoptées) : le condensateur de capacité C connecté entre collecteur et base est équivalent, pendant la commutation, à un condensateur de capacité $(\beta + 1) \cdot C$ placé entre collecteur et émetteur. Cet effet est d'autant plus avantageux que l'amplification β est plus grande ; d'où l'intérêt qu'il peut y avoir à utiliser ici des montages Darlington.

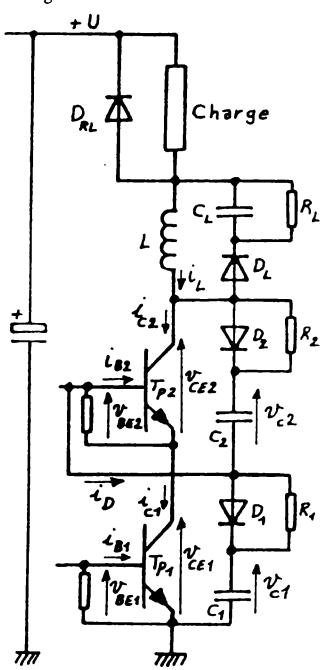


Figure B.V.65

Ces propriétés sont utilisées dans le CALC de la figure **B.V.65** :

– si T_{p_1} est le composant le plus rapide ($t_{s_1} < t_{s_2}$) la tension v_{CE_1} augmente avant qu'apparaisse un courant dans le pont capacitif D_2-C_2-D_1-C_1, $-v_{CE_1}$ d'où une polarisation inverse de l'entrée de T_{p_2} ($v_{BE_2} = v_{c_1} < 0$) qui accélère le blocage de ce dernier, d'autant que le courant de charge de C_1, courant inverse de base de T_{p_2}, contribue à extraire rapidement la charge stockée dans ce transistor ;

– si T_{p_1} est le plus lent ($t_{s_2} < t_{s_1}$) c'est v_{CE_2} qui en augmentant amène la charge du condensateur C_2 ; la capacité $(\beta_2 + 1) \cdot C_2$ du circuit équivalent de ralentissement de la croissance de v_{CE_2} limite la valeur maximale de la tension supportée par T_{p_2} tandis que le courant de charge de C_2 ($i_D < 0$) réduit l'effet du courant inverse de commande de ce transistor ; ces deux effets permettent à T_{p_2} d'attendre sans risque l'ouverture de T_{p_1} ;

– lorsque les deux transistors s'ouvrent en régime linéaire (quel que soit l'ordre de leurs réponses au signal de blocage) le pont D_2-C_2-D_1-C_1, parcouru par un courant d'intensité $(i_L - i_{C_2})$, remplit son office de circuit d'aide à l'ouverture de l'ensemble T_{p_1}-T_{p_2} et, en même temps, constitue un pont diviseur qui répartit la tension à bloquer entre les deux transistors ; en effet, la tension v_{BE_2} étant faible devant la d.d.p. totale à supporter par les deux composants, on a pratiquement :

$$v_{CE_2} \approx v_{c_2}, \qquad v_{CE_1} \approx v_{c_1}$$

Ce montage réalise donc successivement, d'abord une réduction des effets de la dispersion des durées de déstockage t_s (en ralentissant le blocage du composant le plus rapide ou en accélérant l'ouverture du plus lent), ensuite un équilibrage dynamique des tensions supportées par les deux éléments pendant la commutation proprement dite.

REMARQUE. – On note que ce CALC a des effets particuliers lors de la fermeture des transistors ; il présente la propriété de provoquer celle de T_{p_2} en conséquence de celle de T_{p_1} ; dès que T_{p_1} entre en conduction la tension v_{CE_1} diminue et le condensateur C_1 se décharge en provoquant un intense courant direct de base i_{B_2} qui enclenche T_{p_2}.

γ. *Amélioration des circuits de commande*

Nous avons supposé au début de cette étude que tous les composants montés en série sont commandés de façon synchrone. En pratique on voit aisément sur le schéma de principe de la figure B.V.66 (où on n'a pas représenté les CALC ni les circuits d'équilibrage) qu'il suffit parfois de commander un seul transistor :

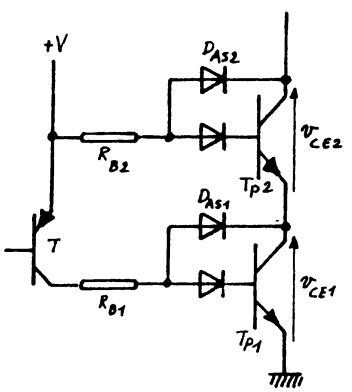


Figure B.V.66

– à l'état ouvert de T_{p_1} le transistor T_{p_2} est lui aussi ouvert si la tension V_{CE_1} que bloque T_{p_1} est supérieure à la tension de commande V ;

– la fermeture de T_{p_1} abaisse le potentiel de l'émetteur de T_{p_2} ($v_{CE_1} \approx V_{CE_{sat}}$) qui se voit alors appliquer une tension d'entrée directe ($v_{BE_2} = V - v_{RB_2} - v_{CE_1}$) et s'enclenche à son tour ;

– l'ouverture de T_{p_1} amène une croissance de v_{CE_1} qui bloque T_{p_2} dès que : $v_{CE_1} > V$.

L'ensemble de ces propriétés constitue l'*effet Cascode* lié au montage en série de plusieurs transistors.

On peut utiliser cet effet pour commander les transistors connectés en série, chacun étant muni de son CALC (circuit R-D-C) ; on a vu que la grande dispersion des valeurs de t_s (temps de stockage) conduit à utiliser de très fortes capacités pour les condensateurs de commutation ; on peut réduire légèrement ces valeurs en maintenant les transistors à la limite de la saturation grâce aux diodes d'antisaturation D_{AS}, mais on sait que plus on désature les composants, pour diminuer les valeurs de t_s et leur dispersion, plus on augmente leurs pertes en conduction et leur échauffement, donc aussi leur vulnérabilité en commutation.

On peut conserver ce principe de commande (un seul transistor pilote tous les autres) en affectant les composants de circuits qui les contraignent, préalablement à toute ouverture, à se désaturer et à « s'attendre » lorsqu'ils sont dans un état propice à un blocage rapide. La figure B.V.67 propose un exemple de circuit de commande et de CALC fonctionnant ainsi.

L'interrupteur T_1 ne participe pas à la commande des commutations ; il est fermé durant le fonctionnement normal.

La fermeture des transistors de puissance est commandée par l'enclenchement de T_3, qui provoque celui de T_4, ce qui ouvre T_5 et met en conduction T_{p_1}, suivi par T_{p_2} (effet Cascode) ; lorsque la tension totale aux bornes des transistors ($v_{CE_1} + v_{CE_2}$) devient inférieure à V_{Z_3} la diode D_{Z_3} se bloque, ce qui ouvre T_6 et ferme T_7 et T_2.

L'ouverture est aussi commandée par celle de T_3 qui s'accompagne du blocage de T_4 (sa base est polarisée à – V) ; l'enclenchement de T_5 (dont la base est aussi polarisée négativement) produit un courant de base inverse dans T_{p_1}, amenant sa désaturation ; l'augmentation de V_{CE_1}

provoque une charge du condensateur C_1 par un courant de base inverse qui désature T_{p_2}. La valeur de v_{CE_1} est maintenue au voisinage de celle de V_{Z_1} (tension d'avalanche de D_{Z_1}) car une augmentation de v_{CE_1} ferme D_{Z_1} qui alimente la base de T_{p_1} (T_2 est toujours en conduction) et stoppe sa désaturation (mais T_{p_1} ne peut se resaturer car une diminution de v_{CE_1} bloque D_{Z_1} et éteint i_{B_1}). La tension bloquée par T_{p_2} est limitée au voisinage de V_{Z_2} (tension zener de D_{Z_2}) car, pour les valeurs supérieures le condensateur C_2 se charge et, par effet Miller, ralentit fortement la croissance de v_{CE_2}. Lorsque les deux transistors sont désaturés un circuit commande l'ouverture de T_{p_1} ; dans le cas de la

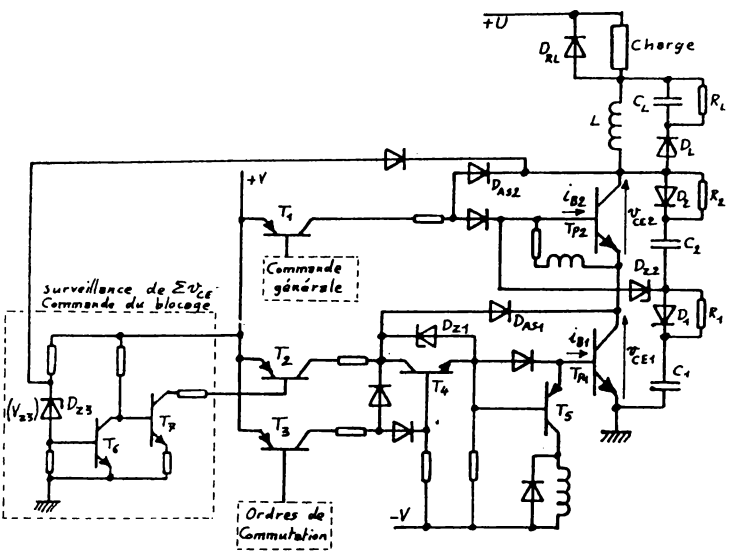


Figure B.V.67

figure **B.V.67** dès que Σv_{CE} devient supérieure à V_{Z_3} la diode D_{Z_3} entre en conduction, ce qui ferme T_6, d'où blocage de T_7 et T_2, suivi de l'ouverture de T_{p_1} (courant de base inverse dû à T_5) et de T_{p_2} (effet Cascode).

Ce type de circuit de commande présente quelques inconvénients :

– les charges des condensateurs ne sont pas égales à la fin des phases de désaturation, d'où un déséquilibre dynamique des tensions bloquées par les transistors pendant l'ouverture ;

– il ne se généralise pas facilement au cas où il y a plus de deux transistors en série ;

– le blocage réel des composants de puissance est en retard, par rapport à l'ordre d'ouverture reçu par T_3, d'une durée de l'ordre de la somme des temps de stockage des transistors à ouvrir, ce qui limite considérablement la fréquence maximale de travail du convertisseur.

Pour réaliser une commande s'adaptant facilement à un nombre quelconque de transistors en série et réduisant le temps total de réponse à l'ouverture on cherchera à rendre simultanés les déstockages des composants. On peut par exemple (cf. Bibliographie) construire autour de chaque transistor un module qui assure sa commande indépendamment des fonctionnements des autres étages connectés en série. Le schéma de principe d'un tel montage est indiqué sur la figure B.V.68 et son fonctionnement se résume ainsi :

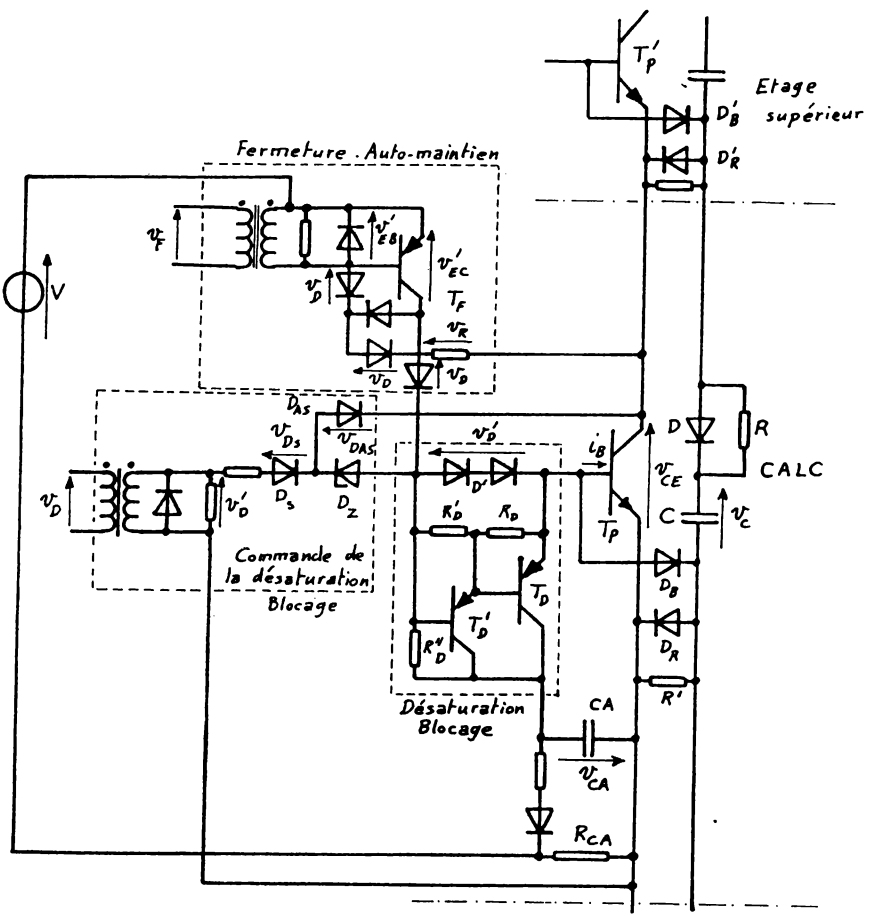


Figure B.V.68

Fermeture de T_p : elle est commandée par une impulsion positive du signal v_F (l'isolation galvanique permet d'amorcer tous les étages avec un même signal). Le transistor T_F s'enclenche, alimentant l'entrée de T_p sous la tension auxiliaire V, l'intensité du courant de base étant limitée par le résistor R_{CA} en partie court-circuité, à l'amorçage, par le condensateur CA. Le condensateur C du CALC se décharge dans la maille R-D'_R-T_p-R'. Dès que la chute de tension v_{CE} est suffisamment faible pour que la d.d.p. ($v'_{EC} + v_{BE} - v_{CE} + v_D - v_D$) soit supérieure au seuil de la tension d'entrée de T_F la fermeture de T_F et T_p est maintenue, même après l'extinction de l'impulsion de commande. Cette phase s'accompagne aussi de la charge du condensateur CA sous une tension voisine de V ; cet élément servira par la suite de source inverse auxiliaire (pour réduire le nombre des alimentations indépendantes de chaque étage).

– Ouverture de T_p : tous les étages reçoivent une impulsion v_F négative et un créneau v_D positif. Le signal v_F, inverse, ouvre T_F, d'où extinction de i_B et blocage de D' ; le pont résistif constitué par R_D-R'_D-R''_D, polarisé sous la tension $v_{CA} + v_{BE}$, amène l'amorçage de T'_D et T_D, d'où un courant de base inverse, d'intensité i_B négative, qui désature T_p. Simultanément, la tension v'_D positive fait circuler un courant dans la maille D_s-D_{AS}-T_p tant que v_{CE} est inférieure à V_Z (tension d'avalanche de la diode D_Z) ; si le signal v_D dure plus longtemps que le déstockage de T_p la désaturation de ce dernier s'arrête lorsque v_{CE} est voisine de V_Z : D_Z entre alors en conduction pour fermer la maille v'_D-D_s-D_Z-T_p, les diodes D' se ferment et bloquent T'_D et T_D : le transistor de puissance T_p est mis en attente au seuil du régime linéaire. Lorsque tous les transistors en série sont dans le même état (c'est-à-dire lorsque Σv_{CE} est voisine de $n \cdot V_Z$, s'il y a n étages) il suffit d'ordonner leur blocage en interrompant les signaux v_D : les diodes D_s et D' se bloquent, ce qui provoque la remise en conduction de T'_D et T_D qui assurent l'ouverture rapide de T_p. Pendant la croissance de v_{CE} le condensateur C du CALC se charge dans la maille D'_B-D-C-D_R, donc en extrayant un courant de base inverse de T'_p, si T'_p se bloque moins rapidement que T_p, ce qui contribue à l'équilibrage dynamique des tensions supportées par les différents modules.

Ce procédé de commande réduit la durée totale d'ouverture aux environs du temps de stockage du transistor le plus lent (ou le plus saturé) mais augmente les pertes et l'échauffement des composants plus rapides et ne réalise pas une indépendance complète des différents étages puisque c'est la désaturation de l'ensemble qui décide de la date du blocage final.

On pourrait encore améliorer l'indépendance des modules empilables et la définition des dates d'ouverture en asservissant la commande de chaque transistor de telle sorte que la date commune du blocage soit fixée par le système de pilotage du convertisseur. Il convient pour cela que les signaux de commande de chaque étage génèrent la désaturation du transistor de puissance, préalablement à toute ouverture, avec une avance sur le signal de blocage de l'ordre de la durée de déstockage du composant concerné, durée qui peut être estimée à partir des commutations précédentes du même transistor.

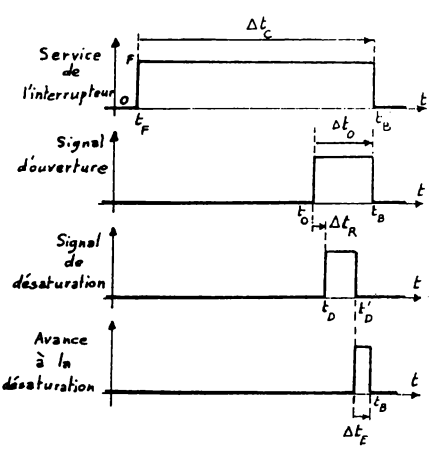


Figure B.V.69

Le principe d'une telle commande pourrait être le suivant (figure B.V.69) :

– la commande générale du convertisseur produit un signal de conduction de durée Δt_C se terminant à la date t_B du blocage souhaité des transistors ; elle fait parvenir à chaque étage un signal d'ouverture s'achevant à la date t_B et de durée Δt_0 supérieure aux valeurs possibles de t_s (exemple : $\Delta t_0 = 2 \cdot t_{stvp}$) ;

– chaque étage commande la désaturation du transistor principal avec un retard, par rapport au début t_0 du signal d'ouverture, noté Δt_R et tel que $(\Delta t_0 - \Delta t_R)$ soit une durée légèrement supérieure à la moyenne des derniers temps de stockage du même composant ;

– le transistor du module analysé se désature à la date t'_D ; un circuit enregistre l'avance Δt_E de la désaturation par rapport à la date du blocage prévu et une boucle d'asservissement utilise Δt_E pour modifier la valeur suivante du retard Δt_R à la désaturation de T_p : la durée Δt_R ne change pas si Δt_E est égale à une durée de garde fixée, elle est augmentée si Δt_E est trop grande, diminuée si Δt_E est trop petite (ou négative) ;

– la commande générale vérifie qu'à la date t_B tous les composants sont bien désaturés et, si oui, confirme leur blocage à cet instant ; si non, elle attend la désaturation du dernier transistor pour ordonner la commutation.

b. Commutation des transistors bipolaires montés en parallèle

On peut s'attendre à rencontrer les problèmes « duaux » de ceux posés par le fonctionnement en série. Analysons les contraintes imposées aux composants dans les différentes phases du travail en commutation.

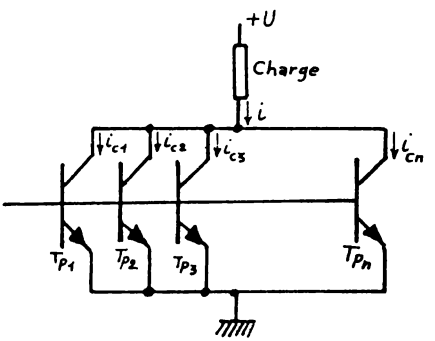


Figure B.V.70

α. *État bloqué* (ou ouvert)

Lorsque des transistors sont connectés en parallèle (figure **B.V.70**) et sont tous bloqués ils doivent supporter la même tension (U, tension de la source d'alimentation dans le cas d'un hacheur série en régime ininterrompu de conduction) et l'intensité i_o du courant total est la somme des intensités des courants de fuite des différents composants sous cette même tension.

Ce type de fonctionnement ne présente pas de problèmes spécifiques liés au montage en parallèle de plusieurs éléments.

β. *Fermeture* (ou mise en conduction)

La fermeture du couple T_{p_1}-T_{p_2} dans les conditions les plus difficiles (charge capacitive à fort appel de courant ou récepteur inductif en régime ininterrompu de conduction avec bras de roue libre, cf. figure B.V.71.a) entraîne deux types de conséquences à prendre en compte :

– le transistor le plus rapide prend en charge la quasi totalité du courant imposé par le récepteur et, sa mise en conduction s'accompagnant d'une chute de la tension directe v_{CE}, ne favorise pas la fermeture du composant plus lent. Pour équilibrer dynamiquement les services des deux composants on peut coupler les circuits de leurs collecteurs comme l'indique la figure **B.V.71**.b : la croissance de $v_{C_1}(t)$, si T_{p_1} est le plus rapide, provoque une chute de tension v_{L_1} positive, d'où une f.e.m. de mutuelle induction v_{L_2} elle aussi positive qui « survolte » T_{p_2} :

$$v_{CE_2} = v_{CE_1} + v_{L_1} + v_{L_2} > v_{CE_1}$$

La surtension ainsi imposée à T_{p_2} accélère sa mise en conduction. Le principe de ce dispositif s'applique facilement aux cas où fonctionnent en parallèle des transistors en nombre plus élevé (huit, par exemple, dans le cas de la figure **B.V.71**.c) ;

– même lorsque l'équilibre dynamique des charges est réalisé la décroissance lente de v_{CE} (dans le cas du montage de la figure **B.V.71**.a la d.d.p. v_{CE} est égale à U tant que D_{RL} conduit, c'est-à-dire tant que la somme de i_{C_1} et i_{C_2} est inférieure à I) amène de fortes pertes dans les composants et un échauffement moyen important (d'autant plus que la fréquence de travail est plus grande) ; on sait

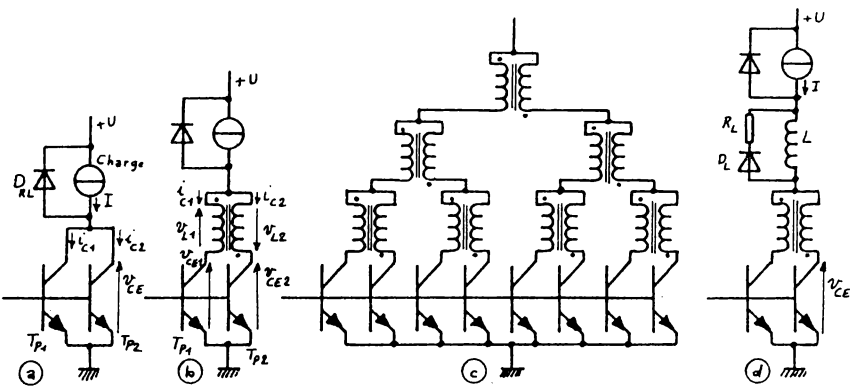


Figure B.V.71

réduire rapidement la valeur de v_{CE} pendant la fermeture en disposant en série une bobine d'aide à la commutation (voir figure **B.V.71**.d et les § **B.V.3** et **B.V.4**) mais on ralentit la mise en conduction des transistors.

γ. *État conducteur* (ou passant, ou fermé)

Le montage impose : $v_{CE_1} = v_{CE_2}$ et : $v_{BE_1} = v_{BE_2}$.

L'ensemble des composants s'aligne donc sur celui de plus faible v_{CE}.

Pour un même couple de valeurs v_{BE} et v_{CE} plusieurs transistors d'une même série peuvent présenter des valeurs différentes de l'intensité i_C du courant de collecteur : ils se répartiront le courant total, d'intensité I, en fonction de leurs performances spécifiques. Les raisons de ce déséquilibre statique dépendent du mode de conduction des composants.

– *Transistors saturés ou sursaturés :* ils se comportent alors comme des résistors (le montage de la figure **B.V.72**.a est équivalent à celui de la figure **B.V.72**.b) et se répartissent le courant total en fonction des valeurs de leur résistance apparente :

$$i_{C_1} = \frac{R_{CE_2}}{R_{CE_1} + R_{CE_2}} \cdot I \qquad i_{C_2} = \frac{R_{CE_1}}{R_{CE_1} + R_{CE_2}} \cdot I$$

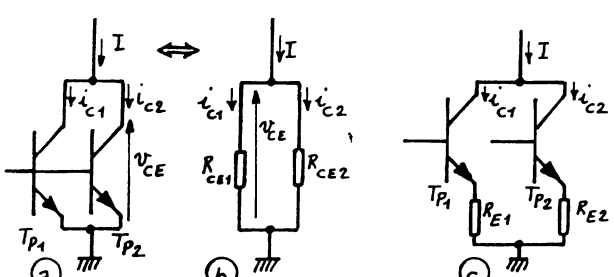


Figure B.V.72

On peut réduire cette dissymétrie de charge en disposant des résistors ($R_{E_1} = R_{E_2}$, cf. figure B.V.72.c) dans les branches d'émetteur des transistors ; l'équilibrage s'améliore lorsqu'on augmente la valeur commune de leur résistance mais les pertes d'énergie et l'échauffement du montage augmentent aussi.

– *Transistors quasi-saturés :* deux phénomènes peuvent conduire à une dispersion des comportements des composants :

– les entrées des transistors n'ont pas même dipôle de Thévenin équivalent en direct, c'est-à-dire que les diodes base-émetteur présentent des tensions de seuil différentes et surtout des résistances dynamiques de valeurs distinctes (cf. le schéma équivalent des entrées donné par la figure B.V.73) ; une même valeur de la tension de commande v_{BE} provoque donc des courants i_{B_1} et i_{B_2} d'intensités inégales (figure B.V.73.c). En régime quasi saturé les caractéristiques associées à des valeurs différentes de i_B sont distinctes (cf. le réseau de Kellog de la figure B.V.73.d) et, pour une même valeur de v_{CE}, les transistors conduisent des courants déséquilibrés. On peut limiter les effets de la

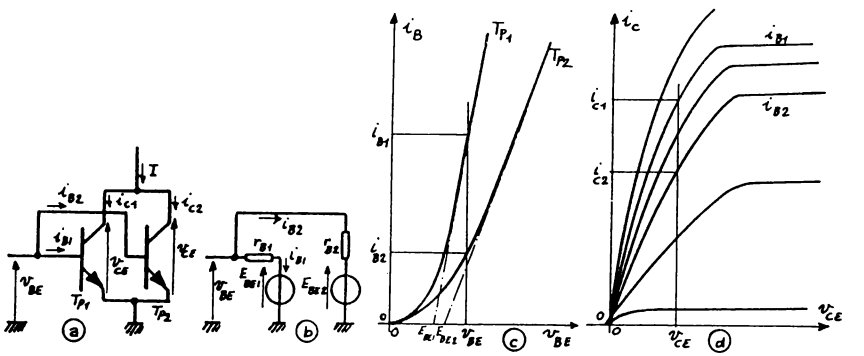


Figure B.V.73

dispersion des caractéristiques d'entrée en disposant un résistor en série dans chaque circuit de base (figure B.V.74) : si la chute de tension aux bornes de ces résistors est très supérieure à v_{BE_1} et v_{BE_2} on aura pratiquement :

$$v_E \approx R_{B_1} \cdot i_{B_1} \approx R_{B_2} \cdot i_{B_2}$$

Si : $R_{B_1} = R_{B_2}$ il viendra donc : $i_{B_1} \approx i_{B_2}$,

– la dispersion, au régime quasi saturé, des valeurs de l'amplification en courant β des composants d'une même série amène deux transistors en parallèle, commandés par des courants de base d'intensités voisines, à conduire des courants d'intensité i_C différentes. L'écart entre les valeurs extrêmes de β diminue en général lorsque l'intensité i_C du courant collecteur augmente, d'où atténuation naturelle de ce défaut aux fortes charges.

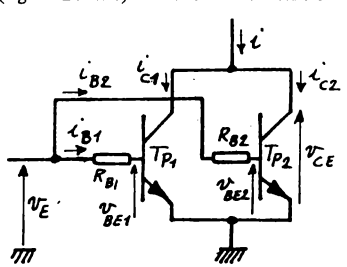


Figure B.V.74

Les conséquences d'un déséquilibre statique des charges de plusieurs transistors en parallèle sont principalement de deux ordres :

– surcharge, par rapport aux conditions moyenne de fonctionnement prévues pour chaque composant, du transistor le plus conducteur (plus faible résistance équivalente à l'état saturé ou plus grand gain à l'état quasi saturé), d'où risque de non respect des aires de sécurité en régime permanent et en commutation à l'ouverture ;

échauffement supérieur du composant le plus chargé puisque les pertes moyennes en conduction s'expriment : $P_T(C) = f \cdot \Delta t_C \cdot V_{CE} \cdot I_C$ où V_{CE} et I_C sont la chute de tension et l'intensité du courant collecteur pendant la phase de conduction et Δt_C la durée du fonctionnement à l'état passant par période $\frac{1}{f}$ du régime permanent. Le composant conduisant le courant de plus forte intensité, sous la même d.d.p., aura donc les plus fortes pertes et l'échauffement le plus important. Si l'état du cristal semiconducteur est tel que sa résistivité évolue en fonction de la température avec un coefficient négatif le transistor surchargé présente une résistance équivalente R_{CE} dont la valeur diminue lorsque la charge augmente : d'où accroissement de la surcharge et emballement thermique destructif ; il convient alors impérativement de limiter le déséquilibre au moyen de résistors additifs R_E (cf. figure **B.V.72.c**). Les transistors de puissance qui ont, aux fortes valeurs de l'intensité i_C, des coefficients de température positifs, pour v_{CE} et v_{BE} répondront à une surcharge par une diminution de i_B (due à l'augmentation de v_{BE}) et par un accroissement de la résistance équivalente R_{CE} ; ces deux effets amèneront une réduction de i_C, donc une répartition plus équitable et spontanée du courant de charge, d'intensité I, entre les composants de puissance.

δ. *Ouverture* (ou blocage)

Analysons la commutation de deux transistors fonctionnant dans les conditions les plus difficiles à l'ouverture : récepteur dynamiquement inductif. Tant que la tension v_{CE} est inférieure à U (un transistor au moins est conducteur, voir figure **B.V.75**) la diode D_{RL} est bloquée et : $i_C = I$ (l'intensité I peut être supposée constante si la constante de temps de la charge est très supérieure à la durée de la commutation). D_{RL} ne peut entrer en conduction que lorsque : $v_{CE} \geqslant U$.

On commande l'ouverture des composants, à la date t_0, au moyen d'une tension d'entrée v_E négative.

Le transistor le plus rapide, ici T_{p_1}, commence à s'ouvrir à la date t_{01} telle que :

$$t_{01} = t_0 + \Delta t_{R_1} + t_{s_1}$$

(où Δt_{R_1} est le retard à la décroissance de i_{B_1} et t_{s_1} la durée de déstockage de T_{p_1}) et i_{C_1} diminue ; T_{p_2} reste passant, v_{CE} demeure faible par rapport à U, la diode D_{RL} ne se ferme pas et, comme la loi des nœuds impose :

$$i_{C_1} + i_{C_2} = i_C = I - i_{RL} = I = \text{Cte}$$

on en déduit que l'intensité i_{C_2} du courant de T_{p_2} augmente (et tend vers I) lorsque i_{C_1} diminue, en suivant : $i_{C_2} = I - i_{C_1}$.

Le transistor T_{p_1} commute dans de très bonnes conditions de sécurité puisque sous tension v_{CE} réduite (maintenue faible par la conduction de T_{p_2}). L'augmentation de i_{C_2} tend à désaturer T_{p_2} donc diminue sa durée de déstockage t_{s_2}, initialement plus longue que celle de T_{p_1} puisque T_{p_2} est plus lent. Cette surcharge du transistor le plus lent pendant l'ouverture a donc un seul effet favorable : elle réduit la dispersion initiale des valeurs de t_s en accélérant la désaturation des composants les plus lents.

L'extinction du courant d'intensité i_{C_2}, commençant à la date t_{02}, s'accompagne de deux phénomènes notables :

– l'établissement de la tension directe v_{CE} égale la tension à bloquer U (augmentée éventuellement de la surtension à la fermeture de D_{RL}) nécessaire à la mise en conduction de D_{RL} ; pendant la montée de v_{CE}, ralentie par la capacité des condensateurs parasites, la nature inductive du récepteur interdit toute diminution de I et donc aussi de i_C (car D_{RL} est encore bloquée) : la décroissance de i_{C_2} s'accompagne donc d'une remontée de i_{C_1} telle que : $i_{C_1} + i_{C_2} = I$. L'extinction des courants d'intensité i_{C_1} et i_{C_2} ne reprend qu'après la mise en conduction de la diode D_{RL} ;

– une pointe de courant inverse dans la base de T_{p_2} pendant l'extinction de i_{C_2}, pointe d'autant plus importante que la charge du transistor (courant d'intensité i_{C_2}) est plus élevée au début de son

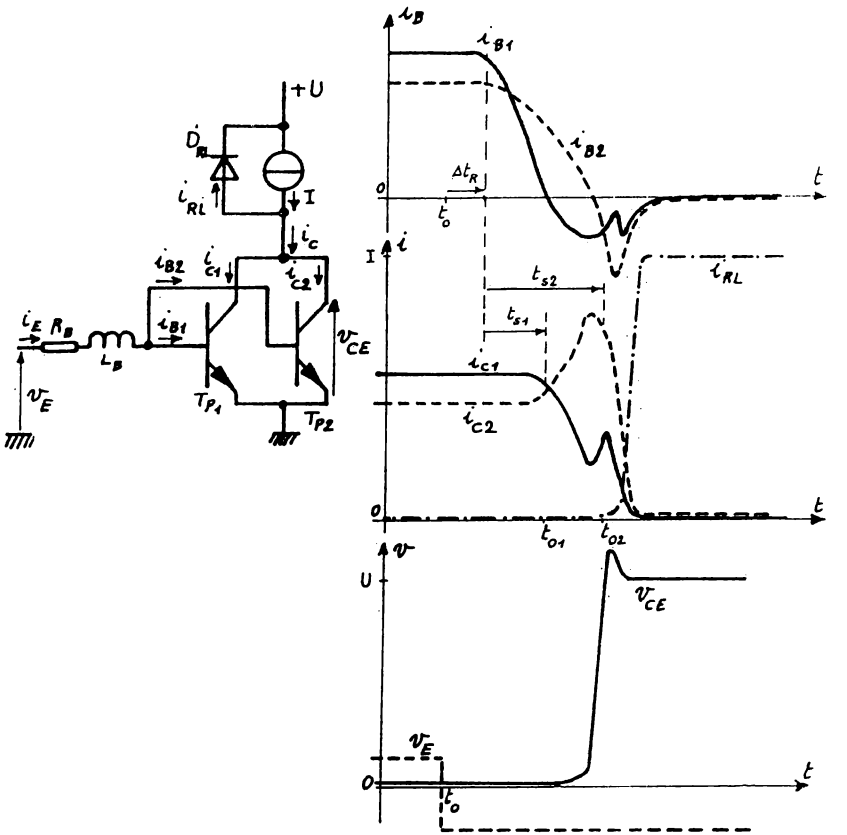


Figure B.V.75

ouverture. Si les entrées des deux transistors sont connectées directement, sans circuits d'équilibrage des i_B, la pointe inverse de i_{B_2} a tendance à réduire le courant inverse de base de T_{p_1} car l'inductance L_B de la maille de commande limite la vitesse d'évolution de l'intensité i_E du courant total d'entrée.

Ces deux phénomènes ont pour effet de ralentir l'extinction du courant dans le composant le plus rapide (ici T_{p_1}) et contribuent donc à équilibrer les contraintes imposées aux deux transistors durant l'ouverture. Il reste cependant que la dispersion des valeurs des durées de déstockage t_s impose au transistor le plus lent :

– une surcharge en courant qui peut l'amener à dépasser ses limites absolues d'utilisation ;

– une commutation dans des conditions (intensité i_C, tension v_{CE}) telles que le respect des aires de sécurité n'est plus sûr et que les pertes et l'échauffement deviennent préoccupants (ou limitent la fréquence maximale de travail).

On peut améliorer les conditions d'ouverture des transistors fonctionnant en parallèle par deux types de mesures :

– mesures tendant à équilibrer les comportements dynamiques des composants pendant la commutation, de façon à répartir les contraintes, les pertes, les échauffements ; elles ont donc pour but de compenser ou de réduire la dispersion initiale des valeurs de t_s. On peut citer quelques exemples de dispositions entrant dans cette catégorie :

– uniformiser les températures des transistors en les disposant sur un même radiateur : l'échauffement excessif du transistor le plus lent élève alors la température de travail des autres composants, ce qui augmente leur durée de déstockage t_s et réduit donc l'écart entre les valeurs extrêmes de t_s,

– maintenir les transistors aux limites de la saturation grâce à un dispositif d'anti-saturation (cf. figure **B.V.76.a**) : on réduit simultanément les durées t_s et leur dispersion mais on augmente la chute de tension aux bornes des composants à l'état passant et leurs pertes moyennes en conduction, ce qui peut poser problème aux très fortes puissances ou aux hautes fréquences. On peut conserver le principe de désaturation mais en ne le mettant en application qu'avant l'ouverture : un circuit de commande sature les transistors pendant la majeure partie de la durée de conduction, provoque la désaturation (en respectant l'équilibre des charges des composants) et ne commande l'ouverture que lorsqu'ils sont tous désaturés, c'est-à-dire lorsque v_{CE} devient très supérieure à $V_{CE_{sat}}$ (voir les circuits de commande réalisant ces fonctions pour le pilotage des transistors en série, § **B.V.8.*a*.γ**),

– compenser l'écart des rapidités des éléments en accélérant l'évolution des composants les plus lents au moyen des bobines de couplage des circuits de collecteur déjà rencontrés pour équilibrer dynamiquement la fermeture (figure **B.V.76.b**) ; si l'intensité i_{C_1} diminue seule, sans respecter : $n(i_{C_1} - i_{C_2}) = \text{Cte}$, alors les d.d.p. v_{L_1} et v_{L_2} sont négatives, d'où : $v_{CE_2} = v_{CE_1} + v_{L_1} + v_{L_2} < 0$, ce qui aide à l'ouverture de T_{p_2} et à l'extinction du courant i_{C_2} ;

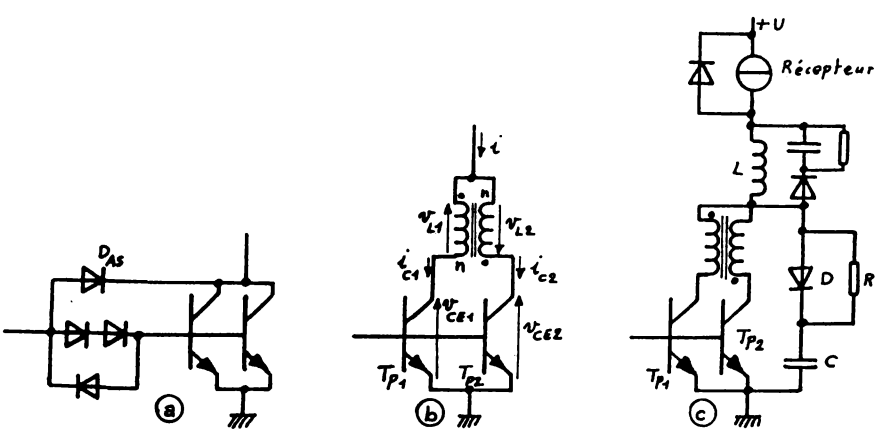


Figure B.V.76

-- mesure tendant à réduire les pertes et l'échauffement de l'ensemble ; elle consiste à retarder la montée de la tension v_{CE}, ce qui s'opère au moyen d'un CALC à l'ouverture, c'est-à-dire par exemple d'un circuit R-D-C monté en parallèle aux bornes des transistors (figure B.V.76.c ; voir l'analyse de ce circuit et les améliorations possibles aux § B.V.4 et B.V.5).

9. Montage Darlington

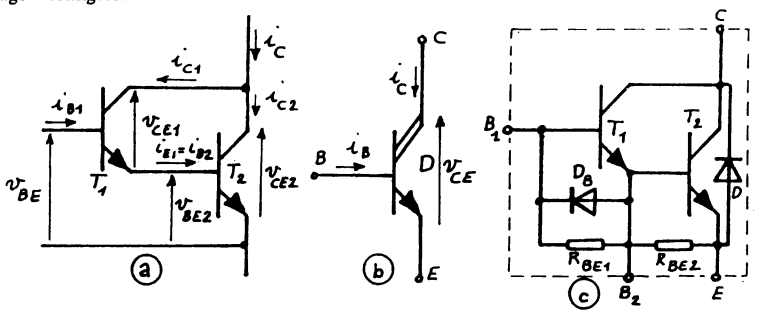


Figure B.V.77

A l'état quasi saturé ou saturé le transistor bipolaire présente une amplification en courant assez faible (souvent de l'ordre de 10) et il est nécessaire d'intercaler entre la commande et l'entrée du transistor un étage amplificateur et adapteur susceptible de délivrer le courant de base du composant piloté. Le montage Darlington utilise pour cela un autre transistor de commutation bipolaire, dit transistor d'entrée ou pilote (Driver), disposé en cascade avec le composant de sortie T_2 à commander comme l'indique le schéma de principe de la figure B.V.77.a.

On représente schématiquement le Darlington au moyen du symbole de la figure B.V.77.b.

Un tel montage peut être réalisé en connectant, comme l'indique son schéma de principe, deux transistors discrets ou bien être obtenu en intégrant sur une même pastille semiconductrice les deux fonctions « transistor » en cascade (figure B.V.77.c) ; dans le cas d'un composant monolithique on réalise aussi sur le cristal une diode de déstockage de T_2, notée D_B sur le schéma fonctionnel, et des résistors de protection au blocage (R_{BE_1} et R_{BE_2}). La construction d'un Darlington monolithique fait souvent apparaître, du fait des technologies employées, une diode de structure D montée en anti-parallèle entre collecteur et émetteur : le composant est donc fermé en inverse mais cette diode est en général beaucoup plus lente que les transistors du montage ; on ne pourra pas l'utiliser lors des commutations du convertisseur mettant en œuvre le Darlington. Enfin, certains composants permettent d'accéder à la base B_2 du transistor de sortie.

Dans la suite de cette étude nous ne distinguerons plus les montages « synthétiques » des Darlington « intégrés ».

a. Comportement du Darlington de commutation

α. État bloqué (ou ouvert)

On l'obtient lorsque : $v_{BE_1} \leqslant 0$ et $v_{BE_2} \leqslant 0$ soit aussi pour : $v_{BE} = v_{BE_1} + v_{BE_2} \leqslant 0$.

Les courants de collecteur ont alors des intensités i_{C_1} et i_{C_2} négligeables devant l'intensité des courants normaux à l'état passant.

Les d.d.p. aux bornes des composants doivent satisfaire à la loi des mailles ; d'où :

$$v_{CE_1} = v_{CE_2} - v_{BE_2} \geqslant v_{CE_2} \approx U$$

(dans le cas d'un montage du type de celui de la figure B.V.78.a). Les deux transistors doivent bloquer des tensions d'amplitudes voisines.

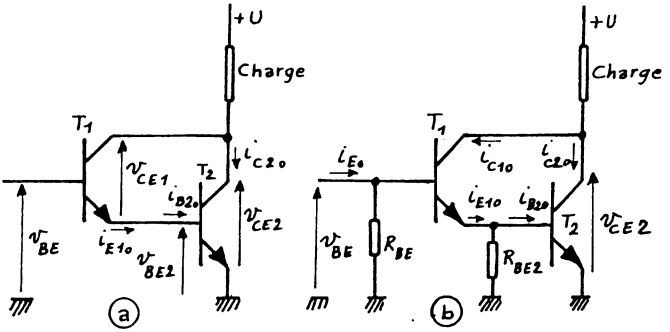


Figure B.V.78

On observe de plus que le courant de fuite de T_1, d'intensité $i_{E_{10}}$, pénètre dans la base de T_2 qui, polarisé loin de la saturation, présente une grande amplification en courant : d'où un courant de fuite important à travers T_2 (intensité $i_{C_{20}}$) et, s'il bloque une forte tension, une dissipation d'énergie et un échauffement moyen non négligeable. D'où aussi une plus grande sensibilité du montage au bruit de fond de l'entrée.

On réduit l'influence du courant de fuite de T_1 en disposant entre la base et l'émetteur de T_2 un résistor de résistance R_{BE_2} telle que le produit $R_{BE_2} \cdot i_{E_{10}}$ soit une d.d.p. très inférieure à la tension de seuil de l'entrée de T_2. De même, on atténue la sensibilité au bruit de fond en plaçant en parallèle, sur l'entrée du Darlington, un résistor de résistance R_{BE} telle que :

$$R_{BE} \cdot i_{E_0} < V_{BE_{(seuil)}}$$

β. Fermeture (ou mise en conduction)

Analysons cette commutation lorsque le Darlington travaille dans un bras de convertisseur ayant le comportement du montage de la figure B.V.79.

La fermeture est commandée à la date t_F par l'application d'une tension d'entrée v_E positive mais l'écroulement de la tension de sortie v_{CE} ne commence qu'après la date t_i d'extinction du courant, d'intensité i_{RL}, dans le bras du convertisseur qui commute avec le Darlington (ici le bras de roue libre de la diode D_{RL}). On observe donc que :

– le transistor pilote T_1, qui entre en conduction avec un retard t_{d_1} par rapport à la montée du courant de base i_{B_1}, effectue la quasi totalité de sa fermeture sous tension v_{CE} maximale (v_{CE} voisine de U, dans le cas de la figure, tant que D_{RL} est passante) ; l'intensité i_{C_1} de son courant de collecteur augmente très rapidement (en tendant vers I, intensité du courant dans la branche de charge) car T_1 est non saturé (v_{CE_1} est voisine de U) et présente donc une grande amplification en courant ;

– le transistor de sortie T_2, attaqué par une très forte pointe de courant de base, entre en conduction avec un retard t_{d_2} (par rapport à la montée de i_{B_2}) ; il présente lui aussi une grande amplification en courant (car v_{CE_2} est voisine de U tant que D_{RL} conduit) et i_{C_2} s'établit très rapidement, ce qui décharge partiellement T_1. Après l'ouverture de D_{RL} (date t_i) la forte valeur de i_{B_2} favorise la saturation de T_2, donc une décroissance rapide de v_{CE}. Si on excepte l'accélération de la fermeture due à l'injection d'un courant de base très intense par le transistor pilote la mise en conduction de T_2 pose les mêmes problèmes que celle d'un composant isolé, dans les mêmes conditions de charge.

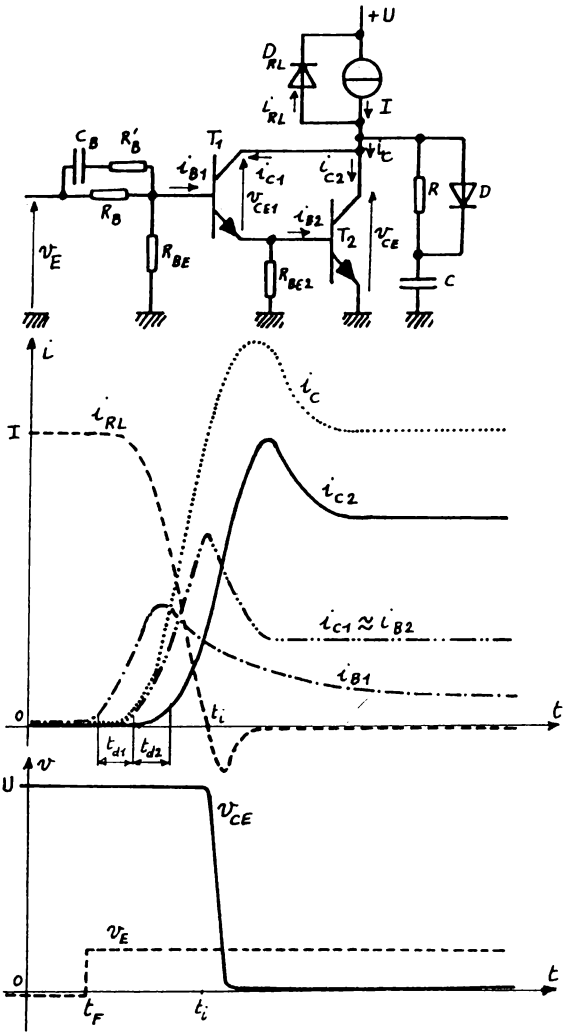


Figure B.V.79

En résumé, les caractéristiques de la fermeture d'un Darlington sont les suivantes :

– plus grande rapidité d'établissement de i_C et de décroissance de v_{CE} que pour un transistor bipolaire seul ;

– faible dissipation moyenne au niveau du composant de sortie T_2, du fait de la rapidité des évolutions de i_{C_2} et v_{CE_2} ;

plus forte dissipation, toutes proportions gardées, dans le composant pilote T_1 qui effectue toute sa fermeture, et au-delà, sous tension v_{CE_1} importante et subit une surcharge sensible de i_{C_1} due au retard à la mise en conduction de T_2 ; le choix de T_1 devra prendre en compte ces conditions de commutation pour définir son aire de sécurité.

Comme lors de la commutation d'un transistor bipolaire il convient souvent de prévoir une surcharge en courant direct, c'est-à-dire un dépassement en $i_C(t)$, par rapport à l'intensité I du courant de charge, ayant pour causes la décharge du condensateur C d'un éventuel circuit d'aide à l'ouverture et le courant inverse de recouvrement de la diode de roue libre D_{RL} (ou d'un autre composant commutant avec le Darlington). Pour ces raisons et compte tenu de la surcharge de T_1 inhérente au montage (retard de T_2) il faut assurer un courant de base d'intensité i_{B_1} très importante pendant la mise en conduction ($I_{B_{max}}$ de l'ordre de 2 à 3 fois l'intensité du courant de base à l'état passant, intensité qui sature déjà considérablement T_1) pour réduire la durée de cette transition ; voir pour cela les montages proposés pour la commande des transistors bipolaires.

On peut aussi réduire la dissipation et l'échauffement des composants (et surtout de T_1) :

– en générant un courant d'entrée de montée très rapide pour accélérer la mise en conduction de T_1 et réduire la durée totale de la commutation ;

– en provoquant une chute rapide de la tension v_{CE} aux bornes du Darlington au moyen d'une bobine d'induction montée en série (voir les circuits d'aide à la commutation des transistors) mais on ralentit en même temps la fermeture des deux composants.

γ. *État passant* (ou conducteur, ou fermé)

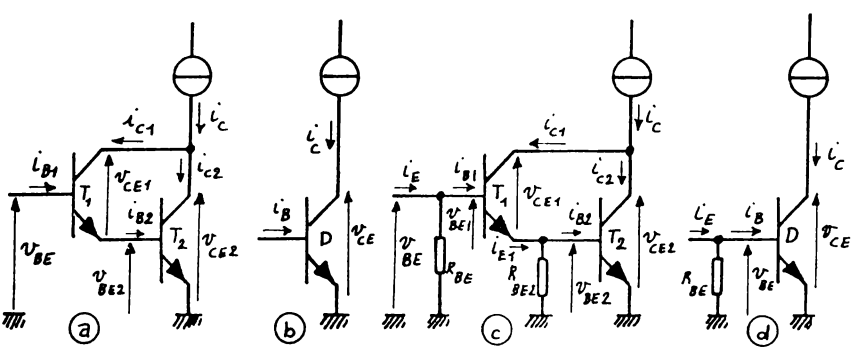


Figure B.V.80

A l'état conducteur le montage de principe du Darlington (figure B.V.80.a) impose les relations suivantes :

$$i_{C_1} = \beta_1 \cdot i_{B_1} \quad \text{et} \quad i_{C_2} = \beta_2 \cdot i_{B_2} \qquad \text{(propriétés de } T_1 \text{ et } T_2\text{)}$$

$$i_{B_2} = i_{E_1} = i_{B_1} + i_{C_1} = (\beta_1 + 1) \cdot i_{B_1} \qquad \text{(loi des nœuds)}$$

$$i_C = i_{C_1} + i_{C_2} \qquad \text{(loi des nœuds)}$$

D'où : $i_C = \beta_1 \cdot i_{B_1} + \beta_2 \cdot i_{B_2} = (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2) \cdot i_{B_1}$

La loi des mailles indique par ailleurs que :

$$v_{CE_2} = v_{CE_1} + v_{BE_2} \quad \text{et} \quad v_{BE} = v_{BE_1} + v_{BE_2}$$

Le dispositif est donc statiquement équivalent à un transistor bipolaire D (figure **B.V.80.**b) d'amplification en courant :

$$\beta_0 = \frac{i_C}{i_B} = \beta_1 + \beta_2 + \beta_1 \cdot \beta_2$$

et de tensions d'entrée et de sortie :

$$v_{BE} = v_{BE_1} + v_{BE_2}, \qquad v_{CE} = v_{CE_2} = v_{CE_1} + v_{BE_2}$$

Les avantages et les inconvénients du montage Darlington en conduction sont les conséquences de ces relations :

– amplification en courant plus grande que celle d'un transistor bipolaire seul fonctionnant dans les mêmes conditions ;

– tension d'entrée v_{BE} plus élevée que celle d'un seul composant ;

– chute de tension directe v_{CE} très supérieure à celle d'un transistor bipolaire saturé :

$$(v_{CE_2} > v_{BE_2} > V_{CE_{sat}})$$

Même en saturant ou en sursaturant le transistor d'entrée T_1 (ce qui diminue la valeur de β_1 et donc celle de l'amplification totale) on ne peut saturer T_2 car sa tension v_{CE_2} reste plus importante que v_{BE_2}, elle-même supérieure à sa tension de saturation $V_{CE_{sat}}$; on peut conclure que le transistor pilote T_1 joue le rôle d'une diode d'anti-saturation et maintient T_2 dans un état quasi saturé, ce qui présente un intérêt (courte durée de déstockage) et des inconvénients (chute de tension directe, pertes en conduction et échauffement plus important que si T_2 était saturé). On admet que le Darlington est saturé lorsqu'une augmentation de i_{B_1} (donc une diminution de l'amplification $\beta = \frac{i_C}{i_{B_1}}$, car la valeur de i_C est en général fixée par les conditions de charge) ne provoque plus une diminution sensible de $v_{CE(sat)} = v_{CE_1(sat)} + v_{BE_2}$.

La sécurité du fonctionnement à l'état ouvert conduit à disposer des résistors R_{BE} et R_{BE_2} comme l'indique le schéma de la figure **B.V.80.**c. D'où :

$$i_{E_1} = i_{B_2} + \frac{v_{BE_2}}{R_{BE_2}}, \qquad i_{C_2} = \beta_2 \cdot i_{B_2} = \beta_2 \cdot \left(i_{E_1} - \frac{v_{BE_2}}{R_{BE_2}} \right)$$

et :
$$i_C = i_{C_1} + i_{C_2} = (\beta_1 + \beta_2 + \beta_1 \cdot \beta_2)\, i_{B_1} - \beta_2 \cdot \frac{v_{BE_2}}{R_{BE_2}} = \beta_0 \cdot i_{B_1} - \beta_2 \cdot \frac{v_{BE_2}}{R_{BE_2}}$$

Donc :
$$\beta = \frac{i_C}{i_{B_1}} = \beta_0 - \beta_2 \cdot \frac{v_{BE_2}}{R_{BE_2} i_{B_1}} < \beta_0$$

Tout se passe comme si l'adjonction du résistor R_{BE_2} diminuait l'amplification en courant du montage qui est alors équivalent à un composant (voir figure **B.V.80.**d) de « gain » en courant β inférieur à β_0.

REMARQUE. – La répartition du courant total d'intensité i_C entre T_1 et T_2 s'effectue comme l'indiquent les relations suivantes :

$$i_{C_2} = \frac{\beta_2 + \beta_1 \cdot \beta_2}{\beta_1 + \beta_2 + \beta_1 \cdot \beta_2} \cdot i_C - \frac{\beta_1 \cdot v_{BE_2}}{(\beta_1 + \beta_2 + \beta_1 \cdot \beta_2)\, R_{BE_2}}$$

et : $$i_{C_1} = i_C - i_{C_2} = \frac{\beta_1 \cdot i_C}{\beta_1 + \beta_2 + \beta_1 \cdot \beta_2} + \frac{\beta_1 \cdot v_{BE_2}}{(\beta_1 + \beta_2 + \beta_1 \cdot \beta_2)\, R_{BE_2}}$$

La valeur de β_2 est faiblement dépendante des conditions de fonctionnement du montage du fait de l'état quasi saturé de T_2. Celle de β_1 est très sensiblement fonction de l'état de saturation de T_1 et diminue lorsque i_{B_1} augmente.

Le constructeur décrit les performances d'un Darlington monolithique au moyen des grandeurs suivantes :

$I_{C_{sat}}$, $V_{CE_{sat}}$, β_{sat} : conditions du fonctionnement nominal ($V_{CE_{sat}}$, $I_{C_{sat}}$) pour lequel le composant présente une amplification en courant de valeur spécifiée (β_{sat}) ;

I_C : intensité maximale du courant direct en régime permanent de conduction ($I_C > I_{C_{sat}}$).

On pourra établir les valeurs des grandeurs caractéristiques d'un Darlington construit à partir de deux transistors discrets (voir plus loin).

Suivant les contraintes imposées par le cahier des charges du convertisseur employant un Darlington ses conditions maximales de service à l'état conducteur seront choisies parmi les deux fonctionnements suivants :

– conditions nominales :

$$i_C = I_{C_{sat}}, \qquad v_{CE} \approx V_{CE_{sat}}, \qquad i_B \approx \frac{i_C}{\beta_{sat}}$$

On profite alors au maximum du « gain » élevé du montage et de ses faibles pertes à l'ouverture (courtes durées de déstockage) ;

– conditions maximales :

$$i_C \approx I_C, \qquad v_{CE} \geqslant V_{CE_{sat}}, \qquad i_B = \frac{I_C}{\beta_f} > \frac{I_C}{\beta_{sat}}$$

où le « gain forcé » β_f est très inférieur à β_{sat}. Le montage permet alors de commuter une plus grande puissance qu'en limitant le service maximal au point nominal, mais la saturation plus importante des transistors (et surtout de T_1) augmente les durées de déstockage, les durées de descente de i_{C_1} et i_{C_2} à l'ouverture et les pertes moyennes de puissance au blocage.

Dans tous les cas il conviendra de vérifier que les valeurs de i_C (intensité du courant à l'état passant), Δt_C (durée de la conduction), f (fréquence de récurrence) et R_{th} (caractéristique du radiateur) sont telles que la température du cristal n'excède pas la valeur spécifiée de $T_{j_{max}}$.

REMARQUE. – La diminution de la valeur β_f de l'amplification forcée que l'on observe lorsqu'on impose un courant direct d'intensité i_C supérieure à $I_{C_{sat}}$ provient de l'effondrement de la valeur de β_1 consécutive à la sursaturation du transistor pilote T_1 ; l'amplification β_2 reste pratiquement invariante puisque T_2 conduit en régime quasi saturé.

δ. *Ouverture* (ou blocage)

Analysons le blocage d'un montage Darlington dans les conditions très contraignantes d'un fonctionnement sur charge inductive (figure **B.V.81**).

Depuis la date t_0 à laquelle est commandée l'ouverture par annulation de la tension v_{BE} la commutation peut se décrire ainsi :

– l'intensité i_{B_1} du courant de commande commence à diminuer à la date t_{01} :

$$t_{01} = t_0 + \Delta t_R \qquad (i_{B_1}(t_{01}) = 0{,}9 \cdot i_{B_1}(t_0))$$

soit avec un retard Δt_R lié au circuit d'attaque de T_1 ;

– l'extinction de i_{C_1}, et donc aussi celle de i_{B_2}, est en retard de t_{s_1} (durée de déstockage de T_1) par rapport à t_{01} : ce « temps de stockage » est d'autant plus important que $i_{C_1}(t_0)$ est plus élevée et que le transistor T_1 est plus saturé à la date t_0. La charge impose un courant d'intensité I constante (au moins pendant la commutation) et la diode D_{RL} n'entre pas en conduction tant que T_2 est conducteur (car alors la chute de tension v_{CE} est inférieure à U) ; la diminution de i_{C_1} amène donc un accroissement de i_{C_2} dû à : $i_{C_2} = I - i_{C_1}$ (lorsque $i_{RL} = 0$) ;

– la désaturation de T_2, en retard de t_{s_2} (durée de déstockage de T_2) par rapport au début de la décroissance de i_{B_2}, se traduit d'abord par une montée rapide de v_{CE} jusqu'à la valeur U car i_{C_2} ne peut diminuer (sans provoquer une augmentation de i_{C_1} incompatible avec l'état désaturé de T_1) tant que D_{RL} est bloquée. Puis i_{C_2} décroît tandis que : $i_{RL} = I - (i_{C_1} + i_{C_2})$.

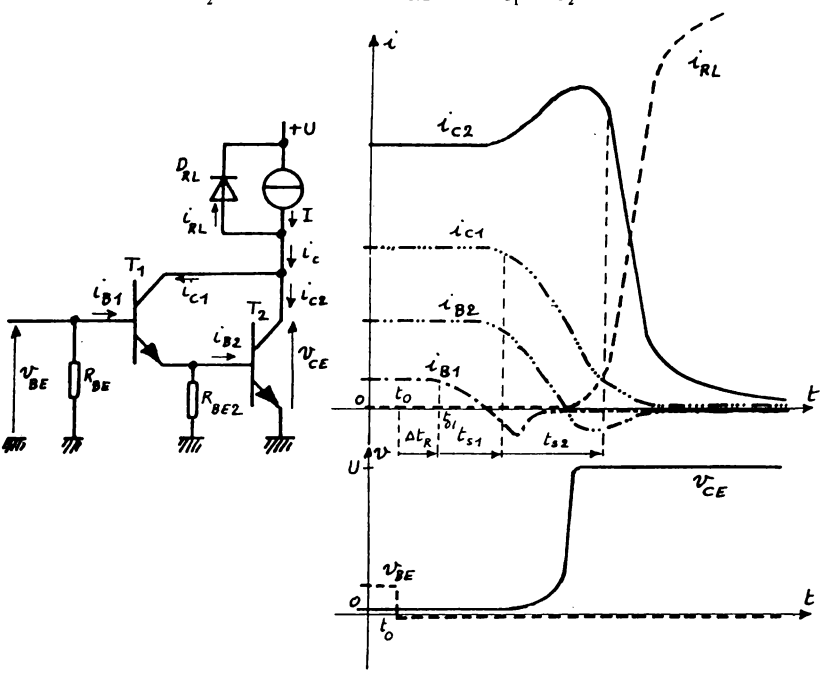


Figure B.V.81

La figure B.V.81 donne l'allure de principe des chronogrammes $i_{B_1}(t)$, $i_{B_2}(t)$, $i_{C_2}(t)$ et $v_{CE}(t)$. On en déduit les principaux problèmes posés par le blocage :

– la commutation de T_1 s'effectue dans de bonnes conditions énergétiques (pertes réduites car v_{CE} est faible pendant l'extinction de i_{C_1}) mais la trop faible tension aux bornes du composant ($v_{CE_1} < v_{CE}$) n'est pas favorable à une décroissance rapide de i_{C_1} : d'où une durée t_{s_2} importante;

– le transistor de sortie T_2 subit d'abord une surcharge en courant d'autant plus grande que sa durée de déstockage t_{s_2} est plus longue puis commute à l'ouverture dans de mauvaises conditions : forte tension v_{CE} pendant la décroissance de i_{C_2}, courant de base i_{B_2} nul ou faiblement inverse, d'où longue durée d'extinction de i_{C_2}, pertes moyennes d'énergie et échauffement importants ;

– le montage Darlington présente une durée totale t_s de retard au blocage ($t_s = t_{s_1} + t_{s_2}$) qui limite sérieusement la fréquence maximale de travail ; cette durée varie essentiellement comme t_{s_1} (qui augmente en même temps que la saturation de T_1, c'est-à-dire en même temps que la valeur de i_{B_1}) car t_{s_2} varie peu avec les conditions de saturation du montage puisque T_2 est toujours quasi saturé. Dans le cas du montage proposé (figure **B.V.81**) les durées t_{s_1} et t_{s_2} sont liées aux résistances des résistors R_{BE} et R_{BE_2} : de faibles valeurs de ces résistances, telles que :

$$\frac{v_{BE}(t_0)}{R_{BE}} > i_{B_1}(t_0), \qquad \frac{v_{BE_2}(t_0)}{R_{BE_2}} > i_{B_2}(t_0)$$

amènent des courants inverses de base qui réduisent sensiblement les valeurs de t_{s_1} et t_{s_2}.

L'amélioration des conditions de blocage d'un Darlington passe par une réduction de la durée totale de déstockage t_s et par une accélération de l'extinction de i_{C_2}. Plusieurs types de procédés peuvent être mis en œuvre :

– le blocage de T_1 par application d'une tension d'entrée inverse réduit la valeur de t_{s_1} et augmente la vitesse d'extinction de i_{B_2} (cf. figure**B.V.82.a**, voir aussi les circuits de blocage d'un transistor bipolaire) ;

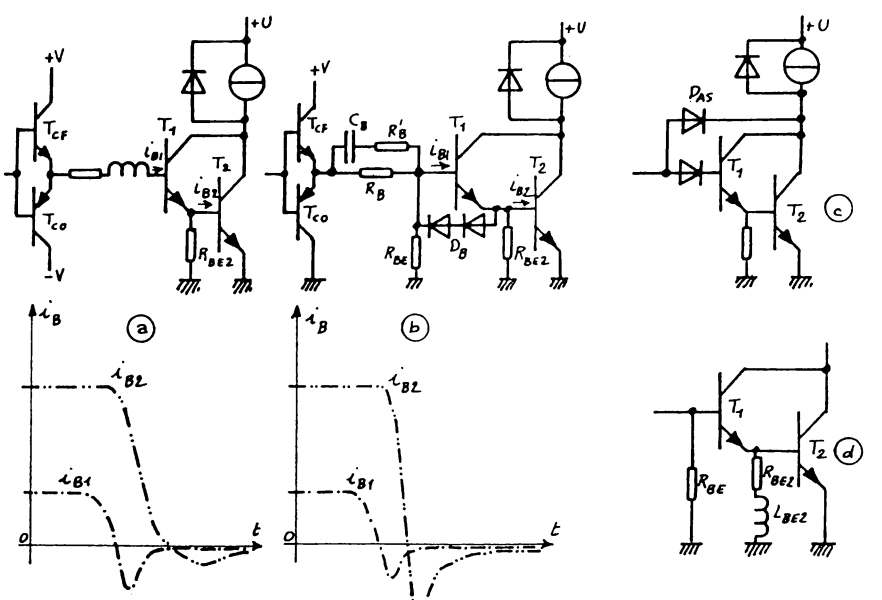


Figure B.V.82

on peut agir de façon plus efficace sur le blocage de T_2 en appliquant aussi une tension de commande inverse sur son entrée par l'intermédiaire des diodes D_B (dans le cas de la figure **B.V.82.b** c'est la d.d.p. de charge de C_B à la fin de la phase de conduction qui sert de source auxiliaire inverse ; on réalisera D_B au moyen de plusieurs diodes montées en série de façon à maintenir la jonction base-émetteur de T_1 sous une tension inverse suffisante pour la bloquer sûrement). Il convient d'éviter que T_2 se bloque avant T_1, ce qui provoquerait une surcharge de courant direct i_{C_1} probablement incompatible avec les performances maximales du transistor pilote ;

– le maintien du transistor d'entrée dans des conditions de quasi saturation en conduction (figure **B.V.82.c**) réduit la valeur de sa durée de déstockage t_{s_1}. Mais la forte chute de tension v_{CE} aux bornes du Darlington qu'implique un tel montage provoquerait une dissipation moyenne très importante en conduction. Aux fortes puissances ce procédé pourra n'être utilisé qu'au cours d'une phase très courte précédant le blocage et destinée à désaturer les composants pour améliorer leurs performances en commutation (voir blocage des transistors bipolaires en série et en parallèle) ;

– un circuit R_{BE_2}-L_{BE_2} disposé entre la base et l'émetteur de T_2 (figure **B.V.82.d**) permet de générer à l'ouverture un courant i_{B_2} inverse dont la pente est réglée par l'inductance L_{BE_2} et dont l'amplitude est fixée par la résistance R_{BE_2} (voir blocage d'un transistor bipolaire) ; si les valeurs de R_{BE_2} et L_{BE_2} sont bien choisies (souvent expérimentalement) on observe une réduction sensible des durées t_{s_2} (temps de stockage) et t_{f_2} (temps de descente de i_{C_2}), d'où aussi une diminution des pertes de T_2 à l'ouverture ;

– enfin, si l'amélioration des conditions d'ouverture du Darlington ne permet pas de maintenir le point figuratif de l'état de T_2 dans son aire de sécurité ou ne limite pas suffisamment les pertes moyennes au blocage on sait qu'il est possible de résoudre ces deux problèmes en ralentissant la montée de v_{CE} grâce à un circuit R-D-C (voir circuits d'aide à la commutation) ; mais on sait aussi qu'un tel dispositif augmente la durée totale de l'ouverture et provoque une surintensité à la mise en conduction du Darlington.

REMARQUE. – On sait que la charge stockée dans un transistor bipolaire est fonction croissante des dimensions du cristal et est en grande partie éliminée par le courant direct ; d'où deux conséquences à prendre en compte pour choisir les composants à utiliser :

– toutes choses égales par ailleurs (i_C et i_B) un transistor bipolaire a une durée de déstockage t_s qui augmente en même temps que la valeur spécifiée de la tension maximale blocable $V_{CEO_{sus}}$; il conviendra donc de limiter la marge de sécurité en tension si on veut accroître la vitesse de commutation ;

– lors des fonctionnements à faible charge (valeur de i_C en conduction très inférieure à la valeur nominale prévue) on peut prévoir une évacuation plus difficile de la charge stockée, ce qui se traduira par une décroissance plus lente de $i_C(t)$ accompagnée d'un échauffement sensible du composant (car v_{CE} est voisine de U pendant l'extinction de i_C).

On peut conclure cette analyse en résumant ici les principales différences entre la commutation d'un Darlington et celle d'un transistor bipolaire :

Avantages du Darlington :

– amplification en courant plus importante ;

– plus courte durée de fermeture et échauffement très faible du transistor de puissance pendant cette transition.

Inconvénients du Darlington :

– chute de tension directe en conduction plus importante, d'où plus fort échauffement moyen (toutes choses égales par ailleurs) ;

– plus grande durée de commutation et surcharge du transistor à l'ouverture, d'où à nouveau pertes et échauffement plus importants.

b. Caractéristiques du Darlington de commutation

Le montage Darlington peut être décrit dans sa totalité comme un composant unique, qu'il soit effectivement monolithique ou bien qu'il soit assemblé à partir d'éléments discrets. Les principales grandeurs indiquant ses performances sont, comme dans le cas d'un transistor bipolaire :

$V_{CEO_{sus}}$ valeur maximale de la tension directe blocable lorsque v_{BE} est nulle,

V_{CEX} valeur maximale de la tension directe blocable lorsque la tension d'entrée est inverse (et pour une valeur spécifiée de v_{BE}),

V_{CEW} valeur maximale de la tension directe bloquée à l'ouverture du courant direct nominal (d'intensité $I_{C_{sat}}$),

$I_{C_{sat}}$, $V_{CE_{sat}}$, β_{sat} conditions normales de fonctionnement à l'état saturé : pour $i_C = I_{C_{sat}}$ le montage présente une amplification en courant β au moins égale à β_{sat} et une chute de tension au plus égale à $V_{CE_{sat}}$ si i_B est supérieure à $\frac{i_C}{\beta_{sat}}$,

I_C valeur maximale de l'intensité du courant collecteur à l'état conducteur,

I_{CM} valeur maximale de l'intensité du courant répétitif de pointe,

$t_d + t_r$ durée de fermeture (t_{ON}),

t_s durée de déstockage,

t_f durée de descente de i_C à l'ouverture,

P_{tot} valeur moyenne de la puissance dissipable au niveau du composant,

$T_{j_{max}}$ température maximale de la jonction,

R_{thjc} résistance thermique jonction-boîtier.

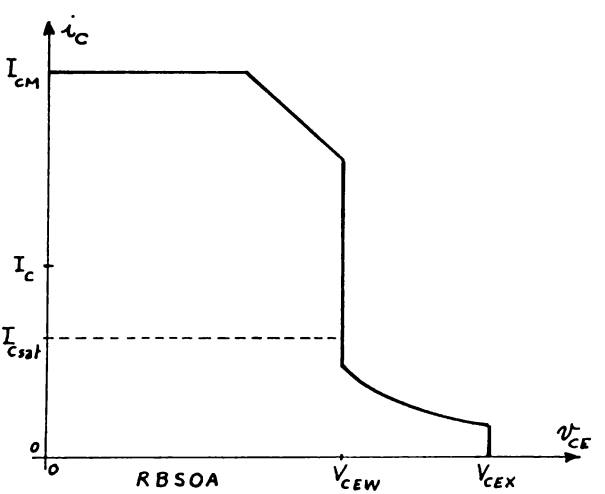


Figure B.V.83

En plus des limites fixées par les valeurs caractéristiques définies ci-dessus, le composant doit respecter des contraintes instantanées dont on sait qu'elles peuvent être exprimées par des aires de sécurité ; comme les conditions de fonctionnement les plus dures sont rencontrées lors du blocage c'est surtout l'aire de sécurité à l'ouverture qu'il importe de prendre en compte pour choisir ou protéger un Darlington (figure B.V.83, RBSOA : aire de sécurité à l'ouverture lorsque la commutation s'effectue à tension de commande inverse).

Lorsqu'on synthétise un Darlington il est intéressant d'établir les performances du montage à partir des caractéristiques des deux composants discrets T_1 et T_2. On peut aussi les relever directement. Les réseaux de Kellog $i_C = f(v_{CE})$ à i_B = Cte des deux transistors permettent de construire :

- pour T_1 $i_{B_1} = f(i_{C_1})$ pour v_{CE_1} = Cte (les courbes des quadrants II et III de la figure B.V.84 sont associées à trois valeurs de la tension : $v_{CE_1} > v'_{CE_1} > v''_{CE_1}$),
- pour T_2 $i_{B_2} = f(i_{C_2})$ pour v_{CE} = Cte ($v_{CE} = v_{CE_1} + v_{BE_2}$, d'où aussi dans notre cas trois valeurs de v_{CE} correspondant respectivement à celles de v_{CE_1}).

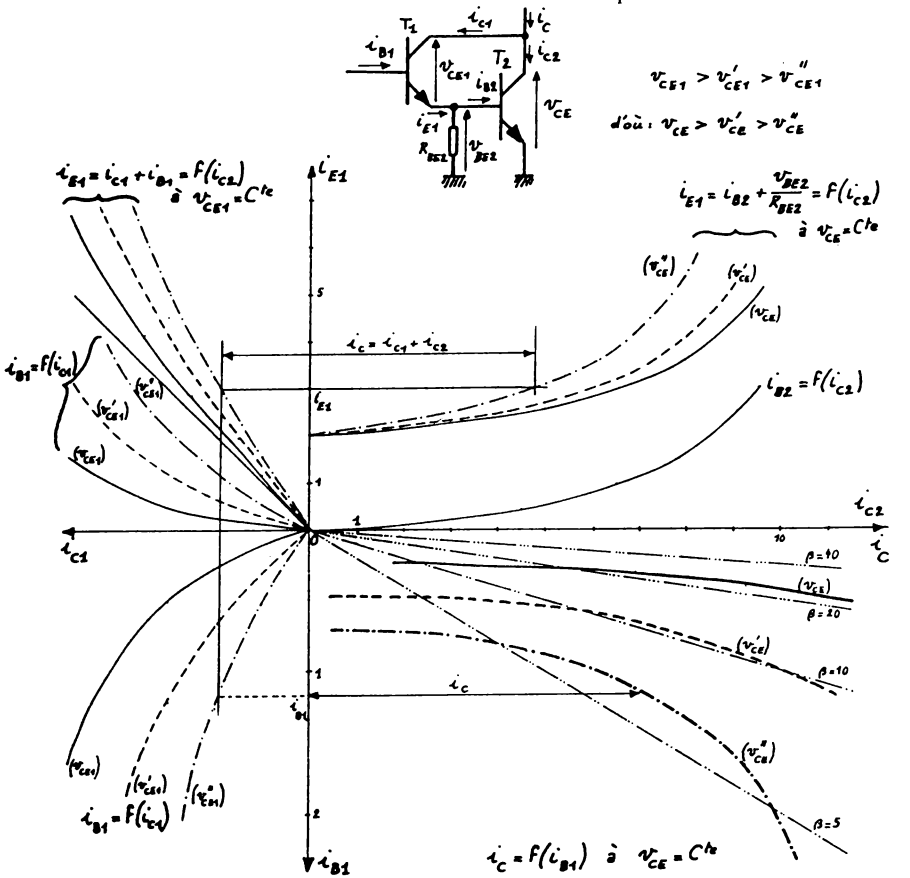


Figure B.V.84

De ces courbes on déduit :

– d'un côté $i_{E_1} = i_{C_1} + i_{B_1} = f(i_{C_1})$ à $v_{CE_1} = \text{Cte}$ (quadrant II de la figure **B.V.84**),

– d'autre part : $i_{E_1} = i_{B_2} + \dfrac{v_{BE_2}}{R_{BE_2}} = f(i_{C_2})$ à $v_{CE} = \text{Cte}$ (quadrant I).

Pour une valeur de i_{B_1} (et pour un couple de valeurs associées de v_{CE_1} et $v_{CE} = v_{CE_1} + v_{BE_2}$) on détermine celle de i_{C_1} (quadrant III), puis celle de i_{E_1} (quadrant II) et enfin celle de i_{C_2} (quadrant I) ; connaissant les valeurs de i_{C_1} et i_{C_2} on peut établir celle de i_C ($i_C = i_{C_1} + i_{C_2}$) et construire les courbes : $i_C = f(i_{B_1})$ à $v_{CE} = \text{Cte}$ (quadrant IV de la figure **B.V.84**).

Ces courbes montrent que l'amplification en courant β, $\dfrac{i_C}{i_{B_1}}$, diminue très sensiblement lorsqu'on réduit la chute de tension v_{CE} en sursaturant le transistor d'entrée T_1 ; on conçoit aussi qu'une réduction de la résistance R_{BE_2} (qui amènerait une augmentation de $\dfrac{v_{BE_2}}{R_{BE_2}}$) produirait un affaiblissement de l'amplification.

La valeur de la résistance R_{BE_2} est fixée par des contraintes de sécurité à l'état ouvert ou d'amélioration du blocage. On choisira le point nominal de fonctionnement, défini par l'ensemble des valeurs de ($I_{C_{sat}}$, $V_{CE_{sat}}$, β_{sat}), de façon à combiner une valeur importante de β et une chute de tension v_{CE} pas trop grande. On peut aussi construire les courbes : $\beta = f(v_{CE})$ à $i_C = \text{Cte}$; elles montrent, et on le voit aussi dans le quadrant IV de la figure **B.V.84**, que dans une large plage de valeurs de i_C l'amplification ne dépend que de v_{CE} et diminue rapidement en même temps que cette chute de tension. On choisira la valeur de $I_{C_{sat}}$ à la limite supérieure de cette plage, $V_{CE_{sat}}$ au voisinage du coude de la courbe $\beta = f(v_{CE})$ à $I_{C_{sat}}$ et β_{sat} sera la valeur de β associée à $I_{C_{sat}}$ et $V_{CE_{sat}}$ (cf. figure **B.V.85**).

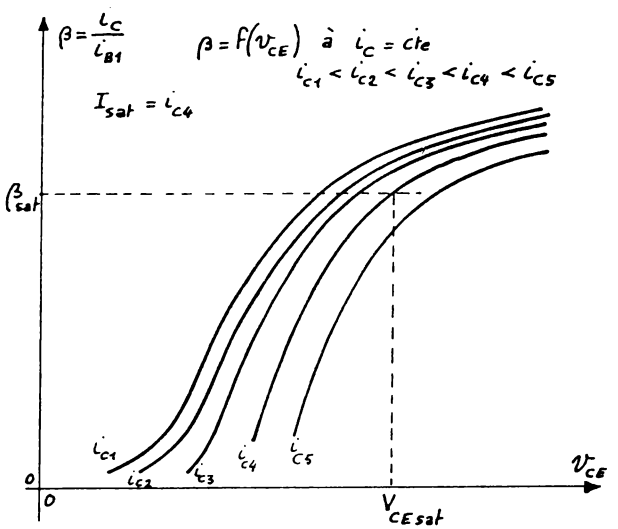


Figure B.V.85

c. Commande, aide à la commutation et protection d'un Darlington

La commande et l'aide à la commutation d'un Darlington ne diffèrent pas, en principe, de celles d'un transistor. On s'inspirera donc des montages proposés pour les composants bipolaires isolés, en série ou en parallèle.

Les problèmes spécifiques du Darlington apparaissent à l'ouverture et il sera en général judicieux de contrôler cette commutation. On a déjà vu (§ B.V.9.a) les principes de procédés améliorant le blocage. On peut aussi réaliser, comme pour les transistors en série (§ B.V.8.a), des dispositifs de commande procédant à l'ouverture en deux temps : désaturation des composants puis blocage rapide.

On peut encore piloter séparément et simultanément les ouvertures de T_1 et T_2 pour réduire la durée totale de la transition et mettre chacun des éléments dans ses conditions optimales de blocage.

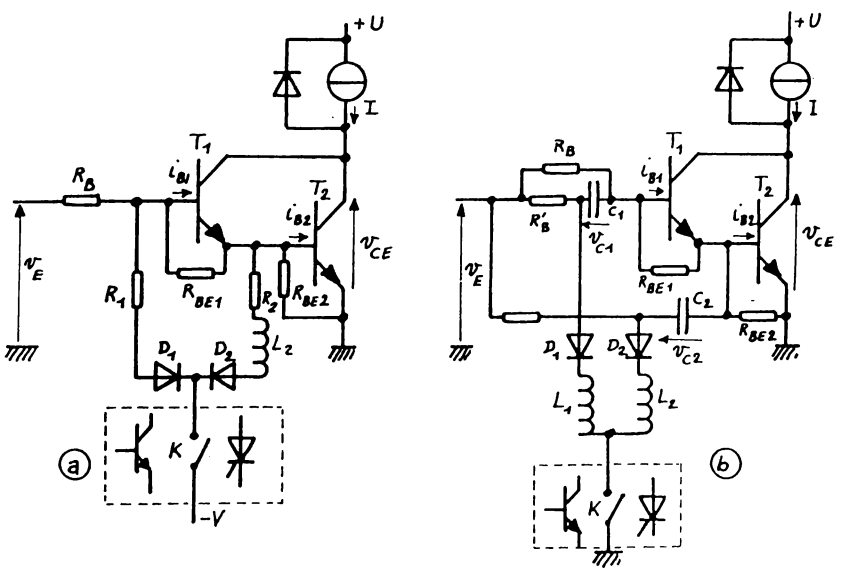


Figure B.V.86

Le choix (éventuellement empirique) des composants R_1, R_2 et L_2 du circuit de commande de la figure B.V.86.a doit assurer une désaturation de courte durée et un blocage rapide des éléments T_1 et T_2 lors de la fermeture de K. La source auxiliaire de tension inverse peut être supprimée si on utilise la charge des condensateurs C_1 et C_2 (dont les tensions, à la fin de la phase de conduction, valent : $v_{C_1} = v_E - v_{BE}$ et : $v_{C_2} = v_E - v_{BE_2}$) pour générer les courants inverses de base des transistors (figure B.V.86.b) ; les inductances des bobines L_1 et L_2 règlent la vitesse d'établissement des courants inverses, les capacités C_1 et C_2 fixent l'intensité maximale de ces courants.

REMARQUE 1. – Il convient bien sûr d'éviter que l'ouverture de T_1 précède celle de T_2, ce qui provoquerait une surcharge inacceptable du transistor pilote.

REMARQUE 2. – Les diodes D_1 et D_2 assurent l'indépendance des circuits de blocage des deux composants et évitent une remise en conduction de T_1 pendant la phase de blocage de T_2 (qui pourrait se produire si v_{C_2} est supérieure à v_{C_1}).

La protection du Darlington s'effectue comme celle des transistors bipolaires, au besoin au moyen d'un circuit intégré spécialisé (voir § B.V.6). Le montage conduisant naturellement à une surcharge de T_2 pendant l'ouverture, il faudra surveiller l'intensité du courant i_C à commuter et commander un blocage de protection dès que survient une surcharge de l'ensemble susceptible d'amener T_2 à sortir de son aire de sécurité en commutation. Les dispositifs habituels de surveillance de la surcharge d'un composant, basés sur l'augmentation de v_{CE} à la désaturation, sont ici moins sensibles du fait de la très forte saturation de T_1 ; ils ne sont efficaces que s'ils imposent un régime de conduction à l'état quasi saturé pour les deux composants (circuit à diode d'anti-saturation) mais conduisent alors, on l'a déjà noté, à une chute de tension v_{CE} et à un échauffement de T_2 excessifs.

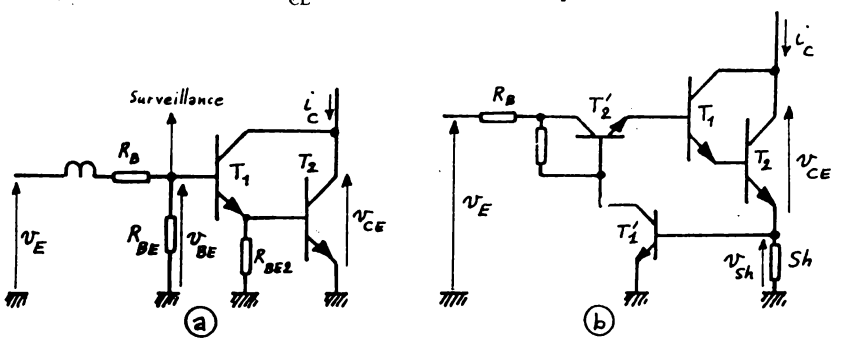


Figure B.V.87

Il est possible de protéger un Darlington en surveillant la tension d'entrée v_{BE} qui augmente sensiblement lors d'une surcharge du montage (figure B.V.87.a). La protection la plus évidente s'opère bien sûr en surveillant l'intensité du courant de charge. La figure B.V.87.b propose un circuit simple amenant, lors d'une surintensité i_C, la d.d.p. v_{sh} aux bornes d'un shunt à une valeur susceptible d'enclencher un transistor T_1' dont la mise en conduction bloque un autre composant T_2' (utilisé en transistor-diode lorsque T_1' est ouvert) : d'où blocage du Darlington ; on pourra améliorer les conditions du blocage au moyen des circuits déjà analysés.

d. Montages dérivés du Darlington

α. Darlington triple

On augmentera l'amplification en courant d'un montage en disposant plus de deux transistors en cascade.

En utilisant trois composants actifs (figure B.V.88) on réalise un dispositif présentant à l'état conducteur une chute directe de tension : $v_{CE} = v_{CE_1} + v_{BE_2} + v_{BE_3}$ et une amplification en courant β telle que :

$$i_C = \beta \cdot i_B = (\beta_1 + \beta_2 + \beta_3 + \beta_1 \cdot \beta_2 + \beta_2 \cdot \beta_3 + \beta_3 \cdot \beta_1 + \beta_1 \cdot \beta_2 \cdot \beta_3) \cdot \left(i_B - \frac{v_{BE_1}}{R_1}\right)$$

$$- (\beta_2 + \beta_3 + \beta_2 \cdot \beta_3) \cdot \frac{v_{BE_2}}{R_2} - \beta_3 \cdot \frac{v_{BE_3}}{R_3}$$

L'accroissement de l'amplification en courant β est contrebalancé par une augmentation de la chute directe de tension et de la durée d'ouverture (sauf si on pilote simultanément les blocages des trois composants en veillant à ce que leurs transitions se succèdent dans l'ordre de leurs indices : d'abord T_1, puis T_2 et enfin T_3).

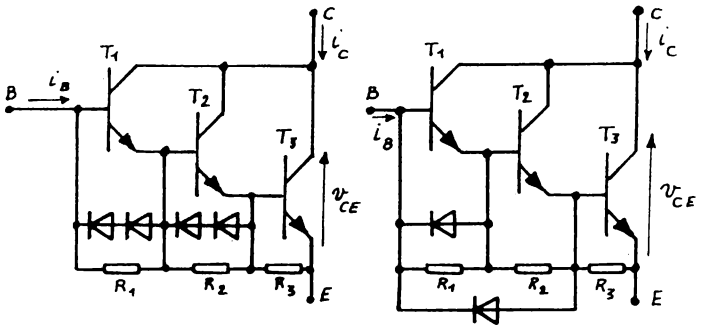


Figure B.V.88

β. Darlington « dual » (Darlington REC)

Le montage Darlington classique améliore, on l'a noté, les conditions de la fermeture du transistor de sortie T_2 en lui injectant une intense pointe de courant direct de base. On peut envisager d'utiliser un principe analogue pour accélérer le blocage.

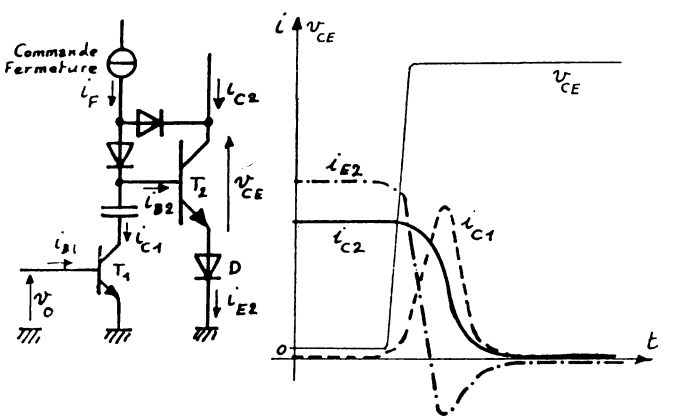


Figure B.V.89

La figure B.V.89 montre le schéma des connexions d'un transistor pilote T_1 générant, à sa fermeture, un très intense courant inverse de base dans T_2, ce qui désature et bloque très rapidement ce dernier. L'intensité du courant i_{C_1} pouvant devenir supérieure à celle, i_{C_2}, du courant à ouvrir, i_{E_2} est alors négative ; il convient de protéger la jonction base-émetteur de T_2 d'une avalanche inverse trop longue, qui serait destructive. On réalise cette protection en disposant, par exemple, une diode D en série dans la branche d'émetteur : le courant inverse i_{E_2} sera limité par les conditions de recouvrement de D au blocage.

B.VI. COMMUTATION D'UN TRANSISTOR DE PUISSANCE A EFFET DE CHAMP

1. Transistor de puissance à effet de champ

a. Généralités

Sous des désignations et grâce à des technologies diverses (DMOS, TMOS, VMOS, VDMOS, HEXFET, JFET,...) les constructeurs réalisent des transistors de puissance (ou de commutation) à effet de champ, souvent regroupés sous le vocable TEC de puissance (ou Mos-power). Ce sont en général des composants à grille isolée, à canal induit par enrichissement (représentés par les symboles de la figure **B.VI.1**), auxquels les technologies de construction précitées permettent des performances (tension maximale bloquée, intensité maximale du courant direct) comparables à celles des transistors de commutation bipolaires tout en profitant des avantages des transistors à effet de champ :

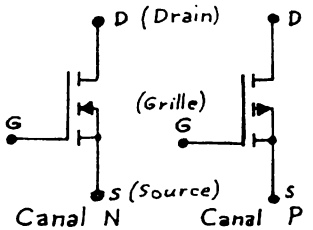


Figure B.VI.1

– très grande impédance d'entrée (qq $10^8\,\Omega$) et très grande amplification en courant (qq 10^6 minimum), ce qui signifie qu'en fait l'état de fonctionnement du transistor est fixé par la valeur de la tension d'entrée grille-source v_{GS} ;

– durées de commutations très courtes et en principe pas de temps de retard (t_d) ni de temps d'évacuation de la charge stockée (t_s) du fait que la conduction dans le canal induit s'effectue au moyen de porteurs majoritaires ;

– pas d'emballement thermique ni de second claquage du fait du coefficient de température positif du semiconducteur qui fait qu'une augmentation locale de densité de courant, donc de température, se traduit par une augmentation de résistance et donc par une répartition équilibrée du courant dans le canal ; cette propriété théorique intéressante n'est pas toujours vérifiée expérimentalement et on verra que l'ouverture d'un TEC débitant sur charge inductive conduit souvent à sa destruction.

Il est à noter que par construction les transistors de puissance à effet de champ possèdent une diode inverse montée en parallèle entre drain et source (diode intrinsèque de structure indiquée sur les symboles de la figure B.VI.2). Cette diode peut être utilisée (comme roue-libre, par exemple, dans les branches d'un onduleur) mais il faudra tenir compte du fait qu'elle est en général moins rapide que le transistor.

Enfin, certains composants ont leur entrée protégée par une diode zéner qui n'est en fait qu'un effet d'un transistor bipolaire intégré sur la même puce (figure **B.VI.3**). La présence de ce transistor

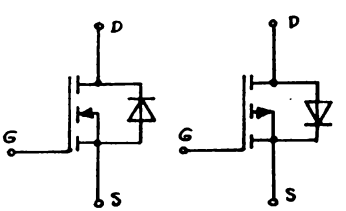


Figure B.VI.2

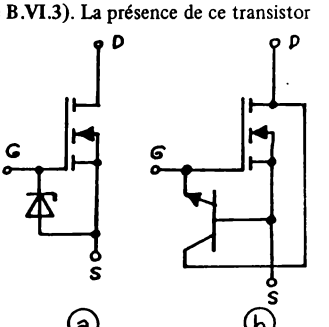


Figure B.VI.3

interdit l'application d'une tension inverse à l'entrée ; dans le cas du transistor à canal N de la figure une tension v_{GS} négative rendrait conducteur le transistor entre drain et grille, ce qui détruirait probablement l'entrée. Le dispositif qui génère la tension de commande devra donc être conçu en conséquence.

b. Caractéristiques statiques

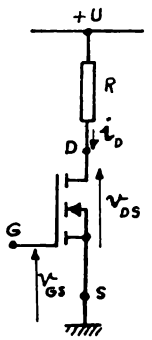


Figure B.VI.4

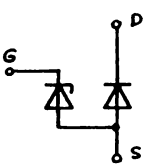


Figure B.VI.5

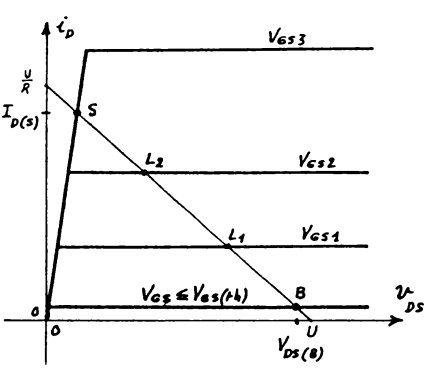


Figure B.VI.6

Si on étudie un TEC alimentant, pour simplifier, un résistor R sous une tension U (positive dans le cas d'un composant de canal N ; il suffira de changer le signe de toutes les grandeurs électriques dans le cas d'un dispositif à canal P) on met en évidence trois types de fonctionnement :

– si la tension d'entrée v_{GS} est inférieure à la tension de seuil $V_{GS(th)}$ *(Gate Threshold Voltage)* le transistor est bloqué, c'est-à-dire qu'il présente en direct une impédance très élevée et peut supporter sans risque une tension v_{DS} inférieure à BV_{DSS} *(Breakdown Voltage drain to source)*, le courant de fuite ayant une intensité i_D inférieure à I_{DSS} *(Leakage current drain to source)*. Le composant est pratiquement équivalent au dispositif de la figure **B.VI.5** et travaille au point B du plan $v_{DS} - i_D$, caractérisé par :

$$V_{DS(B)} \approx U, \qquad I_D(B) \leqslant I_{DSS}$$

– lorsque la tension d'entrée est supérieure à $V_{GS(th)}$ le TEC devient passant et est traversé par un courant d'intensité i_D dépendant pratiquement de v_{GS} suivant :

$$i_D = g_{fs} \cdot (v_{GS} - V_{GS(th)}) \qquad (1)$$

où g_{fs} (ou g_m) est la transconductance du transistor. Le composant travaille alors en régime linéaire, son point figuratif dans le plan v_{DS}-i_D est en L_1 (si : $v_{GS} = V_{GS_1}$) ou en L_2 si on a : $v_{GS} = V_{GS_2} > V_{GS_1}$). La tension v_{DS} est fonction du montage ; dans notre cas : $v_{DS} = U - R \cdot i_D$;

– enfin, si v_{GS} est si élevée que la relation (1) donne une valeur de i_D que ne permet pas le montage $\left(\text{ici } i_D \text{ ne peut être supérieure à } \frac{U}{R}\right)$, c'est-à-dire si :

$$v_{GS} \geqslant V_{GS(th)} + \frac{i_D}{g_{fs}}$$

le transistor est saturé ; il travaille au point S (par exemple avec $v_{GS} = V_{GS_3}$) et se comporte comme un résistor de résistance $R_{DS(on)}$; d'où :

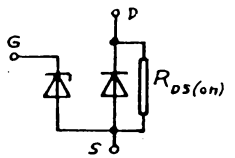


Figure B.VI.7

$$V_{DS(S)} = R_{DS_{(on)}} \cdot I_{D(S)}$$

et (dans notre cas) :

$$I_{D(S)} = \frac{U}{R + R_{DS_{(on)}}}$$

Le composant est équivalent au dispositif de la figure **B.VI.7**. La résistance à l'état fermé $R_{DS_{(on)}}$ *(on-State Resistance,* typiquement de quelques dixièmes d'ohm à quelques ohms*)* augmente avec la température du cristal (de 0,5 à 0,6 % par degré C) et diminue lorsque la tension d'entrée v_{GS} augmente, ce qui est visible sur le réseau de Kellog des courbes $i_D = f(v_{DS})$ à v_{GS} = Cte (figure **B.VI.8**.a pour les faibles valeurs de v_{DS}, figure **B.VI.8**.b pour les fortes tensions) ; ce réseau montre aussi les régions associées aux trois modes de fonctionnement : bloqué, linéaire, saturé (ou ohmique).

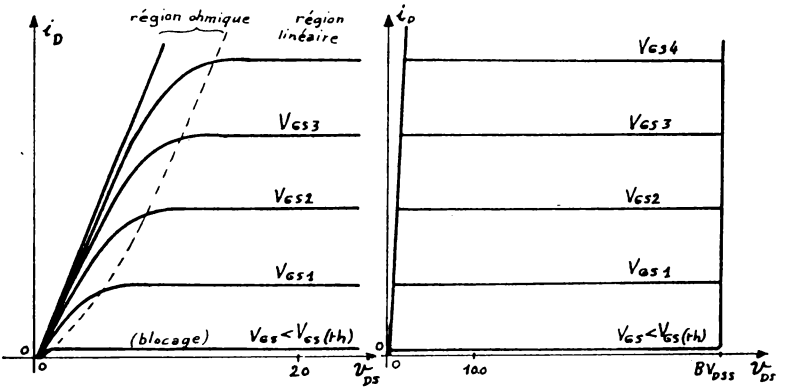


Figure B.VI.8

La tension d'entrée ne doit pas exceder une valeur (V_{GS}) indiquée par le constructeur et l'intensité du courant de grille (en régime permanent) est inférieure à une valeur I_{GSS} *(Gate Leakage Current)*, indiquée pour une valeur spécifiée de v_{GS}.

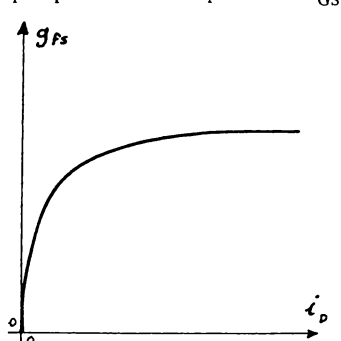


Figure B.VI.9

Les fiches techniques indiquent les valeurs maximales de :

– l'intensité du courant de drain en régime continu, I_D ;

– l'intensité du courant de drain en impulsions, I_{DM} (en général pour des impulsions de 300 μs répétées avec un rapport cyclique inférieur à 1 %) ;

– la puissance que peut dissiper le composant en moyenne, P_D ;

– la température de jonction $T_{j\text{-}c}$ (ou T_j).

Enfin, la courbe de la figure **B.VI.9** montre que la transconductance n'est pratiquement constante qu'au-dessus d'une certaine valeur de l'intensité du courant de drain.

c. Caractéristiques dynamiques

On a vu qu'en régime continu un TEC est commandé par la tension grille-source v_{GS} à courant de grille très faible, donc pratiquement sans puissance d'entrée. Durant les commutations entre états stables, caractérisées par l'évolution des tensions v_{GS} et v_{DS} (et donc v_{DG}), le couplage capacitif des électrodes entre elles provoquera l'apparition de courants qui, compte tenu de la rapidité des transitions, auront des intensités importantes devant celle du courant d'entrée en régime continu.

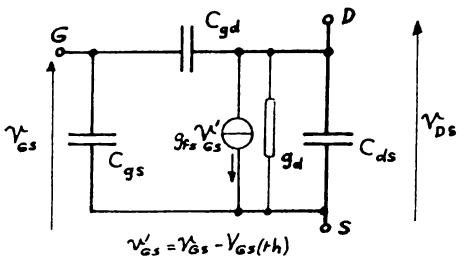


Figure B.VI.10

Le schéma de la figure **B.VI.10**, qui ne peut, en toute rigueur, être tenu pour équivalent au transistor pendant la commutation (ne serait-ce que du fait que les capacités C_{gd}, C_{gs} et C_{ds}, de même que les conductances g_{fs} et g_d, varient avec les tensions entre électrodes), va permettre d'analyser le comportement d'un TEC et d'estimer les charges électriques déplacées.

α. Fermeture du TEC (mise en conduction)

Considérons à nouveau le montage de la figure **B.VI.4** et étudions le passage de l'état bloqué B ($v_{GS} = 0$) à l'état saturé S ($v_{GS} = V_{GS(F)}$) ; cette transition peut être décomposée en trois phases :

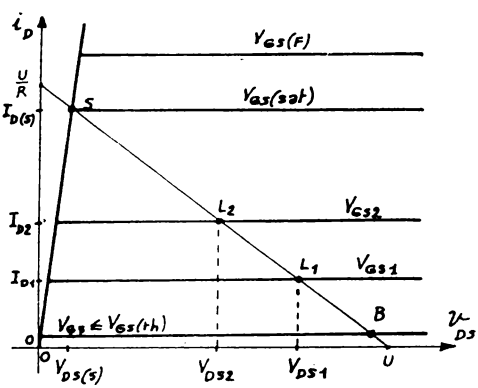


Figure B.VI.11

– pour v_{GS} évoluant entre O et $V_{GS(th)}$, le transistor reste bloqué ($v_{DS} \approx U = Cte$), les points D et S sont donc en court-circuit pour les régimes transitoires et l'entrée est équivalente aux condensateurs $C_{gs(B)}$ et $C_{gd(B)}$ en parallèle (les capacités C_{gs} et C_{gd} ne sont pas constantes car v_{GS} et v_{GD} varient) :

$$C_{E(B)} = C_{gs(B)} + C_{gd(B)}$$

La quantité d'électricité à fournir à l'entrée au cours de cette phase s'écrit :

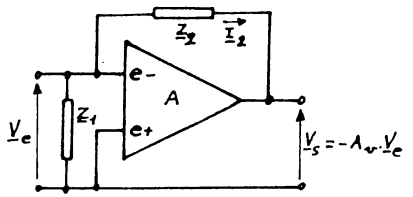
$$Q_{E(B)} = \Delta v_{GS} \cdot C_{E(B)} = V_{GS(th)} [C_{gs(B)} + C_{gd(B)}]$$

Les constructeurs indiquent la valeur C_{iss} *(Input Capacitance)* de la capacité d'entrée (à v_{GS} nulle et pour une valeur spécifiée de v_{DS}) ; d'où :

$$Q_{E(B)} \approx V_{GS(th)} \cdot C_{iss}$$

– lorsque v_{GS} évolue de $V_{GS(th)}$ à $V_{GS(sat)}$ (dépendant ici de l'intensité $I_{D(S)}$ du courant à établir et de la transconductance g_{fs}) le transistor travaille dans la région linéaire où v_{DS} diminue lorsque v_{GS} augmente ; il se comporte donc comme un quadripôle d'amplification en tension négative :

$$-A_v = \frac{\Delta v_{DS}}{\Delta v_{GS}} = \frac{V_{DS_2} - V_{DS_1}}{V_{GS_2} - V_{GS_1}} \approx \frac{-U}{V_{GS(sat)} - V_{GS(th)}} < 0$$



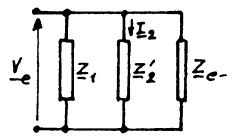


Figure B.VI.12

En régime sinusoïdal, le théorème de Miller indique qu'une impédance $\underline{Z}_2$ montée entre l'entrée et la sortie d'un tel amplificateur, parcourue par un courant d'intensité :

$$\underline{I}_2 = \frac{\underline{V}_e - \underline{V}_s}{\underline{Z}_2} = \frac{\underline{V}_e \cdot (1 + A_v)}{\underline{Z}_2} = \frac{\underline{V}_e}{\underline{Z}'_2}$$

est équivalente, pour l'entrée, à une impédance $\underline{Z}'_2$ placée sous la tension $\underline{V}_e$, si :

$$\underline{Z}'_2 = \frac{\underline{Z}_2}{1 + A_v}$$

D'où l'admittance d'entrée dans le cas du montage de la figure **B.VI.12**:

$$\underline{Y}_e = \frac{1}{\underline{Z}_1} + \frac{1}{\underline{Z}'_2} + \frac{1}{\underline{Z}_{e-}}$$

En généralisant aux régimes sinusoïdaux au moyen de la transformée de Fourier (et donc en oubliant que l'amplification n'est pas constante et que les capacités C_{gs} et C_{gd} dépendent des tensions appliquées et de la fréquence), la capacité équivalente d'entrée en régime linéaire s'exprime donc :

$$C_{E(L)} = C_{gs_{(L)}} + C_{gd_{(L)}} \cdot (1 + A_v) = C_{gs_{(L)}} + C_{gd_{(L)}} + A_v \cdot C_{gd_{(L)}}$$

On a toujours : $C_{gs_{(L)}} + C_{gd_{(L)}} \approx C_{iss}$ (bien que C_{iss} n'ait pas été relevée dans la région linéaire) et les fiches techniques indiquent la capacité de réaction entre drain et grille C_{rss} *(Reverse Transfer Capacitance)* à v_{GS} nulle ; donc :

$$C_{E(L)} \approx C_{iss} + A_v \cdot C_{rss} \approx C_{iss} + \frac{U \cdot C_{rss}}{V_{GS(sat)} - V_{GS(th)}}$$

D'où la charge à fournir à l'entrée pour transiter de B à S :

$$Q_{E(L)} = \Delta v_{GS} \cdot C_{E(L)} \approx (V_{GS(sat)} - V_{GS(th)}) \cdot C_{iss} + U \cdot C_{rss}$$

– enfin, lorsque v_{GS} passe de $V_{GS(sat)}$ à $V_{GS(F)}$ (valeur finale de v_{GS}) le transistor reste pratiquement saturé aux mêmes conditions de fonctionnement (si on néglige la légère diminution de $R_{DS(on)}$ donc de $V_{DS(S)}$), D et S sont en court-circuit pour les régimes transitoires et l'entrée est équivalente aux condensateurs C_{gs} et C_{gd} en parallèle :

$$C_{E(S)} = C_{gs_{(S)}} + C_{gd_{(S)}} \approx C_{iss}$$

(en fait $C_{E(S)}$ est sensiblement différente de C_{iss} car les tensions entre électrodes sont très différentes de celles à l'état bloqué). D'où la charge à apporter à l'entrée :

$$Q_{E(S)} = \Delta v_{GS} \cdot C_{E(S)} \approx (V_{GS(F)} - V_{GS_{(sat)}}) \cdot C_{iss}$$

La charge totale à fournir à l'entrée durant la fermeture s'estime donc à :

$$Q_{E(F)} = Q_{E(B)} + Q_{E(L)} + Q_{E(S)} \approx V_{GS(F)} \cdot C_{iss} + U \cdot C_{rss}$$

REMARQUE. – Cette quantité d'électricité peut aussi s'écrire :

$$Q_{E(F)} \approx V_{GS(F)} \cdot C_{gs} + (V_{GS(F)} + U) \cdot C_{gd}$$

ce qui signifie que c'est le courant de grille qui apporte les charges nécessaires aux condensateurs C_{gs} et C_{gd} lorsque v_{GS} varie de 0 à $V_{GS(F)}$ et v_{GD} de $-U$ à $V_{GS(F)}$.

Si on désire que la fermeture ait une durée Δt_F il faut que le dispositif de commande puisse délivrer à la grille, pendant la commutation, un courant d'intensité moyenne :

$$I_{G(F)} = \frac{Q_{E(F)}}{\Delta t_F} \approx \frac{1}{\Delta t_F} \cdot (V_{GS(F)} \cdot C_{iss} + U \cdot C_{rss})$$

EXEMPLE. – Transistor HPWR 6501 :

$BV_{DSS} = 450$ V, $R_{DS(on)} = 0{,}85\ \Omega$ à 25 °C, 1,7 Ω à 125 °C pour $V_{GS} = 20$ V

g_{fs} (typ) = 1,8 S, $V_{GS(th)}$(max) = 7 V, I_{GSS} (max) = 0,1 μA

$C_{iss} = 1\,000$ pF, $C_{rss} = 30$ pF

$t_{d(on)}$(typ) = 30 ns, $t_r = 20$ ns

$I_D = 6$ A, $V_{GS} = 40$ V

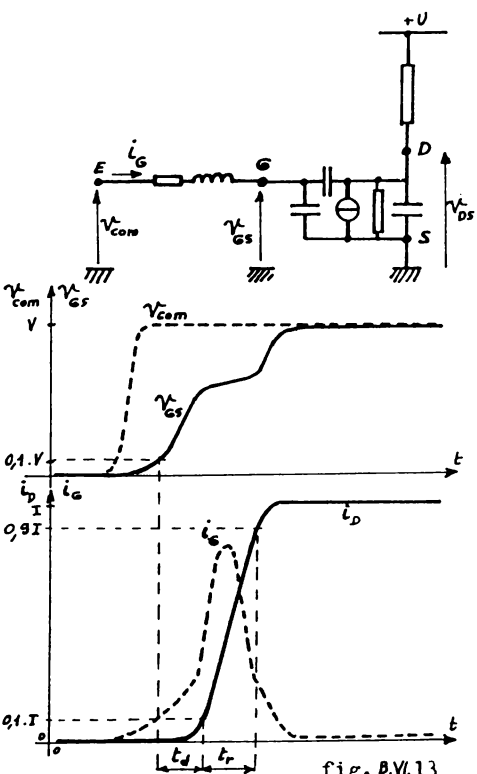


Figure B.VI.13

Pour assurer la saturation au courant nominal I_D il faut appliquer à l'entrée :

$$V_{GS(F)} \geqslant V_{GS(th)}(\max) + \frac{I_D}{g_{fs}} = 10{,}33 \text{ V}$$

Une tension $V_{GS(F)}$ de 20 V donnera donc satisfaction. Si la tension U à bloquer vaut 400 V, la mise en conduction du TEC nécessite :

$$Q_{E(F)} \approx 20.1\,000.10^{-12} + 400.30.10^{-12} = 32 \text{ nC}$$

D'où, si on veut réaliser la durée typique de fermeture (50 ns), l'intensité moyenne du courant de grille à générer durant la commutation :

$$I_{G(F)} = \frac{32}{50} = 640 \text{ mA}$$

(à comparer au courant de grille à l'état saturé, I_{GSS}, inférieur à 0,1 μA).

En pratique, la tension v_{com} élaborée par le dispositif de commande diffère de la tension réelle appliquée sur la grille du transistor, l'écart, dû à l'impédance des connexions (y compris les connexions entre broches et électrodes), pouvant devenir important lorsque le courant de grille est intense. La figure **B.VI.13** donne une idée des formes d'ondes de v_{GS}, i_D et i_G lorsqu'on applique un échelon de tension v_{com} (la montée de v_{com} étant éventuellement retardée par les capacités parasites du montage). La pointe de courant grille due au transit dans la région linéaire provoque un ralentissement de la croissance de v_{GS}.

Les temps de retard (t_d) et de montée (t_r), définis comme pour un transistor bipolaire (mais v_{GS} joue le rôle de i_B), proviennent donc de la limitation apportée à l'évolution de v_{GS} par les capacités entre électrodes.

Les dispositifs de commande devront être prévus pour assurer l'impulsion de courant nécessaire à la fermeture. La durée de mise en conduction sera essentiellement fixée par l'intensité maximale du courant délivré par le générateur de commande.

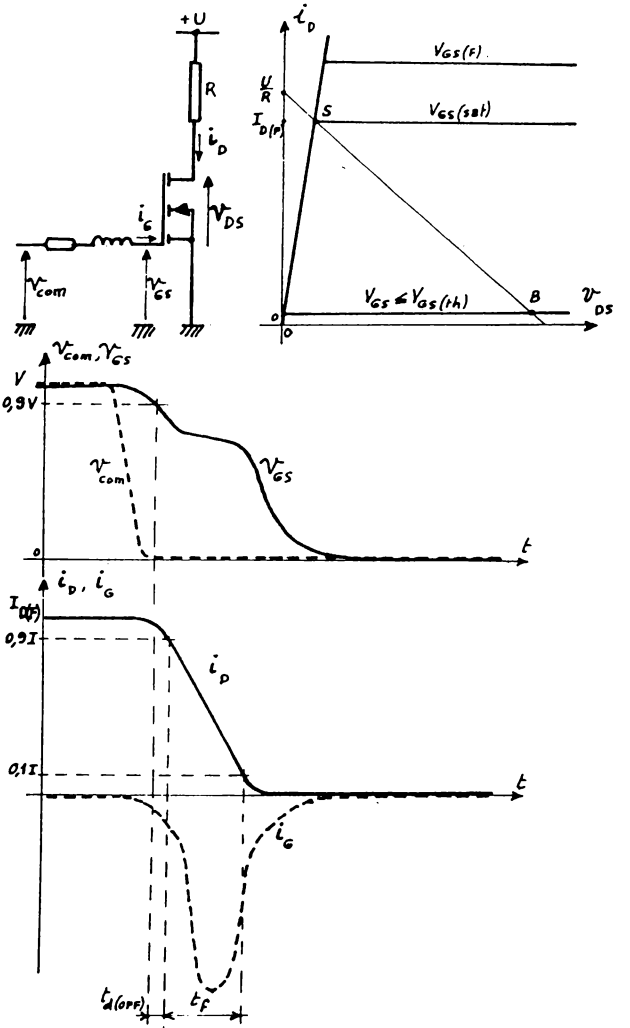


Figure B.VI.14

On pourra être tenté d'améliorer le temps de fermeture (ou de réduire l'intensité du courant à fournir) en prépolarisant, à la fin de la phase de blocage, la grille du TEC à une tension $V_{GS(pol)}$ légèrement inférieure à $V_{GS(th)}$; il ne reste plus alors à fournir, pour assurer la commutation, que :

$$Q'_{E(F)} \approx (V_{GS(F)} - V_{GS(pol)}) \cdot C_{iss} + U \cdot C_{rss}$$

mais cela impose de choisir $V_{GS(pol)}$ inférieure à la valeur minimale de la tension de seuil (pour être assuré que tous les composants de la série seront alors bloqués) ou de tester les composants. Le défaut principal de ce procédé est de rendre le transistor très sensible au bruit généré à son entrée ; dès que l'amplitude de ce bruit excédera $(V_{GS(th)} - V_{GS(pol)})$ le transistor entrera en conduction.

β. Ouverture du TEC

C'est la transition inverse de la précédente et on peut la décrire de façon analogue (figure **B.VI.14**) :

– la tension de commande est ramenée de $V_{GS(F)}$ à 0 rapidement (vitesse de décroissance limitée par les capacités parasites) ;

– tant que la tension intrinsèque grille-source est comprise entre $V_{GS(F)}$ et : $V_{GS_{(sat)}} = V_{GS_{(th)}} + \frac{I_D}{g_{fs}}$ le transistor est saturé et la capacité équivalente d'entrée vaut : $C_{E(S)} = C_{gs(S)} + C_{gd(S)} \approx C_{iss}$. La grille doit donc évacuer la charge : $Q_{E(S)} \approx C_{iss} \cdot (V_{GS(F)} - V_{GS_{(sat)}})$;

– quand v_{GS} diminue de $V_{GS_{(sat)}}$ à $V_{GS_{(th)}}$ l'intensité du courant drain évolue de $I_{D(F)}$ à zéro tandis que v_{DS} augmente de $R_{DS(on)} \cdot I_{D(F)}$ à U. Le transistor se comporte comme un amplificateur de tension d'amplification :

$$\frac{\Delta v_{DS}}{\Delta v_{GS}} \approx \frac{-U}{V_{GS_{(sat)}} - V_{GS_{(th)}}} = -A_v < 0$$

On a vu qu'alors la capacité équivalente d'entrée s'exprime, du fait de l'effet Miller :

$$C_{E(L)} = C_{gs_{(L)}} + (1 + A_v) \cdot C_{gd_{(L)}} \approx C_{iss} + A_v \cdot C_{rss}$$

D'où la charge à évacuer :

$$Q_{E(L)} \approx (V_{GS_{(sat)}} - V_{GS_{(th)}}) \cdot C_{iss} + U \cdot C_{rss}$$

– enfin, lorsque v_{GS} passe de $V_{GS_{(th)}}$ à zéro le TEC est bloqué sous la tension U et présente une capacité équivalente d'entrée :

$$C_{E(B)} = C_{gs_{(B)}} + C_{gd_{(B)}} \approx C_{iss}$$

et le courant de grille doit emporter :

$$Q_{E(B)} \approx V_{GS_{(th)}} \cdot C_{iss}$$

Au total, la charge électrique transitant par la grille s'exprime :

$$Q_{E_{(Ouv)}} = Q_{E(S)} + Q_{E(L)} + Q_{e(B)} \approx V_{GS(F)} \cdot C_{iss} + U \cdot C_{rss}$$

et l'intensité moyenne du courant de grille à réaliser pour que l'ouverture dure Δt_0 vaut :

$$I_{G_{(Ouv)}} = -\frac{Q_{E_{(Ouv)}}}{\Delta t_0} = \frac{-1}{\Delta t_0} \cdot (V_{GS(F)} \cdot C_{iss} + U \cdot C_{rss})$$

On retrouve les mêmes relations qu'à la fermeture ; en particulier, le temps d'ouverture sera fonction de la valeur absolue maximale de l'intensité du courant de grille durant la commutation (en plus bien sûr des variations de v_{GS} et de v_{DS} et des capacités grille-source et grille-drain).

d. Aires de sécurité

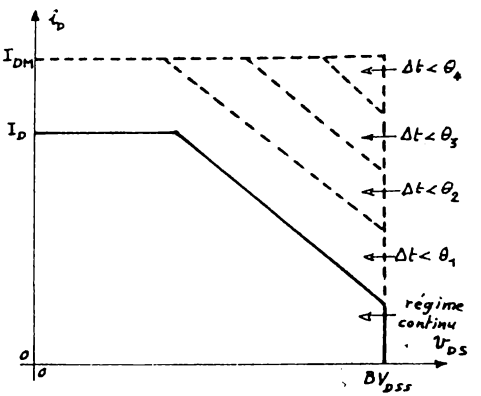


Figure B.VI.15

Comme pour les transistors bipolaires on définit une aire de sécurité SOA *(Safe operating Area)* en régime continu ainsi que des extensions possibles lors d'excursions de courtes durées ; la figure **B.VI.15** donne l'allure des portions du plan v_{DS}-i_D permises en régime permanent et pour des durées spécifiées d'impulsions (par exemple $\theta_1 = 5$ ms, $\theta_2 = 1$ ms, $\theta_3 = 100\,\mu$s, $\theta_4 = 1\,\mu$s). On remarque que, du fait de l'absence d'emballement thermique, le TEC accepte des surcharges impulsionnelles de durées bien supérieures à celles admises par des transistors bipolaires de mêmes performances statiques.

2. Problèmes posés par la fermeture d'un TEC de puissance

Nous n'analyserons dans ce paragraphe que les conséquences les plus immédiates du comportement du TEC à la mise en conduction.

a. Fermeture sur charge à fort appel de courant

La courte durée de fermeture du transistor peut amener i_D à prendre une valeur très importante si la charge est capacitive ou présente une très faible impédance à la mise sous tension.

Considérons par exemple le montage de la figure **B.VI.16** dont la fermeture du transistor est commandée à la date t_F. L'intensité i_D commence à croître à t_{F_1} et on va admettre, pour simplifier, que :

$$\frac{di_D}{dt} = \frac{I_{DP}}{t_{ON}} = \text{Cte}$$

la vitesse $\frac{di_D}{dt}$ dépend de $\frac{dv_{GS}}{dt}$ et donc aussi de i_G .

Donc : $i_D = \frac{di_D}{dt} \cdot (t - t_{F_1})$ ou : $i_D = \frac{I_{DP}}{t_{ON}} (t - t_{F_1})$

et, si on néglige i_{RL} devant i_{CL} aux faibles valeurs de u_d :

$$C_L \cdot \frac{d}{dt}(u_d) = i_{CL} = \frac{I_{DP}}{t_{ON}} (t - t_{F_1})$$

et : $$u_d = \frac{I_{DP}}{2\,C_L\,t_{ON}} (t - t_{F_1})^2$$

(si $u_d\,(t_{F_1}) = 0$). Donc : $v_{DS} = U - R_c \cdot \frac{I_{DP}}{t_{ON}} (t - t_{F_1}) - \frac{I_{DP}}{2\,C_L\,t_{ON}} (t - t_{F_1})^2$ que l'on peut encore écrire :

$$v_{DS} = U - R_c \cdot i_D - \frac{t_{ON}}{2\,C_L\,I_{DP}} \cdot i_D^2$$

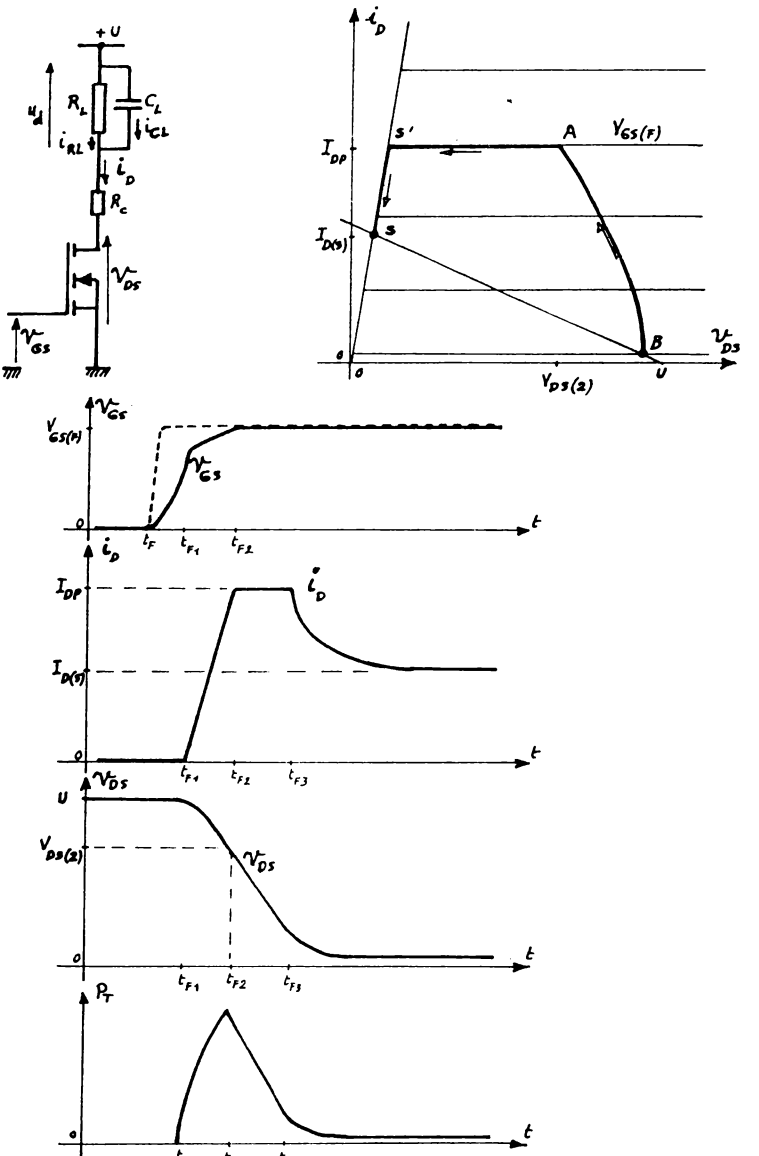


Figure B.VI.16

Le point figuratif de l'état du transistor dans le plan v_{DS}-i_D décrit une portion de parabole (BA sur la figure **B.VI.16**) limitée par les valeurs extrêmes O et $V_{GS(F)}$ de la tension grille-source (on a supposé $V_{GS(F)}$ insuffisante pour parvenir à la saturation au cours de cette phase de mise en conduction :

$$V_{GS(F)} < V_{GS_{(th)}} + \frac{U}{g_{fs} \cdot (R_c + R_{DS_{(on)}})}\Bigg).$$

La puissance développée dans le transistor au cours de l'établissement du courant de drain s'exprime :

$$p_T = v_{DS} \cdot i_D = \frac{U I_{DP}}{t_{ON}} (t - t_{F_1}) - R_c \left(\frac{I_{DP}}{t_{ON}}\right)^2 \cdot (t - t_{F_1})^2 - \frac{1}{2\,C_L} \left(\frac{I_{DP}}{t_{ON}}\right)^2 \cdot (t - t_{F_1})^3$$

et l'énergie dissipée de t_{F_1} à t_{F_2} ($t_{F_1} + t_{ON}$) s'écrit :

$$W_T(1) = \int_{t_{F_1}}^{t_{F_2}} p_T \cdot dt = I_{DP} \cdot t_{ON} \left(\frac{U}{2} - \frac{R_c\, I_{DP}}{3} - \frac{I_{DP}\, t_{ON}}{8\,C_L}\right) < \frac{1}{2} \cdot U \cdot I_{DP} \cdot t_{ON} = \frac{U\,(I_{DP})^2}{2 \cdot \dfrac{di_D}{dt}}$$

Au-delà de t_{F_2} l'intensité i_D reste constante tant que le transistor travaille en régime linéaire :

$$i_D = I_{DP} = g_{fs}\,(V_{GS(F)} - V_{GS_{(th)}}) = \text{Cte}$$

Si on néglige toujours i_{RL} devant i_{CL} on a :

$$i_{CL} = C_L \left(\frac{du_d}{dt}\right) = I_{DP}, \quad u_d = u_d\,(t_{F_2}) + \frac{I_{DP}}{C_L}\,(t - t_{F_2}) \quad \text{où :} \quad u_d\,(t_{F_2}) = \frac{I_{DP}\, t_{ON}}{2\,C_L}$$

D'où : $$v_{DS} = U - R_c\, I_{DP} - \frac{I_{DP}\, t_{ON}}{2\,C_L} - \frac{1}{C_L} \cdot I_{DP}\,(t - t_{F_2}) = V_{DS(2)} - \frac{I_{DP}}{C_L}\,(t - t_{F_2})$$

et : $$p_T = v_{DS} \cdot i_D = V_{DS(2)} \cdot I_{DP} - \frac{1}{C_L}\,(I_{DP})^2 \cdot (t - t_{F_2})$$

Le point figuratif se déplace entre A et S' dans le plan v_{DS}-i_D et l'énergie dissipée dans le transistor s'exprime :

$$W_T(2) = V_{DS(2)}\, I_{DP}\,(t_{F_3} - t_{F_2}) - \frac{1}{2\,C_L}\,(I_{DP})^2\,(t_{F_3} - t_{F_2})^2$$

si on note t_{F_3} l'instant où cesse cette phase, c'est-à-dire l'instant où le point figuratif arrive en S' et où : $v_{DS}\,(t_{F_3}) = R_{DS_{(on)}} \cdot I_{DP}$

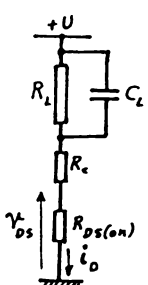


Figure B.VI.17

$$t_{F_3} - t_{F_2} = C_L \left(\frac{U}{I_{DP}} - R_c - R_{DS}\right) - \frac{1}{2}\ t_{ON}$$

(on notera désormais R_{DS} la grandeur $R_{DS_{(on)}}$). Si on peut négliger t_{ON} devant le premier terme on a :

$$W_T(2) \approx \frac{1}{2} \cdot C_L\, U \cdot (U - (R_c + R_{DS})\, I_{DP})$$

Après la date t_{F_3} le TEC reste saturé et se comporte comme un résistor de résistance $R_{DS_{(on)}}$, notée R_{DS} et supposée constante. Le montage se comporte comme celui de la figure **B.VI.17**. La tension u_d aux bornes de C_L tend vers sa valeur finale :

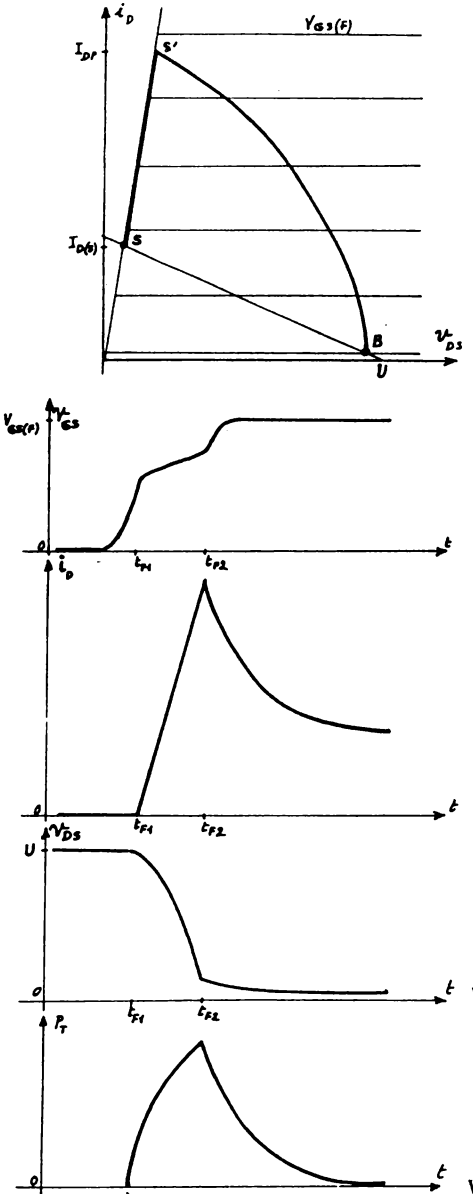


Figure B.VI.18

$$\frac{R_L \cdot U}{R_L + R_c + R_{DS}} = \frac{R_L \cdot U}{R_T}$$

(si on note $R_T = R_L + R_c + R_{DS}$)

avec la constante de temps :

$$\tau_c = C_L \cdot \frac{R_L \cdot (R_c + R_{DS})}{R_T}$$

$$u_d = \frac{R_L}{R_T} \cdot U + (R_c + R_{DS}) \cdot \frac{U}{R_T} - I_{DP} \exp - \frac{(t - t_{F_3})}{\tau_c}$$

d'où : $i_D = \frac{u_d}{R_L} + C_L \cdot \frac{d}{dt}(u_d)$

$$= \frac{U}{R_T} + \left(I_{DP} - \frac{U}{R_T}\right) \cdot \exp - \frac{t - t_{F_3}}{\tau_c}$$

$$v_{DS} = R_{DS} \cdot i_D \qquad p_T = R_{DS} \cdot (i_D)^2$$

Le calcul de l'énergie dissipée au cours de cette phase s'effectue sans difficulté ; au bout de trois constantes de temps il ne reste plus que 5 % du dépassement en courant par rapport à $I_{D(S)} = \frac{U}{R_T}$ et en supposant la résistance de la charge R_L très supérieure à celle du transistor et du câblage $(R_{DS} + R_c)$, il vient :

$$W_T(3) \approx \frac{1}{2} \cdot C_L R_{DS} (R_c + R_{DS}) \left(5 \cdot \frac{U^2}{R_T^2} + I_{DP}^2\right)$$

On conçoit que cette énergie est de l'ordre de grandeur de celle dissipée au régime saturé permanent (au cours d'une durée égale). La fermeture ne s'accompagne de dissipation « exceptionnelle » d'énergie qu'au cours des deux premières phases (trajets BA et AS') et :

$$W_T(F) = W_T(1) + W_T(2)$$

$$\approx \frac{1}{2} \cdot UI_{DP} \left(t_{ON} + C_L \left(\frac{U}{I_{DP}} - R_c - R_{DS}\right)\right)$$

$$= \frac{1}{2} UI_{DP} (t_{ON} + (t_{F_3} - t_{F_2}))$$

Si la charge est très capacitive c'est l'énergie $W_T(2)$ qui est prépondérante, c'est-à-dire celle dissipée à courant de drain constant : la durée de cette phase $(t_{F_3} - t_{F_2})$ est d'autant plus grande que C_L

est plus élevée et la puissance développée dans le transistor est importante car son point figuratif est loin des axes du plan v_{DS}-i_D. Donc, même si I_{DP} est inférieure à I_{DM}, l'excursion hors de l'aire de sécurité en régime continu peut être de durée telle (si la transition le long de AS' est lente) que l'échauffement du composant soit destructif.

Si la charge fait courir un tel risque au TEC on peut réduire l'échauffement du transistor en l'amenant plus rapidement à l'état saturé. Il suffit pour cela d'appliquer, au moins durant la phase de fermeture, une tension de commande $V_{GS(F)}$ telle que :

$$g_{fs} \cdot (V_{GS(F)} - V_{GS_{(th)}}) \geqslant \frac{U}{R_c + R_{DS}}$$

Bien entendu, on ne peut utiliser cette technique que si la valeur maximale de i_D $\left(\dfrac{U}{R_c + R_{DS}}\right)$ est inférieure à I_{DM}. Le point figuratif décrit alors la trajectoire BS' S dans le plan v_{DS}-i_D et l'énergie dissipée se réduit essentiellement à :

$$W_T(F) \approx W_T(1) = \frac{1}{2} U I_{DP} t_{ON} = \frac{U \cdot (I_{DP})^2}{2 \cdot \dfrac{di_D}{dt}}$$

Si cette méthode ne peut être mise en œuvre on peut améliorer la sécurité du TEC lors de la fermeture en insérant en série une inductance ; l'inductance parasite du câblage entre le transistor, la charge et la source peut être très suffisante.

b. Fermeture sur charge inductive (conduction interrompue)

Considérons le cas particulier d'une charge R-L (figure B.VI.19). Lors de l'établissement de i_D deux cas se présentent :

– *cas a* : la vitesse de montée de i_D $\left(\text{fixée par } \dfrac{dv_{GS}}{dt}, \text{ soit } i_G\right)$ est telle que v_L est inférieure à la tension U ; alors :

$$i_D = \frac{di_D}{dt} \cdot (t - t_{F_1})$$

$$v_L = L_L \cdot \frac{di_D}{dt} = \text{Cte}$$

$$v_{DS} = U - v_L - R_L i_D$$

$$v_{DS} = U - L \frac{di_D}{dt} - \frac{di_D}{dt} (t - t_{F_1}) R_L$$

Le point figuratif décrit B' S' (parallèle à BS) ; le transistor se sature à la date t_{F_2} où :

$$i_D(t_{F_2}) = I_{D(S')} = \frac{U - L_L \cdot \dfrac{di_D}{dt}}{R_L + R_{DS}}$$

$$t_{F_2} - t_{F_1} = \frac{I_{D(S')}}{\dfrac{di_D}{dt}}$$

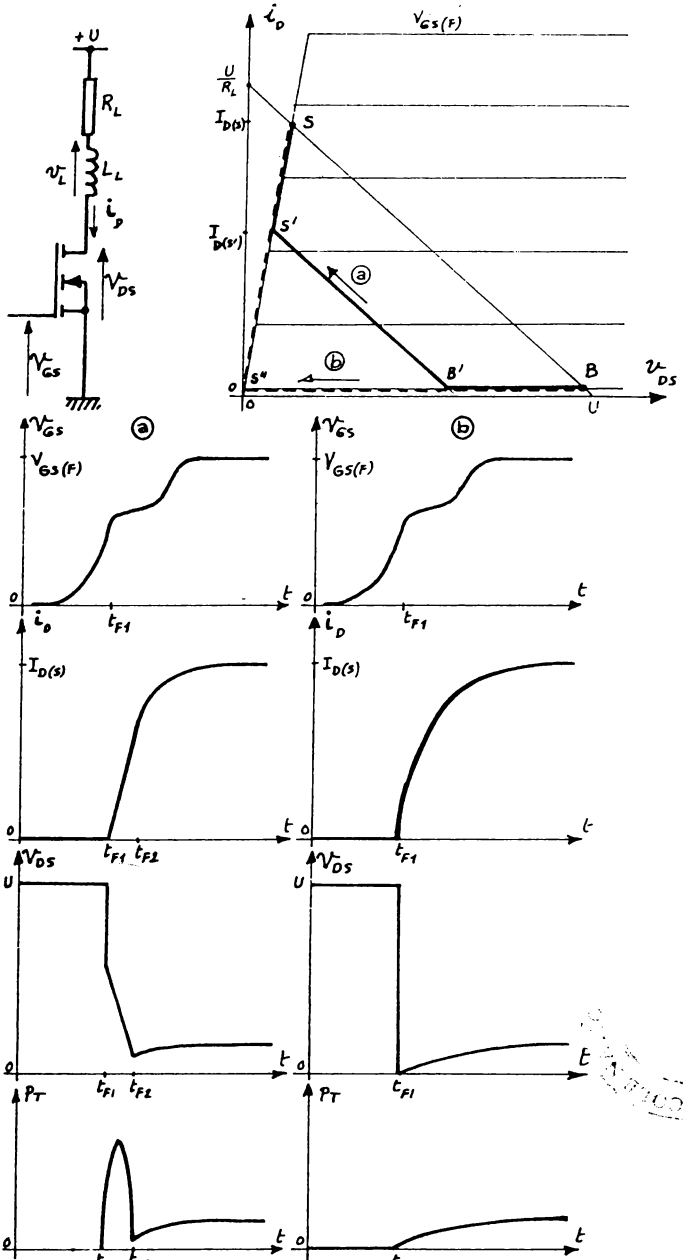


Figure B.VI.19

Pendant cette phase la puissance développée dans le TEC s'exprime : $p_T = v_{DS} \cdot i_D$ et l'énergie dissipée s'écrit :

$$W_T(1) = \frac{1}{2} \cdot \frac{(I_{D(S')})^3}{\frac{di_D}{dt}} \left(R_{DS} + \frac{R_L}{3}\right)$$

Après t_{F_2} le transistor est équivalent à un résistor de résistance R_{DS} (supposée constante) et i_D tend exponentiellement vers sa valeur finale :

$$I_{D(S)} = \frac{U}{(R_L + R_{DS})}$$

avec la constante de temps :

$$\tau_L = \frac{L_L}{(R_L + R_{DS})}$$

$$i_D = I_{D(S)} + (I_{D(S')} - I_{D(S)}) \exp - \frac{(t - t_{F_2})}{\tau_L}$$

D'où : $v_{DS} = R_{DS} \cdot i_D$ et l'énergie consommée au bout de trois constantes de temps :

$$W_T(2) \leqslant \frac{3}{2} \cdot \frac{L_L R_{DS}}{R_L + R_{DS}} \cdot \left(I^2_{D(S)} + \frac{2}{3} \cdot I_{D(S)} \cdot I_{D(S')} + \frac{1}{3} \cdot I^2_{D(S')}\right)$$

L'énergie totale dissipée durant la fermeture vaut : $W_T(F) = W_T(1) + W_T(2)$ soit :

$$W_T(F) \leqslant \frac{1}{2} \cdot \frac{(I_{D(S')})^3}{\frac{di_D}{dt}} \left(R_{DS} + \frac{R_L}{3}\right) + \frac{3 L_L R_{DS}}{2 (R_L + R_{DS})} \left(I^2_{D(S)} + \frac{2}{3} \cdot I_{D(S)} I_{D(S')} + \frac{1}{3} \cdot I^2_{D(S')}\right)$$

Pour les faibles valeurs de l'inductance L_L $\left(L_L \cdot \frac{di_D}{dt} \ll U\right)$ c'est le premier terme qui est prépondérant. Pour des valeurs plus grandes de L_L la valeur de $I_{D(S')}$ diminue ainsi que la dissipation dans le transistor (le segment B'S' se rapproche de l'origine du plan v_{DS}-i_D). Enfin, aux fortes valeurs de L_L $\left(L_L \cdot \frac{di_D}{dt} \geqslant U\right)$, $I_{D(S')}$ est nulle et le second terme de $W_T(F)$ augmente avec L_L comme la durée desfermeture (consommation sans danger puisque comparable à celle à la saturation) ;

– *cas b :* si la vitesse de montée de i_D est telle que l'inductance L_L provoque une chute de tension supérieure à U, le point figuratif suit le trajet BS'' S (en trait interrompu sur la figure **B.VI.19**) et les formes d'ondes de $i_D(t)$ et $v_{DS}(t)$ sont indiquées sur la figure **B.VI.19**.b ; l'énergie dissipée au cours de $3\tau_L$ s'exprime :

$$W_T(F) \leqslant \frac{3}{2} \cdot \frac{L_L R_{DS} U^2}{(R_L + R_{DS})^3}$$

soit une puissance moyenne consommée :

$$P_{T_{moy}} \leqslant \frac{1}{2} \cdot R_{DS} I^2_{D(S)}$$

En conclusion, on constate bien que l'insertion d'une inductance en série avec la charge ne peut qu'améliorer la sécurité à la fermeture du TEC.

c. Fermeture sur charge inductive (conduction ininterrompue)

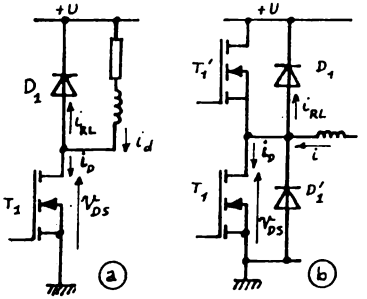


Figure B.VI.20

Ce problème se pose par exemple lorsque le transistor fonctionne en hacheur série à une fréquence telle que le courant de charge soit ininterrompu (figure **B.VI.20**.a) ou lorsqu'il se ferme à courant non nul dans un bras d'onduleur (onduleur à MLI, figure **B.VI.20**.b).

La mise en conduction du transistor T_1 alors que i_d (ou i) est positive va s'accompagner du blocage de D_1 qui assurait la permanence du courant de charge.

α. Commutation avec une diode rapide

Si la diode D_1 avec laquelle il commute est au moins aussi rapide que le TEC on retrouve les mêmes conditions de fonctionnement que pour un transistor bipolaire. La figure **B.VI.21** donne l'allure de l'évolution des grandeurs électriques et on peut résumer ainsi l'analyse de la fermeture :

– tant que i_D est inférieure à i_d (ou i) la diode D_1 reste passante et on a : $v_{DS} \approx U$;

– lorsque i_D prend la valeur i_d (ou i) la diode D_1 se bloque (avec appel d'un courant inverse de recouvrement, d'intensité I_{RR} non négligeable pour les diodes très rapides).

Finalement, le point figuratif du plan v_{DS}-i_D décrit le trajet indiqué sur la figure **B.VI.21**. Si l'intensité maximale $I_{D(S)} + I_{RR}$ (où $I_{D(S)}$ vaut i_d ou i lors de la commutation) est inférieure à I_{DM}, cette transition se fait en principe sans risque pour le transistor, compte tenu de sa durée de commutation (quelques nanosecondes ou quelques dizaines de nanosecondes) et des contraintes de son aire de sécurité (voir § **B.VI.1.d**).

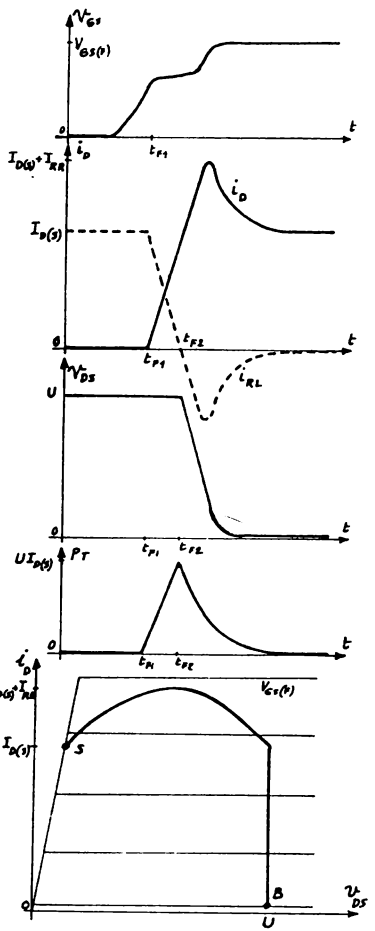


Figure B.VI.21

β. Commutation avec une diode plus lente

Ce cas peut se présenter souvent du fait de la rapidité des transistors à effet de champ ; il se présente automatiquement si on réalise un bras d'onduleur (figure **B.VI.20.b**) utilisant les diodes inverses de structure des transistors (moins rapides que les TEC directs).

Étudions les deux cas analogues de fermeture d'un transistor T commutant avec une diode D dans un hacheur série (figure **B.VI.22**.a) ou dans un bras d'onduleur (figure **B.VI.22**.b) ;

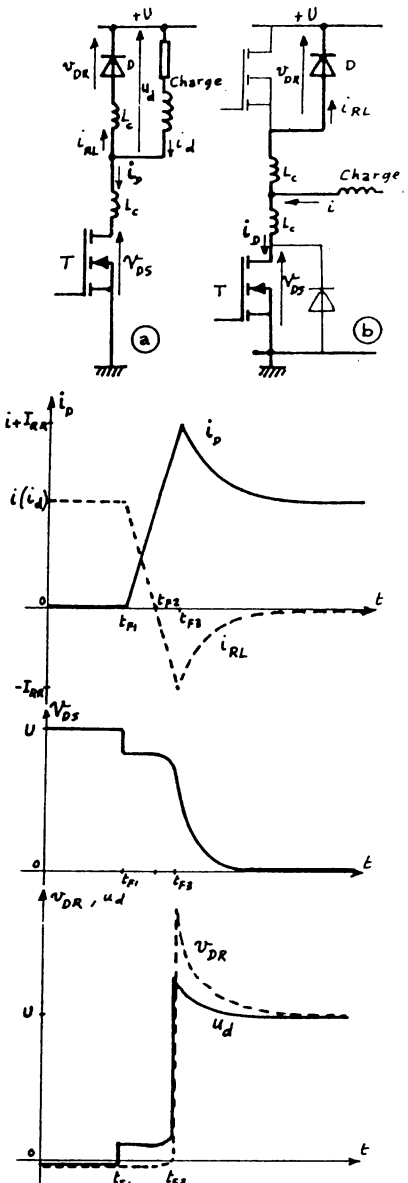


Figure B.VI.22

pendant la montée de i_D (à vitesse $\frac{di_D}{dt}$ supposée constante et fixée par $\frac{dv_{GS}}{dt}$, c'est-à-dire par i_G) et tant que i_D est inférieure à l'intensité du courant de charge i_d (ou i) la diode D reste conductrice et l'on a :

$$v_{DR} = -V_0 = Cte$$

$$i_D = \frac{di_D}{dt} \cdot (t - t_{F_1})$$

$$i_{RL} = i_d - i_D = i - i_D$$

$$u_d = v_{DR} - L_c \cdot \frac{d}{dt}(i_{RL}) = -V_0 + L_c \cdot \frac{di_D}{dt}$$

$$v_{DS} = U - \left(u_d + L_c \cdot \frac{di_D}{dt}\right) =$$

$$= U + V_0 - 2\,L_c \cdot \frac{di_D}{dt}$$

– à la date : $t_{F_2} = t_{F_1} + \frac{i_d}{\frac{di_D}{dt}}$

l'intensité i_{RL} devient négative et évacue la charge stockée dans la diode ; la vitesse de croissance de i_D est toujours limitée par le TEC et comme :

$$i_{RL} + i_D = i_d = Cte$$

on a : $\frac{di_{RL}}{dt} = -\frac{di_D}{dt} = Cte$

$$i_{RL} = -\frac{di_D}{dt}(t - t_{F_2})$$

Si on admet pour simplifier grossièrement que la diode se comporte comme un condensateur de charge Q_{rr} sous la tension V_0 (donc de capacité $C_D = \frac{Q_{rr}}{V_0}$), l'évacuation de Q_{rr} sera terminée à la date t_{F_3} telle que :

$$-i_{RL}(t_{F_3}) = I_{RR} = \frac{di_D}{dt}(t_{F_3} - t_{F_2})$$

et : $\frac{1}{2} \cdot I_{RR}(t_{F_3} - t_{F_2}) = Q_{rr}$

Donc : $t_{F_3} - t_{F_2} = \sqrt{\frac{2\,Q_{rr}}{\frac{di_D}{dt}}} = \frac{2\,Q_{rr}}{I_{RR}}$

et : $$I_{RR} = \sqrt{2\,Q_{rr} \cdot \frac{di_D}{dt}}$$

REMARQUE. – On a supposé que la charge Q_{rr} est suffisamment faible pour que son évacuation doit terminée avant que le transistor se sature.

Entre les instants t_{F_2} et t_{F_3} on a donc approximativement :

$$i_{RL} = -\frac{di_D}{dt} \cdot (t - t_{F_2})$$

$$i_D = i_d + \frac{di_D}{dt} \cdot (t - t_{F_2})$$

$$v_{DR} \approx -V_0 + \frac{1}{2\,C_D} \cdot \frac{di_D}{dt} \cdot (t - t_{F_2})^2$$

$$v_{DS} = U + V_0 - 2\,L_c \cdot \frac{di_D}{dt} - \frac{1}{2\,C_D} \cdot \frac{di_D}{dt} \cdot (t - t_{F_2})^2$$

$$u_d = -V_0 + L_c \cdot \frac{di_D}{dt} + \frac{1}{2\,C_D} \cdot \frac{di_D}{dt} \cdot (t - t_{F_2})^2$$

– à la date de t_{F_3} on a :

$$v_{DR} = 0, \qquad v_{DS} = U - 2\,L_c \cdot \frac{di_D}{dt}$$

– au-delà de t_{F_3} la diode D se bloque ; la charge stockée en inverse est faible devant celle à évacuer au blocage (Q_{rr}) et l'intensité du courant inverse est importante (I_{RR}) à l'instant t_{F_3} ; de plus, le courant inverse ne peut évoluer que continûment à cause de l'inductance du câblage : donc la durée de décroissance de $(-i_{RL})$ va être très courte devant son temps de montée ; d'où un retour rapide de i_D et i_{RL} vers les valeurs du régime permanent ($i_D = i_d$, $i_{RL} = 0$) tandis que le TEC se sature (v_{DS} se tend vers $R_{DS(on)} \cdot i_D$). Enfin les tensions :

$$u_d = U - v_{DS} - L_c \cdot \frac{di_D}{dt}$$

et $$v_{DR} = U - v_{DS} - 2\,L_c \cdot \frac{di_D}{dt}$$

enregistrent des variations très importantes du fait des inductances du câblage (régime du second ordre, du fait du comportement capacitif de la diode et du transistor, amorti par la résistance dynamique de la maille).

La figure **B.VI.22** indique l'évolution des grandeurs i_D, i_{RL}, v_{DS}, u_d et v_{DR} (en supposant l'intensité du courant de charge constante durant la fermeture de T). On voit sur ces courbes et sur la figure **B.VI.23** qui indique l'évolution du point figuratif du transistor dans le plan v_{DS}-i_D les risques que fait courir une diode lente (ou à grande charge stockée) :

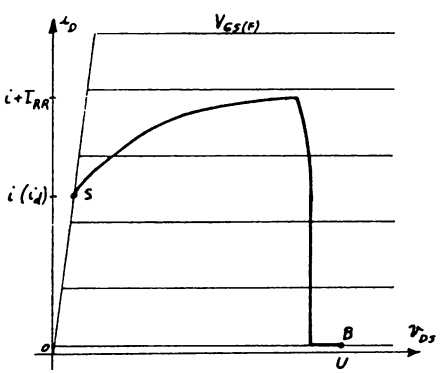


Figure B.VI.23

– surintensité I_{RR} dans le transistor entrant en conduction, I_{RR} augmentant avec la charge stockée Q_{rr} et avec la vitesse de mise en conduction du TEC : $\frac{di_D}{dt}$;

– surtensions aux bornes de la charge et de la diode (et du transistor bloqué qui est en parallèle dans le cas du bras d'onduleur de la figure **B.VI.22.b**).

La seule solution satisfaisante au problème soulevé ici consiste bien sûr à utiliser des diodes très rapides, donc à faible charge stockée (charge évacuée par un courant d'intensité très inférieure à celle du courant direct normal en une durée très inférieure au « temps de fermeture ») : certains composants (diodes Schottky, diodes à implantation ionique) ont des performances qui permettent de les utiliser avec des transistors de puissance à effet de champ.

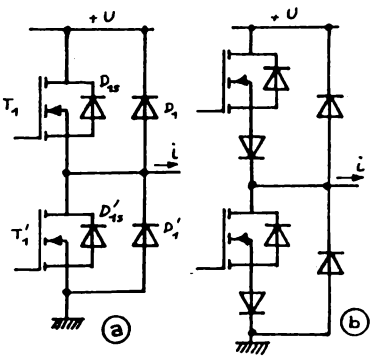


Figure B.VI.24

REMARQUE 1. – Dans le cas de la commutation d'un bras d'onduleur (figure **B.VI.24**) il ne suffit pas de disposer en antiparallèle sur chaque transistor une diode très rapide pour résoudre le problème. En effet, lors de la mise en conduction de T_1, à courant de charge i positif il convient d'être sûr que c'est la diode rapide D'_1 qui est passante et non la diode de structure D'_{1s} du transistor T'_1, qui a souvent une tension de seuil plus faible. On peut interdire le fonctionnement des diodes inverses de structure en insérant une diode rapide en série avec chaque TEC (figure **B.VI.24.b**).

REMARQUE 2. – On peut réduire les surintensités et surtensions liées à la commutation entre un TEC et une diode en diminuant la vitesse de montée du courant de drain i_D (mais on augmente l'énergie dissipée dans le transistor et donc aussi son échauffement) ; en effet, on a vu que la valeur maximale I_{RR} de l'intensité du courant inverse s'exprime approximativement :

$$I_{RR} = \sqrt{2\, Q_{rr} \cdot \frac{di_D}{dt}}$$

En réduisant la vitesse de montée $\left(\frac{di_D}{dt}\right)$, ce qui s'obtient en diminuant $\left(\frac{dv_{GS}}{dt}\right)$, on atténue donc le dépassement en courant I_{RR} (par rapport au courant i_d ou i à commuter) ; si on diminue I_{RR} dans un rapport K, la charge à stocker en inverse par la diode étant inchangée (elle ne dépend que de la tension à bloquer et de la diode), la durée de décroissance de i_D, et donc aussi de $(-i_{RL})$, sera augmentée dans le même rapport K ; la vitesse d'évolution de $(-i_{RL})$ et de i_D et les surtensions qui en découlent du fait de l'inductance du câblage seront alors divisées par K^2.

REMARQUE 3. – Les surtensions enregistrées à la fermeture du transistor de puissance peuvent être réduites à des valeurs acceptables :

– soit en diminuant au maximum l'inductance du câblage, mais à la vitesse de commutation envisagée ici et à forts courants les $\frac{di}{dt}$ sont considérables (de l'ordre de 10^8 A/s pour un HPWR 6501) et la moindre connexion peut présenter une inductance suffisante pour provoquer une surtension de l'ordre de grandeur des tensions de travail du montage ;

– soit en protégeant les composants aux bornes desquels elles se manifestent (par exemple le transistor bloqué du bras d'onduleur de la figure **B.VI.22.b**) au moyen de circuits R-C.

3. Problèmes posés par l'ouverture d'un TEC de puissance

Pour des raisons duales de celles développées lors de l'étude de la fermeture, l'ouverture d'un transistor de puissance à effet de champ va s'effectuer sans problème dans le cas d'une charge capacitive (donc acceptant des variations rapides de courant) mais va faire courir des risques au composant dans le cas d'une charge inductive qui répond aux variations de courant par des surtensions.

a. Ouverture sur charge capacitive

Si on considère le montage de la figure **B.VI.25** et si on admet que le courant de drain, d'intensité $I_{D(S)}$ à la saturation, s'éteint à partir de la date t_{01} à vitesse $\frac{di_D}{dt}$ constante, commandée par $\left(\frac{dv_{GS}}{dt}\right)$, c'est-à-dire suivant la loi : $i_D = I_{D(S)} + \frac{di_D}{dt} \cdot (t - t_{01})$

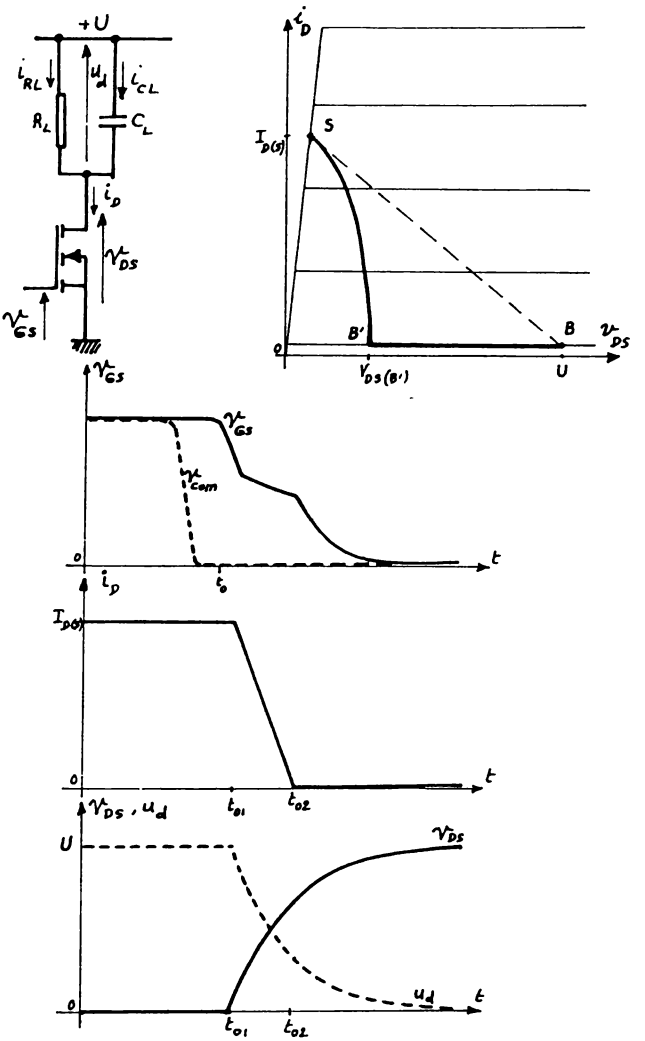


Figure B.VI.25

on montre facilement que le système des équations :

$$u_d + v_{DS} = U$$
$$i_{RL} + i_{CL} = i_D$$
$$i_{RL} = \frac{u_d}{R_L}, \qquad i_{CL} = C_L \cdot \frac{du_d}{dt}$$

assorti des conditions initiales :

$$i_D(t_{01}) = I_{D(S)} = \frac{U}{R_L + R_{DS}}$$

$$u_d(t_{01}) = U - R_{DS} \cdot i_D = \frac{R_L \cdot U}{R_L + R_{DS}}$$

conduit à une évolution de v_{DS} suivant :

$$v_{DS} = V_{DS(S)} - R_L \frac{di_D}{dt}\left(t - t_{01} - \tau_C\left(1 - e^{-\frac{t - t_{01}}{\tau_C}}\right)\right)$$

où : $V_{DS(S)} = \frac{R_{DS}}{R_L + R_{DS}} \cdot U$ et : $\tau_C = R_L \cdot C_L$

Si la constante de temps τ_C est grande devant la durée d'ouverture du transistor les équations se réduisent à :

$$i_D = I_{D(S)} + \left(\frac{di_D}{dt}\right) \cdot (t - t_{01}) ; \qquad v_{DS} = V_{DS(S)} - R_L \left(\frac{di_D}{dt}\right) \cdot (t - t_{01})$$

L'énergie dissipée dans le transistor entre les dates t_{01} et t_{02}, fin de l'extinction de i_D :

$$t_{02} = t_{01} - \frac{I_{D(S)}}{\frac{di_D}{dt}} > t_{01}$$

s'exprime :

$$W_T(O) = \int_{t_{01}}^{t_{02}} v_{DS} \cdot i_D \cdot dt = \frac{I_{D(S)}^3}{\frac{di_D}{dt}} \cdot \left(-\frac{1}{2} \cdot R_{DS} - \frac{1}{6} \cdot R_L\right) \qquad \left(\text{où } \frac{di_D}{dt} < 0\right)$$

Au-delà de t_{02} le transistor est bloqué et parcourt le segment B'B du plan v_{DS}-i_D. La tension u_d tend exponentiellement vers zéro avec la constante de temps τ_C et v_{DS} tend vers U de la même manière.

Les courbes de la figure **B.VI.25** montrent que v_{DS} augmente moins rapidement que pour une charge résistive ; l'énergie dissipée sera donc inférieure à la valeur calculée par $W_T(O)$, dont on voyait déjà qu'elle était d'autant plus faible que le transistor commutait plus vite.

b. Ouverture sur charge inductive

Étudions l'ouverture d'un transistor alimentant en régime de saturation une charge $R_L - L_L$ (figure **B.VI.26**.a) ou L_L (figure **B.VI.26**.b) sous une tension U.

L'ouverture commence lorsque v_{GS} devient inférieure à la tension minimale permettant la saturation pour la valeur du courant de drain à éteindre ; l'intensité i_D décroît à partir de la date t_{01} à la vitesse $\frac{di_D}{dt}$ réglée par $\frac{dv_{GS}}{dt}$; d'où, aux bornes du TEC :

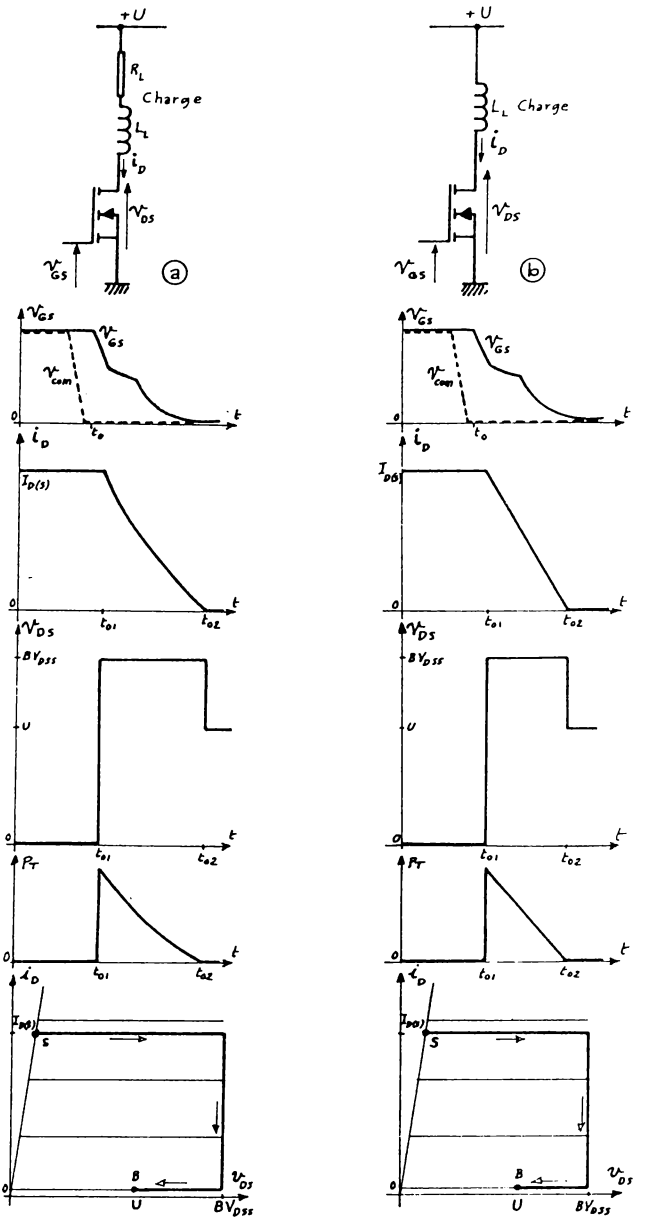


Figure B.VI.26

cas ⓐ : $v_{DS} = U - R_L \cdot i_D - L_L \left(\frac{di_D}{dt}\right) > U$

– cas ⓑ : $v_{DS} = U - L_L \cdot \frac{di_D}{dt} > U$

En général, compte tenu de la vitesse de décroissance de i_D (de l'ordre de 10^9 A · s^{-1} en valeur absolue), pour une charge d'inductance même faible (qq μH, inductance de câblage) la surtension $-L_L \cdot \left(\frac{di_D}{dt}\right)$ conduirait v_{DS} au-delà de la valeur d'avalanche BV_{DSS}, ce qui est impossible. Le transistor va donc travailler en régime d'avalanche et la tension à ses bornes se maintient à la valeur BV_{DSS} supérieure à U ; d'où l'évolution des grandeurs électriques :

– cas ⓐ : $v_{DS} = BV_{DSS} = Cte$

$$R_L \cdot i_D + L_L \cdot \left(\frac{di_D}{dt}\right) = U - BV_{DSS} = Cte < 0$$

d'où : $$i_D = \frac{U - BV_{DSS}}{R_L} + \left(I_{D(S)} - \frac{U - BV_{DSS}}{R_L}\right) \cdot e^{-\frac{R_L}{L_L}(t - t_{01})}$$

tant que : $$\left(-\frac{di_D}{dt}\right) > \left(\frac{(BV_{DSS} - U)}{L_L}\right)$$

On vérifie que cette propriété est vérifiée tant que i_D est positive ; l'intensité i_D évolue donc suivant cette loi et devient nulle à la date t_{02} :

$$t_{02} = t_{01} + \frac{L_L}{R_L} \cdot \mathrm{Log}\left(\frac{BV_{DSS} + R_L \cdot I_{D(S)} - U}{BV_{DSS} - U}\right)$$

– cas ⓑ : on a :

$$v_{DS} = BV_{DSS} = Cte ;$$

$$L_L \cdot \left(\frac{di_D}{dt}\right) = U - BV_{DSS} = Cte$$

$$i_D = I_{D(S)} - \left(\frac{(BV_{DSS} - U)}{L_L}\right) \cdot (t - t_{01})$$

Le courant de drain s'éteint à la date : $t_{02} = t_{01} + \frac{L_L \cdot I_{D(S)}}{BV_{DSS} - U}$

Au-delà de l'instant t_{02} le TEC se comporte quasiment comme un condensateur de tension initiale (à t_{02}) BV_{DSS} ; sa tension tend vers U au terme d'un régime transitoire régi par une équation du second ordre et amorti par la résistance de la charge et du câblage.

L'énergie dissipée dans le transistor durant l'avalanche s'exprime :

– cas ⓐ : $W_T(O) = \int_{t_{01}}^{t_{02}} BV_{DSS} \cdot i_D \cdot dt$

$$W_T(O) = \frac{L_L \cdot BV_{DSS}}{R_L} \cdot \left[I_{D(S)} - \frac{BV_{DSS} - U}{R_L} \cdot \mathrm{Log}\left(\frac{BV_{DSS} + R_L I_{D(S)} - U}{BV_{DSS} - U}\right)\right]$$

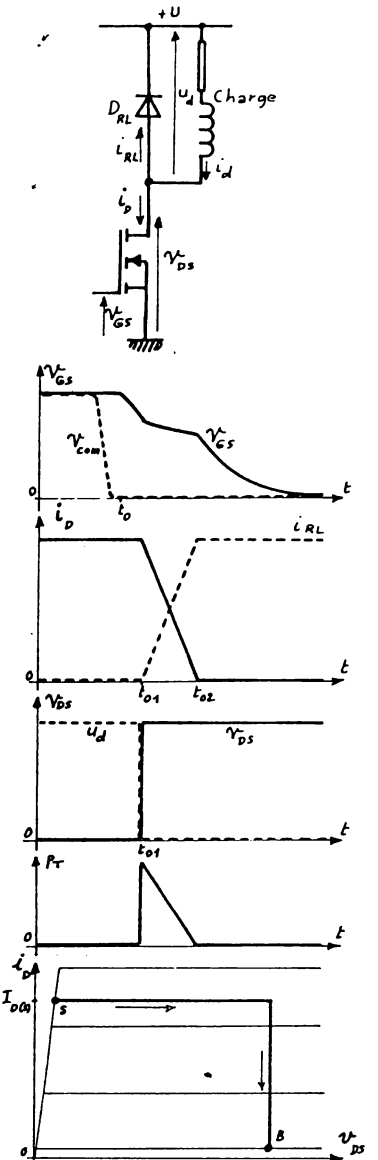


Figure B.VI.27

cas ⓑ :

$$W_T(O) = \frac{1}{2} \cdot \frac{L_L \cdot BV_{DSS} \cdot I^2_{D(S)}}{BV_{DSS} - U}$$

On remarque que la valeur de cette énergie dépend essentiellement de la d.d.p. ($BV_{DSS} - U$) et de l'inductance L_L de la charge.

En définitive, l'ouverture du transistor sur charge inductive amène son point figuratif dans le plan v_{DS}-i_D (voir figure **B.VI.26**) aux limites, en tension, de l'aire de sécurité. La durée d'ouverture (fixée par les valeurs de U, L_L et R_L) peut conduire à une dissipation importante d'énergie dans le composant. En principe, les TEC supportent le travail au courant nominal en avalanche (les constructeurs indiquent parfois le comportement au blocage sur une bobine de 100 μH environ), du fait de l'absence de second claquage et d'échauffement ponctuel destructif mais l'expérience ne confirme pas toujours ce principe ; il pourra être judicieux d'aider les transistors de puissance à effet de champ à ouvrir les circuits inductifs.

c. Aide à l'ouverture sur charge inductive

α. Diode rapide de roue-libre

La méthode la plus simple et la plus classique pour aider un transistor à l'ouverture est de disposer une diode en parallèle et en inverse aux bornes de la charge. La présence de cette diode est par ailleurs indispensable si un courant doit persister dans la charge lorsque le transistor est bloqué (par exemple, cas d'un hacheur série, figure **B.VI.27**).

L'idéal est obtenu lorsque D_{RL} peut être considéré comme infiniment rapide devant le TEC et lorsque aucune inductance de câblage n'apparaît entre la diode et le transistor.

C'est le TEC qui impose alors sa durée de commutation (fonction de la vitesse de décroissance de v_{GS}), le trajet entre les points S et B du plan v_{DS}-i_D est de très courte durée et l'ouverture s'opère sans risque pour le transistor.

La figure **B.VI.27** indique les formes d'ondes des grandeurs i_D, i_{RL}, v_{DS}, u_d et p_T (puissance dissipée dans le composant), analogues à celles observées lors de l'ouverture d'un transistor de puissance bipolaire dans les mêmes conditions.

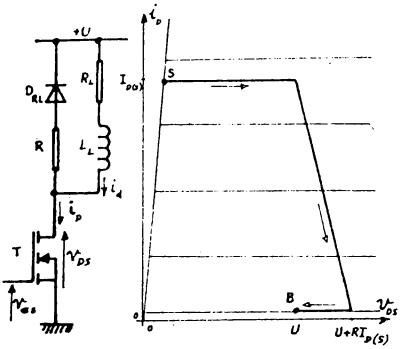


Figure B.VI.28

L'énergie dissipée dans le TEC s'exprime en théorie :

$$W_T(O) = \frac{1}{2} \cdot U \cdot I_{D(S)} \cdot t_f = \frac{1}{2} \cdot U \cdot i_d \cdot t_f$$

où : $t_f = t_{02} - t_{01}$

est le temps de descente de i_D. L'échauffement du transistor dépendra donc de sa durée de commutation, donc de son dispositif de commande. La trajectoire du point figuratif dans le plan v_{DS}-i_D est sûre si la durée de commutation est suffisamment courte.

REMARQUE. – Si le courant dans la charge doit s'éteindre pendant l'ouverture du TEC on peut accélérer la décroissance de i_d en insérant une résistance R en série avec la diode D_{RL} ; la constante de temps devient :

$$\frac{L_L}{R_L + R} < \frac{L_L}{R_L}$$

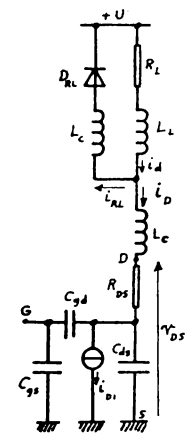


Figure B.VI.29

mais le transistor doit supporter une surtension : $\Delta v_{DS} \cong R \cdot I_{D(S)}$. En effet, à la fin de la commutation entre T et D_{RL} on a : $U = -R \cdot i_d + v_{DS}$ d'où :

$$v_{DS} = U + R \cdot i_d \approx U + R \cdot I_{D(S)}$$

β. Influence des composants et du câblage

En pratique, les connexions aux bornes de la diode et du transistor présentent une inductance d'effet non négligeable et le couplage capacitif entre drain et source interdit les variations discontinues de v_{DS}.

Pour simplifier l'analyse du blocage on va supposer que le montage se comporte comme celui de la figure **B.VI.29** ci-contre où les bobines d'inductance L_c rendent compte de l'effet du câblage.

L'ouverture est commandée à la date t_0 mais v_{GS} n'atteint qu'à la date t_{01} la valeur minimale assurant la saturation pour : $i_D = i_d = I_0$. Comme D_{RL} ne peut entrer en conduction que lorsque : $v_{DS} \geqslant U$ la première phase du blocage va correspondre à la montée de v_{DS}, à courant de drain d'intensité pratiquement constante : $i_D = i_d = I_0$.

Si on admet que le transistor se comporte comme le schéma simplifié de la figure **B.VI.30** où :

$$i_{D_1} = I_0 + K(t - t_{01})$$

$$\left(K = \frac{d}{dt}(i_{D_1}) = \text{Cte} < 0 \quad \text{dépend de} \quad \frac{dv_{GS}}{dt} \right)$$

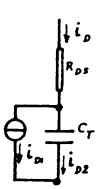


Figure B.VI.30

il vient : $i_{D_2} = -K(t - t_{01})$ et donc : $v_{DS} = -\frac{K}{2 C_T}(t - t_{01})^2 + R_{DS} \cdot I_0$

(en supposant constante la capacité équivalente de sortie, C_T, lorsque v_{DS} augmente, ce qui, en toute rigueur, est inexact).

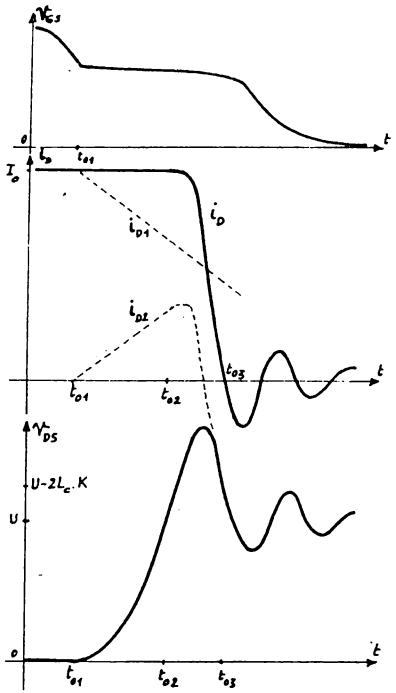


Figure B.VI.31

REMARQUE. – Si on suppose constantes les capacités entre électrodes la valeur de C_T peut s'exprimer :

$$C_T = C_{ds} + C_{gd}\left(1 + \frac{1}{A_v}\right)$$

où : $A_v \approx \dfrac{U}{V_{GS(sat)} - V_{GS(th)}} \gg 1$

$C_{ds} \approx C_{DSS}$

$C_{gd} \approx C_{rSS}$

Donc : $C_T \approx C_{ds} + C_{gd} \approx C_{DSS} + C_{rSS}$

La diode D_{RL} entre en conduction à la date :

$$t_{02} = t_{01} + \sqrt{-2\,C_T \frac{(U - R_{DS}\,I_0)}{K}}$$

Si on néglige l'effet de R_{DS} on a :

$$i_{RL} + i_D = i_d = I_0 = \text{Cte}$$

$$U = -L_c \cdot \frac{d}{dt}(i_{RL}) + L_c \cdot \frac{d}{dt}(i_D) + v_{DS}$$

soit : $v_{DS} = U - 2 \cdot L_c \cdot \dfrac{d}{dt}(i_D)$

On a toujours : $i_D = i_{D_1} + i_{D_2}$

où : $i_{D_2} = C_T \cdot \dfrac{d}{dt}(v_{DS})$

et : $i_{D_1} = I_0 + K\,(t - t_{01})$

que l'on peut aussi écrire :

$$i_{D_1} = I_{D_1(2)} + K\,(t - t_{02}) \qquad \text{si :} \qquad I_{D_1(2)} = i_{D_1}(t_{02})$$

On en déduit que v_{DS} doit satisfaire à : $2 \cdot L_c\,C_T \cdot \dfrac{d^2}{dt^2}(v_{DS}) + v_{DS} = U - 2\,L_c \cdot K > U$

La solution de ce système d'équations est de la forme :

$$v_{DS} = U - 2\,L_c \cdot K + A \cdot \sin(\omega_0\,(t - t_{02}) + \varphi)$$

$$i_D = I_{D_1(2)} + K\,(t - t_{02}) + \omega_0 A \cdot C_T \cdot \cos(\omega_0\,(t - t_{02}) + \varphi)$$

où : $\omega_0 = \dfrac{1}{\sqrt{2\,L_c\,C_T}}$; $\varphi = \text{Arctan}\left(\dfrac{2\,KL_c\,C_T\,\omega_0}{(I_0 - I_{D_1(2)})}\right)$;

$$A = \sqrt{(2\,L_c\,K)^2 + \left(\frac{(I_0 - I_{D_1(2)})}{C_T\,\omega_0}\right)^2}$$

La tension drain-source présente donc un maximum d'amplitude :

$$V_{DS_{max}} = U - 2\,L_c\,K + A = U - 2\,L_c\,K + \sqrt{(2\,L_c\,K)^2 + \frac{2\,L_c}{C_T}(I_0 - I_{D_1(2)})^2}$$

On voit que cette amplitude est d'autant plus grande que l'extinction du transistor est plus rapide (valeur absolue de K grande) et que l'inductance L_c du câblage est plus importante.

REMARQUE 1. – En réalité, ce régime oscillant est amorti par la présence d'éléments résistifs dans le montage (R_{DS}, câblage) mais cela n'a que peu d'influence sur l'amplitude du premier extremum.

REMARQUE 2. – On a supposé un découplage parfait entre l'entrée et la sortie du TEC ; en pratique, une montée rapide de v_{DS} va, du fait du couplage entre drain et grille traduit par le condensateur de capacité C_{gd}, élever la valeur de v_{GS} (ou du moins ralentir sa descente) et donc réduire la vitesse de décroissance de i_{D_1} ; d'où une diminution de la valeur maximale de v_{DS}.

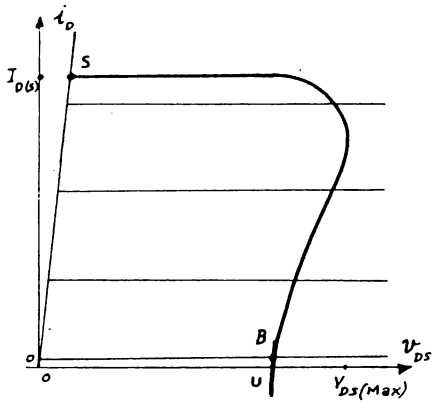


Figure B.VI.32

Lorsque le transistor est bloqué (c'est-à-dire i_{D_1} éteint) il se comporte comme un condensateur de capacité C_T (voisine de C_{DSS}) et la tension v_{DS} tend vers U au terme d'un régime oscillant de pseudo-pulsation ω_0 amorti par la résistance de la maille.

Les figures B.VI.31 et B.VI.32 indiquent l'allure de l'évolution de i_D et v_{DS} au cours du temps ainsi que la trajectoire du point figuratif dans le plan v_{DS}-i_D.

La diode de roue libre disposée aux bornes de la charge ne suffit donc pas à assurer la protection du transistor à l'ouverture. Il conviendra souvent de limiter l'excursion de v_{DS} pour éviter le fonctionnement en avalanche (claquage).

γ. Limitation de la surtension par circuit R-C

On dispose aux bornes de la charge un circuit R-C de constante de temps grande devant la durée d'ouverture du transistor. Le condensateur de capacité C, chargé sous une tension voisine de U lorsque le TEC est saturé, amortit la montée de v_{DS}.

En considérant le modèle simplifié de la figure ci-contre et l'état initial de fonctionnement décrit par :

$$v_{DS} = 0, \qquad v_C = u_d \approx U$$

$$i_{RC} = 0, \quad i_{D_2} = 0, \quad i_{D_1} = i_D = i_d = I_0 = \text{Cte}$$

et en supposant qu'à partir de l'instant t_{01} le courant i_{D_1} s'éteint suivant :

$$i_{D_1} = I_0 - \frac{1}{t_f} \cdot I_0 \, (t - t_{01})$$

on voit que les équations régissant l'évolution du montage tant que D_{RL} est bloquée (ou u_d positive), c'est-à-dire :

$$i_{RC} + I_0 = i_D = i_{D_1} + i_{D_2}$$

$$U = v_C + R \cdot i_{RC} + L_c \cdot \frac{d}{dt} (i_D) + v_{DS}$$

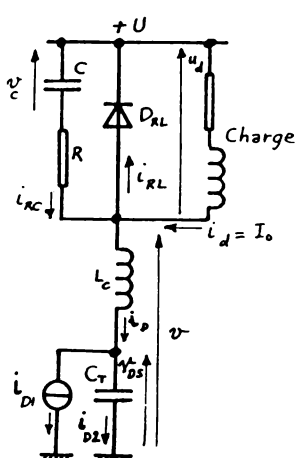


Figure B.VI.33

avec : $i_{RC} = C \cdot \frac{d}{dt}(v_C), \qquad i_{D_2} = C_T \cdot \frac{d}{dt}(v_{DS})$

conduisent à établir que i_D doit satisfaire à :

$$\frac{d^2 i_D}{dt^2} + \frac{R}{L_c} \cdot \frac{di_D}{dt} + \frac{1}{L_c C_e} \cdot i_D = \frac{1}{L_c C_e} \cdot I_0 - \frac{I_0}{L_c C_T t_f} \cdot (t - t_{01})$$

où : $$\frac{1}{C_e} = \frac{1}{C} + \frac{1}{C_T}$$

Si la valeur de R est inférieure à $R_{cr} = 2\sqrt{\frac{L_c}{C_e}}$ et en tenant compte de la nécessaire continuité de i_D et v_{DS} à la date t_{01} : $i_D(t_{01}) = I_0$, $v_{DS}(t_{01}) = 0$ on établit que i_D, v_{DS} et v évoluent suivant :

$$i_D(t) = I_0 \left[1 + \frac{C_e}{C_T t_f} \left\{ RC_e - (t - t_{01}) - \frac{1}{\omega_0} \cdot \cos(\omega_0 (t - t_{01}) - \varphi_0) \cdot e^{-(t - t_{01})/\tau} \right\}\right]$$

$$v_{DS}(t) = \frac{RC_e^2 I_0}{C_T^2 t_f} \left[\frac{L_c}{R} - RC_e + (t - t_{01}) - \frac{C_e - C_T}{2RC_e^2}(t - t_{01})^2 + \frac{1}{2}\left(\frac{\cos(a)}{\omega_0} - \tau \sin(a)\right) \cdot e^{-(t - t_{01})/\tau}\right]$$

$$v(t) = \frac{RC_e^2 I_0}{C_T^2 t_f} \left[\frac{L_c (C_e - C_T)}{RC_e} - RC_e + (t - t_{01}) - \frac{C_e - C_T}{2RC_e^2}(t - t_{01})^2 + \left(\frac{C_e + C_T}{2 C_e \omega_0} \cos(a) - \frac{\tau (C_e - C_T)}{2 C_e} \sin(a)\right) e^{-b}\right]$$

où : $$b = \frac{(t - t_{01})}{\tau}; \quad a = \omega_0 (t - t_{01}) - \varphi_0; \quad \omega_0 = \sqrt{\frac{1}{LC_e} - \frac{1}{\tau^2}}$$

$$\tau = \frac{2 L_c}{R}; \quad \varphi_0 = \arctan\left(\frac{1}{\omega_0}\left(\frac{1}{\tau} - \frac{1}{RC_e}\right)\right)$$

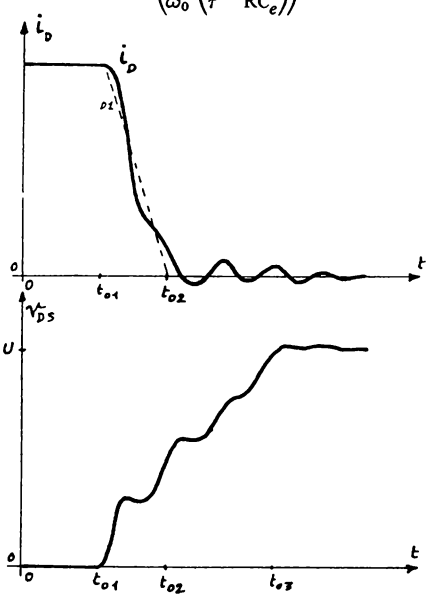


Figure B.VI.34

Dans le cas général où : $C \gg C_T \approx C_{DSS} + C_{r_{SS}}$ il vient : $C_e \approx C_T$ et les expressions se simplifient :

$$i_D = I_0 \left[1 + \frac{1}{t_f} \left(RC_T - (t - t_{01}) - \frac{1}{\omega_0} \cdot \cos(a) \cdot e^{-b} \right) \right]$$

$$v_{DS} = \frac{RI_0}{t_f} \left[\frac{L_c}{R} - RC_T + (t - t_{01}) + \frac{1}{2} \cdot e^{-b} \left(\frac{1}{\omega_0} \cdot \cos(a) - \tau \cdot \sin(a) \right) \right]$$

$$v = \frac{RI_0}{t_f} \left[- RC_T + (t - t_{01}) + e^{-b} \cdot \frac{\cos(a)}{\omega_0} \right]$$

A la date : $t_{02} = t_{01} + t_f$ le transistor s'éteint et l'on a :

$$I_{D(2)} = I_0 \left[\frac{RC_T}{t_f} - \frac{1}{\omega_0 \cdot t_f} \cos(\omega_0 t_f - \varphi_0) \cdot e^{-t_f/\tau} \right]$$

$$V_{DS(2)} = RI_0 \left[1 + \frac{L_c}{R t_f} - \frac{RC_T}{t_f} + \frac{1}{2} \cdot e^{-t_f/\tau} \cdot \left(\frac{\cos(a)}{\omega_0} - \tau \sin(a) \right) \right]$$

où : $a = \omega_0 \cdot t_f - \varphi_0$

Après l'instant t_{02} le TEC se comporte comme un condensateur de capacité C_{T_b} (voisine de C_{DSS}) et : $i_{D_1} = 0$, $i_D = i_{D_2} = C_{T_b} \cdot \frac{d}{dt}(v_{DS})$. L'intensité i_D doit alors satisfaire à :

$$\frac{d^2}{dt^2}(i_D) + \frac{R}{L_c} \cdot \frac{d}{dt}(i_D) + \frac{1}{L_c C_{eb}} \cdot i_D = \frac{1}{L_c C} \cdot I_0$$

i_D et v_{DS} sont de la forme :

$$i_D(t) = \frac{C_{eb}}{C} \cdot I_0 + A \cdot \cos(\omega_{ob}(t - t_{02}) + \varphi) \cdot e^{-(t-t_{02})/\tau}$$

$$v_{DS}(t) = \frac{1}{C_{T_b}} \left[B + \frac{C_{eb}}{C} \cdot I_0 (t - t_{02}) + \frac{RC_{eb}}{2} \cdot A (-\cos(a) + \omega_{ob} \cdot \tau \cdot \sin(a)) \cdot e^{-(t-t_{02})/\tau} \right]$$

où : $a = \omega_{ob}(t - t_{02}) + \varphi$, $\frac{1}{C_{eb}} = \frac{1}{C} + \frac{1}{C_{T_b}}$, $\omega_{ob} = \sqrt{\frac{1}{L_c C_{eb}} - \frac{1}{\tau^2}}$

et : $\tau = \frac{2}{R} \cdot L_c$

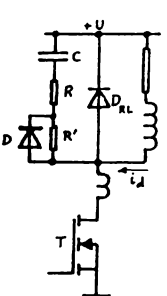


Figure B.VI.35

Les constantes A, B et φ sont déterminées en exprimant la continuité à la date t_{02} de i_D (de valeur $I_{D(2)}$), de v_{DS} (valeur $V_{DS(2)}$) et $\frac{d}{dt}(i_D)$ (valeur $I'_{D(2)}$) ; la continuité de la dérivée de i_D découle de celle des grandeurs v_{DS}, v_C, i_D, I_0 et donc aussi i_{RC} puisque D_{RL} est bloquée) : elles sont solution de :

$$A \cdot \cos\varphi = I_{D(2)} - \left(\frac{C_{eb}}{C} \right) \cdot I_0$$

$$A \cdot \sin\varphi = -\frac{1}{\omega_{ob}} \cdot \left(I'_{D(2)} + \frac{1}{\tau} I_{D(2)} - \left(\frac{C_{eb}}{C} \right) \cdot I_0 \right)$$

$$B = C_{T_b} \cdot V_{DS(2)} + \frac{RC_{eb}}{2} \cdot A \cdot (\cos\varphi - \omega_{ob} \cdot \tau \cdot \sin\varphi)$$

Cette phase cesse à la date t_{03} où $v(t)$ devient égale à U ; au-delà, la tension v_{DS} tend vers U et i_D tend vers zéro au terme d'un régime oscillant défini par l'inductance du câblage, la capacité C_{T_b} (et celle de la diode D_{RL}), et amorti par la résistance de la branche D_{RL}-L_c-C_{T_b}.

La figure **B.VI.34** indique l'évolution des grandeurs i_D et v_{DS} durant le blocage ; on voit que les surtensions observées précédemment ont bien été supprimées et même que l'énergie dissipée dans le transistor a été considérablement réduite puisque i_{D_1} s'éteint alors que v_{DS} n'a pas atteint la valeur U de la tension à bloquer ; en contrepartie la durée de blocage du composant a été sensiblement augmentée.

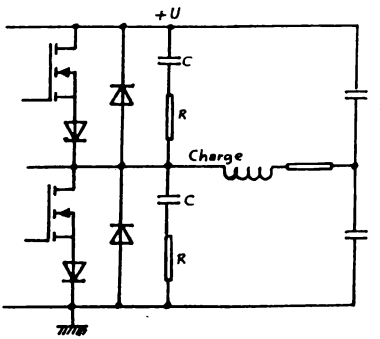


Figure B.VI.36

Le choix des valeurs de C et R peut s'effectuer à partir des considérations suivantes :

– la capacité C doit être la plus grande possible (par rapport à C_T) pour réduire les surtensions mais la durée de mise en conduction de la diode de roue libre augmente avec C ; en effet :

$$t_{03} - t_{02} \approx \frac{C}{I_0} \cdot (U - V_{DS(2)}) < \frac{C \cdot U}{I_0}$$

Une trop grande valeur de C impose donc une durée de transition trop importante ;

– la résistance R doit permettre un régime oscillant très amorti pour réduire la durée du régime transitoire ; on essaiera donc de donner au circuit un coefficient de qualité voisin de 0,5 par valeurs supérieures, soit :

$$R \leqslant 2\sqrt{\frac{L_c}{C_e}}$$

La valeur de R sera généralement obtenue de façon expérimentale.

REMARQUE 1. – A la mise en conduction du transistor il convient d'éviter que l'intensité du courant de drain excède I_{DM} ; or : $i_D \approx \frac{U}{R} + i_d$ peu après la fermeture de T. On peut réduire l'intensité maximale du courant de charge de C en ajoutant un second résistor de résistance R′ (figure B.VI.35) mais la constante de temps : $\tau' = (R + R') \cdot C$ doit rester faible devant la durée minimale de conduction de T (pour que C soit chargée à l'ouverture du TEC).

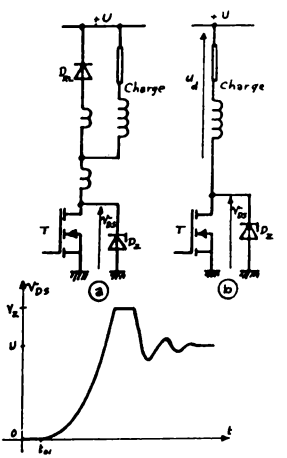


Figure B.VI.37

REMARQUE 2. – Si les transistors de commutation à effet de champ sont mis en œuvre dans un onduleur en pont ou en demi-pont (figure B.VI.36) les circuits R-C (ou R-R-D-C) de protection doivent être disposés aux bornes de chaque composant.

REMARQUE 3. – Il va de soi que ces circuits n'assurent la protection prévue que si le condensateur est dépourvu d'effet inductif aux très grandes vitesses d'établissement du courant.

δ. *Protection par diode Zéner ou Transil*

On peut enfin limiter la valeur maximale de la tension drain-source d'un TEC en disposant entre ses bornes une diode zéner de tension supérieure à U (alimentation) mais inférieure à BV_{DSS} (du transistor).

Dans le cas d'un montage du type de celui de la figure **B.VI.37**.a la diode D_z, en général

très rapide, va écrêter la tension v_{DS} et donc interdire au transistor d'entrer dans la zone de claquage (souvent destructif).

Si le courant de charge doit s'éteindre lorsque T est ouvert (cas du montage de la figure **B.VI.37.b**) la présence de D_z va maintenir une tension : $u_d = U - V_z < 0$ aux bornes de la charge pendant le blocage et donc réduire la durée d'extinction de i_d.

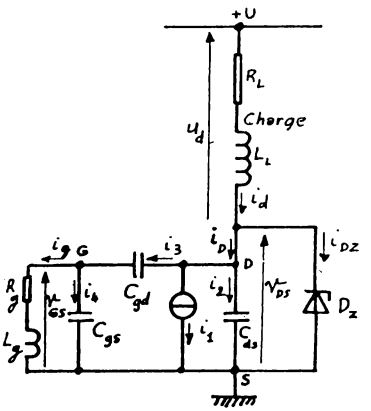


Figure B.VI.38

On peut analyser sommairement le comportement d'un tel dispositif en supposant qu'il se comporte comme le circuit de la figure **B.VI.38** ci-contre :

- tant que v_{GS} est supérieure à :

$$V_{GS_{sat}} = V_{GS_{(th)}} + \frac{i_d}{g_{fs}}$$

qui assure la saturation de T, la décroissance de v_{GS} n'a pas d'effet sur la sortie du transistor ;

- v_{GS} prend la valeur de $V_{GS_{sat}}$ à la date t_{01} et, au-delà, l'intensité i_1, d'expression :

$$i_1 = g_{fs} \cdot (v_{GS} - V_{GS_{(th)}})$$

tend à devenir inférieure à i_d ; la continuité de l'intensité du courant de charge impose la montée de la valeur de v_{DS}, initialement négligeable devant celle de U. En supposant i_d constante durant cette phase on montre que, si :

$$R_g > g_{fs} \cdot \frac{L_g\, C_{gd}}{C_T\, C'_e} + 2 \cdot \sqrt{\frac{L_g}{C'_e}}$$

les grandeurs v_{GS}, v_{DS} et i_g évoluent comme :

$$v_{GS}(t) = V_{GS_{sat}}(1-a) - \frac{C_e}{C'_e} \cdot \frac{\tau_1 \cdot \tau_2}{\tau_2 - \tau_1} \left[\left(\left(\frac{dv_{GS}}{dt}\right)_1 + \frac{V_{GS_{sat}}}{R_g C_e} \right) \cdot e^{(t-t_{01})/\tau_1} - \left(\left(\frac{dv_{GS}}{dt}\right)_1 + \frac{\tau_2}{\tau_1} \cdot \frac{V_{GS_{sat}}}{R_g C_e} \right) \cdot e^{(t-t_{01})/\tau_2} \right]$$

$$i_g(t) \cong \frac{V_{GS_{sat}}}{R_g} - \left[C_e \cdot \left(\frac{dv_{GS}}{dt}\right)_1 + \frac{V_{GS_{sat}}}{R_g} \right] \cdot e^{(t-t_{01})/\tau_1}$$

$$v_{DS}(t) = D + \frac{V_{GS_{sat}}}{R_g C_{gd}} \cdot (t - t_{01}) - \frac{C_e}{C'_e} \cdot \frac{\tau_1 \cdot \tau_2}{\tau_2 - \tau_1} \left[\left(\frac{C_{gd}}{C_T} + \frac{g_{fs} L_g}{C_T R_g} \right) \left(\left(\frac{dv_{GS}}{dt}\right)_1 + \frac{V_{GS_{sat}}}{R_g C_e} \right) e^{(t-t_{01})/\tau_1} - \left(\frac{C_e}{C_{gd}} \right) \cdot \left(\left(\frac{dv_{GS}}{dt}\right)_1 + \frac{\tau_2}{\tau_1} \cdot \frac{V_{GS_{sat}}}{R_g C_e} \right) e^{-(t-t_{01})/\tau_2} \right]$$

où : $C_e = C_{gs} + C_{gd}$; $C_T = C_{gd} + C_{ds}$; $C'_e = C_e - \frac{C_{gd}^2}{C_T}$

$$a = \frac{C_T}{C_T + g_{fs} R_g C_{gd}} \approx \frac{C_T}{g_{fs} R_g C_{gd}} < 1 \; ; \quad \tau_1 \approx \frac{L_g}{R_g} \; ; \quad \tau_2 \approx \frac{C'_e C_T}{g_{fs} C_{gd}} > \tau_1$$

$$D = -\tau_1 \cdot \frac{C_e}{C_{gd}} \cdot \left(\frac{dv_{GS}}{dt}\right)_1 - \left(\frac{\tau_1}{R_g C_{gd}} + \frac{\tau_2^2 \cdot C_e}{R_g C_{gd} C'_e (\tau_2 - \tau_1)}\right) \cdot V_{GS_{sat}}$$

et où $\left(\frac{dv_{GS}}{dt}\right)_1$ est la valeur de la dérivée de $v_{GS}(t)$ à l'instant $t_{01} - \epsilon$ (valeur négative).

Il convient de remarquer ici un effet du couplage capacitif inévitable entre grille et drain : la montée de la tension v_{DS} provoque une stabilisation de la tension d'entrée au voisinage de la valeur :

$$V_{GS_{sat}} \cdot (1 - a) \qquad \text{où} \qquad a \approx \frac{C_T}{g_{fs} R_g C_{gd}}$$

Cette valeur de v_{GS} est inférieure à $V_{GS_{sat}}$ mais suffisamment voisine (a est d'autant plus petit que le produit $g_{fs} \cdot R_g$ est plus grand) pour que le transistor puisse encore conduire une part importante du courant de charge.

Cette phase cesse à la date t_{02} où : $v_{DS} = V_z$;

- au-delà de l'instant t_{02} la tension v_{DS} reste constante (de valeur V_z) et il en découle :
  - que le courant de charge s'éteint suivant l'expression :

$$i_d(t) = -\frac{V_z - U}{R_L} + \left(i_d(t_{02}) + \frac{V_z - U}{R_L}\right) e^{-(t - t_{02})/\tau_L}$$

où : $\tau_L = \frac{L_L}{R_L}$

L'intensité i_d est nulle à la date : $t_{03} = t_{02} + \tau_L \cdot \text{Log}\left(1 + \frac{R_L\, i_d(t_{02})}{V_z - U}\right)$

REMARQUE. – Si la résistance de la charge est négligeable les expressions précédentes deviennent :

$$i_d(t) = i_d(t_{02}) - \frac{V_z - U}{L_L} \cdot (t - t_{02}) ; \qquad t_{03} = t_{02} + \frac{L_L \cdot i_d(t_{02})}{V_z - U}$$

  - que la tension d'entrée $v_{GS}(t)$ évolue approximativement suivant l'expression :

$$v_{GS}(t) \approx V_{GS_{sat}} \cdot (1 - a) \cdot e^{-(t - t_{02})/\tau_e}$$

où : $\tau_e \approx R_g \cdot C_e = R_g \cdot (C_{gs} + C_{gd})$

Si la constante de temps τ_e du circuit d'entrée est petite devant celle, τ_L, du circuit de charge l'extinction du courant de charge est pratiquement assurée par la diode zéner (ou transil) qu'il faut donc prévoir en conséquence, c'est-à-dire capable de dissiper à chaque ouverture :

$$W(O) \approx \int_{t_{02}}^{t_{03}} V_z \cdot i_d \cdot dt \leqslant \frac{1}{2} \cdot L_L \cdot i_d^2(t_{02})$$

Les grandeurs v_{DS}, v_{GS}, i_d, i_D et i_{D_z} évoluent alors approximativement comme indiqué sur la figure **B.VI.39.a**.

Si τ_e est supérieure à τ_L l'extinction de i_d est assurée par le transistor, D_z ne servant qu'à fixer la tension de travail de sorte que l'ouverture s'effectue sans risque pour le composant (certains constructeurs conseillent de travailler à la tension $V_z \approx 0{,}8 \cdot BV_{DSS}$) ; v_{DS}, v_{GS}, i_D et i_d évoluent comme les courbes de la figure **B.VI.39.b**.

- lorsque le courant de charge est pratiquement éteint la tension v_{DS} retourne à la valeur U après un régime oscillant de pseudo-pulsation $\frac{1}{\sqrt{L_L C_T}}$ amorti par la résistance de la maille de charge.

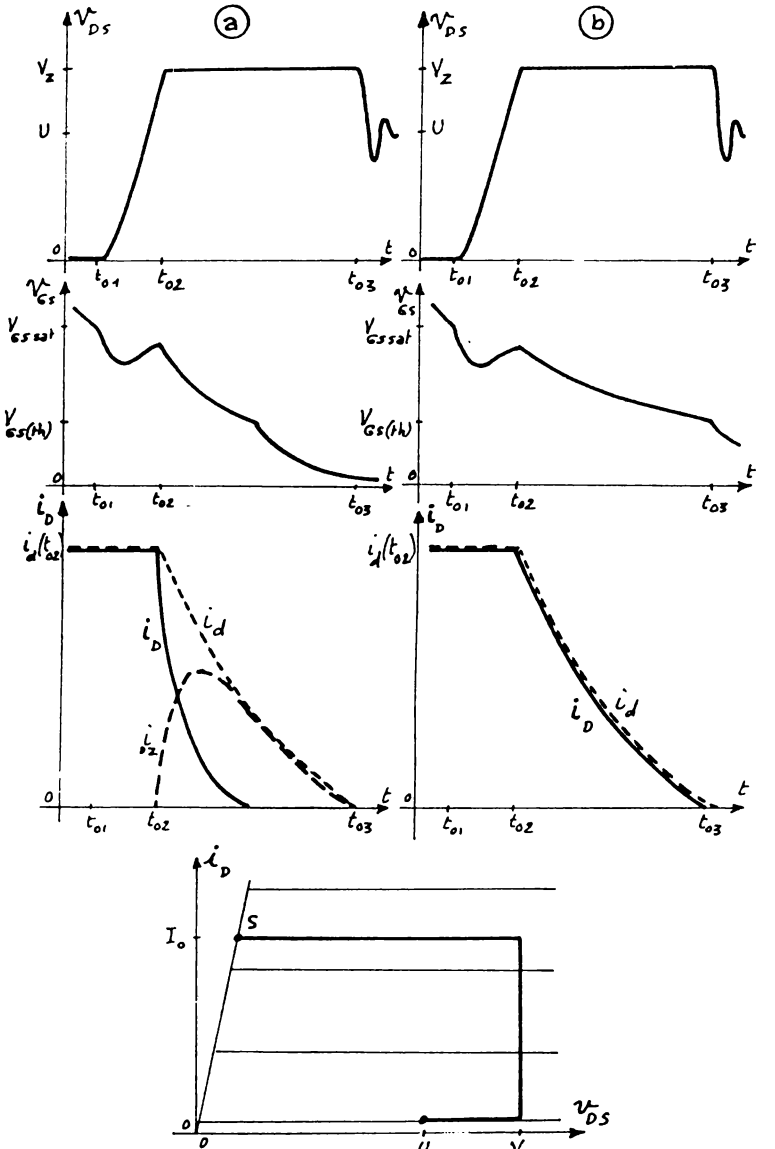


Figure B.VI.39

4. Mise en œuvre des transistors de puissance à effet de champ

Les notices techniques fournissent de nombreux éléments (conseils, protections, circuits de commande) qu'il sera utile de prendre en compte. Elles insistent parfois sur une sécurité et une facilité d'emploi que l'expérience et l'analyse détaillée ne mettent pas toujours en évidence.

Le (ou les) transistor (s) étant choisi (s) en fonction du montage projeté et des conditions de fonctionnement souhaitées, les problèmes à résoudre pour mettre en œuvre ce (ou ces) composant (s) peuvent être de trois sortes :

a. Logistique du transistor de puissance

L'analyse du fonctionnement du montage à réaliser, compte tenu de la charge prévue, permet de déterminer les contraintes imposées au composant : surtensions, surintensités, dissipation thermique à l'ouverture ou à la fermeture.

La présence d'un Circuit d'Aide à La Commutation (CALC), de même principe que ceux conçus pour les transistors de commutation bipolaires, n'est pas ici une nécessité absolue ; l'aire de sécurité du TEC de puissance permet des commutations où le point figuratif du plan v_{DS}-i_D s'éloigne de l'origine, l'énergie dissipée restant acceptable du fait de la très courte durée des transitions. Par ailleurs, la réalisation d'un CALC classique travaillant aux vitesses caractéristiques des TEC poserait problème.

Plutôt qu'une « aide à la commutation » du composant, l'environnement logistique devra assurer sa « sécurité de commutation », en lui interdisant de sortir de son aire de sécurité, et réduire les conséquences fâcheuses des commutations rapides.

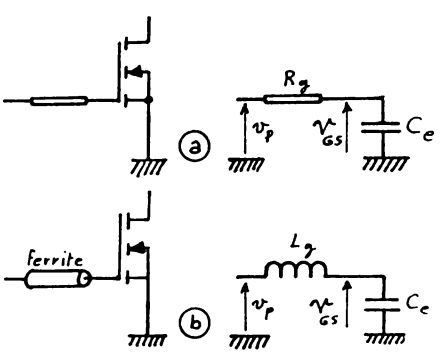


Figure B.VI.40

On devra donc éventuellement prévoir, suivant le cas :

– de limiter l'intensité i_D à la fermeture ; voir § **B.VI.2** ;

– de limiter les surtensions à la fermeture (aux bornes de la charge ou des autres composants du montage) et/ou l'ouverture (aux bornes du transistor) ; voir § **B.VI.2** et **B.VI.3**. Pour cela on pourra :

– réaliser des connexions très courtes pour diminuer l'inductance du câblage,

– disposer des circuits de protection (diode de roue libre, circuit R-C, diode zéner) ;

– de limiter l'échauffement du composant (calcul du radiateur) ; ce problème prend de l'acuité du fait que la réduction de la longueur des connexions amène une grande concentration des composants de puissance ;

– de réduire l'influence du bruit généré par le circuit de commande. Une tension de seuil élevée protège le composant à l'état bloqué. On augmente l'impédance dynamique d'entrée en disposant sur la connexion de grille un résistor (100 à 10 000 Ω) ou une perle de ferrite (cf. figure **B.VI.40**) ; le courant provoqué par une tension d'entrée parasite v_p amène une chute de tension dans R_g ou L_g qui réduit la tension réelle d'entrée v_{GS} ;

– de découpler l'entrée et la sortie. On a vu (cf. § **B.VI.3**) les effets du couplage capacitif interne entre grille et drain : la tension de grille tend à suivre celle du drain, d'où oscillation du fonctionnement du transistor si le couplage est trop fort ; il conviendra d'éviter qu'un couplage externe vienne renforcer l'action de C_{gd}. On obtiendra ce résultat :

– en isolant au maximum les connexions de commande de celles de sortie et, si possible, en constituant un écran entre entrée et sortie ;

– grâce à la perle de ferrite de la borne grille qui diminue la fréquence de résonance de la maille d'entrée $\left(f_e = \frac{1}{2\pi\sqrt{L_g C_e}}\right.$ où C_e est la capacité équivalente d'entrée : $\left.C_e \approx C_{iss}\right)$ et l'éloigne donc de celle du circuit de sortie lors des oscillations autour d'un régime stable $\left(f_s = \frac{1}{2\pi\sqrt{L_c C_T}}\right.$ où $\left.C_T \approx C_{DSS} < C_{iss}\right.$ et où L_c est l'inductance du câblage, inférieure à $\left.L_g\right)$.

b. Mise en parallèle des TEC de puissance

Les performances attendues d'un dispositif peuvent imposer le fonctionnement en parallèle de plusieurs transistors. Il ne se pose pas *a priori* de problème pour équilibrer la répartition du courant de charge entre les différents composants, le coefficient de température positif de la résistance du semiconducteur assurant cet équilibre (en augmentant la résistance des composants qui tendraient à trop se charger) pour peu que la tension d'attaque sature tous les transistors.

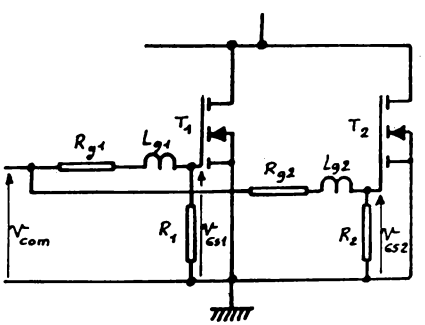


Figure B.VI.41

Par contre, lors des commutations, la dispersion des tensions de seuil ($V_{GS(th)}$), des transconductances (g_{fs}) et des temps de réponse risque de déséquilibrer très sensiblement la répartition du courant de charge : par exemple, à la fermeture, le transistor de plus faible $V_{GS(th)}$ conduira seul la totalité du courant de charge tant que v_{com} sera insuffisante pour débloquer un second composant. Un défaut de synchronisation des signaux de commande (retards de propagation différents entre le générateur de commande et les entrées des différents transistors) produira de même un déséquilibre dynamique de la répartition de la charge.

La recherche d'une grande symétrie des circuits de commande (égale longueur des connexions homologues) et l'emploi de dispositifs $L_g - R_g$ (L_g est obtenu au moyen d'une perle de ferrite, R_g est réglable) permettent de réduire le déséquilibre dynamique de répartition : les ensembles L_g-R_g-R constituent des ponts diviseurs qui permettent de compenser sensiblement la dispersion des tensions de seuil ; le ralentissement de l'évolution des tensions d'entrée v_{GS} imposé par les inductances L_g aide à la synchronisation des commutations des composants.

c. Circuits de commande

L'analyse des caractéristiques du TEC de puissance (§ B.VI.1) a montré que le circuit de commande doit :

– appliquer une tension nulle au blocage et assurer, à l'état conducteur, une tension suffisante pour saturer le composant (qui présente alors une grande impédance d'entrée) ;

– fournir, pendant la durée de fermeture choisie (pour des raisons énergétiques), la charge électrique nécessaire à la commutation ; la durée et les conditions de l'ouverture sont en grande partie fixées par le circuit de charge ;

– éviter d'appliquer une tension négative à l'entrée si elle est protégée par une diode zéner interne.

Il existe bien sûr de très nombreux circuits de commande. On se contentera ici de donner le principe de certains de ces dispositifs.

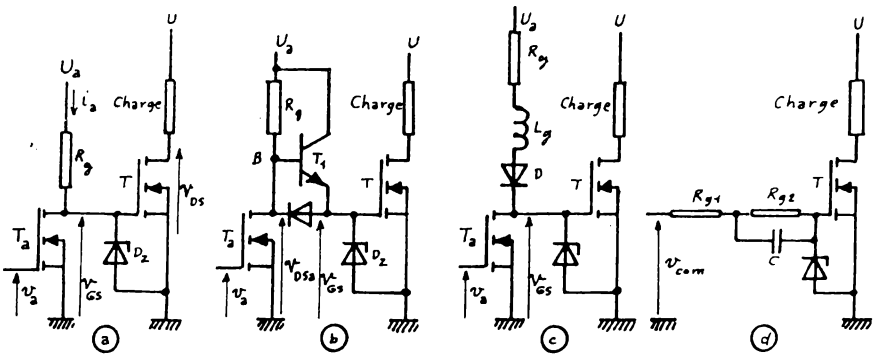


Figure B.VI.42

Le plus simple se compose d'une tension continue U_a disposée en série avec un résistor R_g et appliquée entre grille et source à l'ouverture d'un transistor auxiliaire T_a (qui peut être un transistor bipolaire, une porte TTL ou CMOS suivant la valeur de U_a nécessaire pour saturer T au courant maximal de charge) ; la figure **B.VI.42.a** donne le schéma de principe de ce circuit (où T_a est un TEC). La durée de mise en conduction est fonction de la valeur de R_g : en effet, v_{GS} atteint 90 % de U_a au bout de : $\Delta t = 2{,}3 \cdot R_g \cdot C_e$ où C_e est la capacité équivalente à l'entrée de T (que l'on peut estimer, compte tenu des calculs du § **B.VI.1.c.α** :

$$C_e\,(T) = \frac{Q_{E\,(F)}}{V_{GS\,(F)}} = C_{iss} + \frac{U}{U_a} \cdot C_{rss}, \quad \text{car} \quad V_{GS\,(F)} = U_a)$$

en parallèle sur la sortie de T_a (de capacité faible devant C_e (T)).

Une fermeture rapide nécessitera une valeur de R_g très petite, d'où une dissipation importante durant le blocage (T_a est alors saturé et : $i_a \approx \frac{U_a}{R_g}$), un dimensionnement conséquent de R_g et T_a et une entrée de T sensible au bruit.

On peut pallier cet inconvénient en disposant un transistor en émetteur-suiveur (figure B.VI.42.b) ou en accumulant de l'énergie dans une bobine (figure **B.VI.42**.c). Dans le premier cas T_1 tend à se saturer à l'ouverture de T_a ; v_{GS} augmente comme v_{DS_a} donc avec la constante de temps $R_g \cdot C_{sa}$ (où C_{sa} est la capacité équivalente à la sortie de T_a, très petite devant C_e (T)). Dans le second cas l'énergie emmagasinée dans L_g lorsque T_a conduit sert à charger l'entrée de T (et la sortie de T_a) à la fermeture ; pour avoir un transfert d'énergie suffisant en Δt (F) il faut que :

$$L_g \approx \frac{4 \cdot (\Delta t\,(F))^2}{\pi^2 \cdot C_e} \qquad \text{et} \qquad R_g \leqslant \frac{2 \cdot \Delta t\,(F)}{\pi \cdot C_e}$$

On pourrait aussi songer à accélérer la fermeture en utilisant des circuits s'inspirant de ceux mis en œuvre dans la commande des transistors de commutation bipolaires (figure **B.VI.42**.d).

Certains montages utilisent deux TEC de puissance disposés en série mais commandés de façon complémentaire. On dit parfois qu'ils occupent alors une configuration « totem-pôle » ; c'est le cas pour les transistors d'un bras d'onduleur comme celui de la figure **B.VI.43**.a (onduleur de tension

sur charge inductive ; on n'a pas représenté les circuits R-C de protection ni les composants inhibant les diodes inverses de structure). Le principe de la commande est indiqué sur la même figure : au blocage de T_{a_1} les transistors T_{a_2} et T_2 sont conducteurs (et saturés si U_{a_1} est bien choisie) et T_1 est bloqué (la tension v_{DS} de T_{a_2} est de l'ordre de grandeur de v_{DS} de T_2) ; à la saturation de T_{a_1}, T_{a_2} et T_2 sont bloqués (si v_{DS} de T_{a_1} est inférieure à leur $V_{GS(th)}$) et le transistor T_1 peut conduire ; T_2, bloqué, supportant une tension voisine de U (lorsque T_1 conduit) il faut donc disposer d'une source auxiliaire de tension U_{a_2} supérieure à U pour assurer la saturation de T_1 : $U_{a_2} = U + v_{GS}(T_1)$.

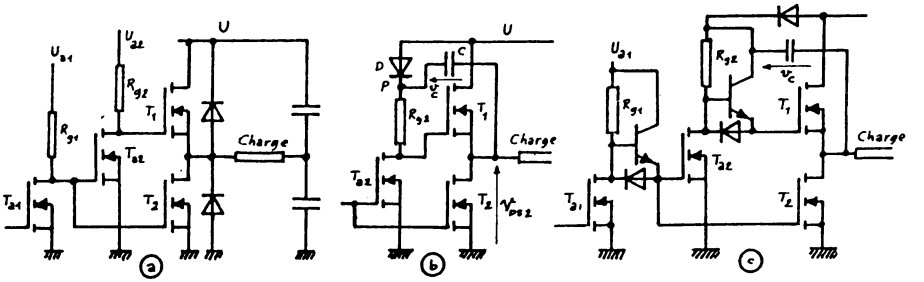


Figure B.VI.43

On peut faire l'économie de la source auxiliaire de tension U_{a_2} en réalisant un montage « bootstrap » (principe indiqué sur la figure **B.VI.43.b**) : un condensateur de capacité C se charge à travers une diode D sous une tension v_C voisine de U (ou d'une partie de U si cette dernière est trop importante) pendant que T_2 est saturé ; au blocage de T_2 le potentiel du point P (par rapport à la masse) devient : $v(P) = v_{DS}(T_2) + v_C \approx U + v_C > U$. Il convient de choisir la capacité C de telle sorte que la charge demandée par T_1 pour sa fermeture et son maintien en conduction n'amène pas v_C en-dessous de la valeur de v_{GS} assurant la saturation de T_1.

On peut bien sûr adapter à ce type de circuit de commande les procédés déjà décrits pour réduire la durée de fermeture : transistors émetteur-suiveur (figure **B.VI.43**.c) ou bobines d'accumulation.

B.VII. COMPOSANTS HYBRIDES OU ASSOCIATIONS HYBRIDES DE TRANSISTORS

1. Généralités

On a déjà analysé les possibles associations de transistors bipolaires : série (Cascode), parallèle, cascade Darlington, Darlington dual (voir § B.V.8 et § B.V.9). On pourrait combiner de même façon des transistors à effet de champ (voir figure B.VII.1 pour les schémas de principe de ces dispositifs).

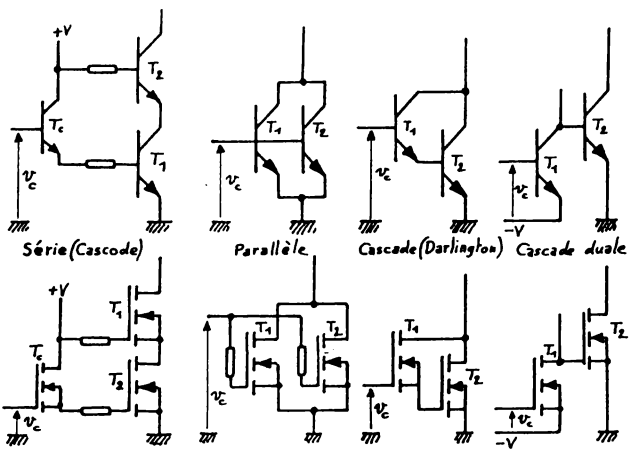


Figure B.VII.1

La modification des performances du complexe obtenu, par rapport à celles d'un transistor seul, dépend du montage réalisé et peut, en résumé, s'énoncer ainsi :

– montage série (Cascode), on bloque des tensions plus élevées qu'avec un seul composant, la sécurité et la rapidité à l'ouverture sont améliorées mais la fermeture est plus lente et la chute de tension directe en conduction plus importante ;

– montage parallèle : la fermeture est pilotée par le composant le plus rapide (surtout si on dispose des bobines d'équilibrage dynamique des courants), on commute des courants de plus grande intensité qu'avec un seul transistor mais l'ouverture est plus lente ;

– cascade Darlington : très forte accélération de la fermeture ;

– Darlington dual : très grande rapidité à l'ouverture.

Le choix d'un interrupteur électronique commandé à la fermeture et à l'ouverture (CFO) consistera donc, lorsque la technologie « transistor » est utilisable, à rechercher le type de composant ou d'association de composants qui satisfait aux contraintes de fonctionnement (d.d.p. à bloquer, intensité du courant à commuter, durées de commutations) dans les meilleures conditions (rendement, prix, fiabilité). La technologie « transistor » est inutilisable s'il n'existe aucun composant ou association simple de composants (plus simple qu'un thyristor accompagné de son circuit de blocage et satisfaisant aux contraintes fixées) susceptibles d'effectuer la fonction CFO dans les conditions de fonctionnement exigées par le convertisseur.

Le nombre des associations utilisables augmente si on prend en compte les combinaisons mixtes possibles de transistors bipolaires et de transistors à effet de champ (TEC). Ces dispositifs hybrides permettent, en cumulant les effets du montage (résumés plus haut) et les performances des différents types de transistors, de produire un grand nombre d'interrupteurs statiques aux caractéristiques très diverses.

Il est exclu d'analyser ici toutes les combinaisons hybrides concevables ; leur recensement seul serait fastidieux, à moins de se limiter aux associations de deux composants seulement, et probablement sans grand intérêt immédiat. On se contentera de citer quelques montages parmi les plus couramment utilisés (et même parfois intégrés sur un même cristal semiconducteur). Ils procèdent d'une démarche tendant à réaliser des interrupteurs électroniques présentant les caractéristiques suivantes :

– grande impédance d'entrée, ce qui permet de piloter les commutations grâce aux variations d'une tension et réduit la puissance développée par le circuit de commande : on trouvera souvent un TEC comme composant ou fonction d'entrée ;

– faible chute de tension directe en conduction, ce qui amènera souvent, compte tenu des performances actuelles des composants, à « sortir » sur un transistor bipolaire ;

– vitesses de commutation élevées, ce qui doit permettre de travailler à hautes fréquences ou de disposer d'aires de sécurité étendues en commutation.

L'idéal serait de pouvoir établir un tableau comparatif des performances de tous les interrupteurs commandés réalisables (thyristor, thyristor blocable, transistors bipolaires, TEC, associations de transistors) de façon à déterminer, dans chaque cas d'espèce (défini par les valeurs de la d.d.p. à bloquer, de l'intensité du courant à commuter, de la fréquence de travail), quelles sont les solutions existantes et leurs qualités annexes (complexité, rendement, coût, fiabilité). Mais, outre que les qualités de chaque composant dépendent du service qui lui est imposé (structure du convertisseur, comportements dynamiques de la source et de la charge), la validité d'un tel tableau serait rapidement réduite du fait de l'évolution incessante des caractéristiques et des prix des composants.

2. Cascade (Darlington) TEC-bipolaire (ou BITEC, ou BipMOS)

L'association la plus simple qui permette de cumuler les avantages que constituent l'impédance d'entrée élevée du TEC et la chute de tension plus faible du transistor bipolaire est évidemment la cascade (Darlington) TEC-Bipolaire (voir le schéma de principe sur la figure **B.VII.2**).

L'analyse de ce dispositif s'effectuerait à partir des résultats obtenus pour le TEC, le transistor bipolaire et le montage Darlington. On se contentera de résumer ici la description du fonctionnement de cette combinaison :

– à l'état ouvert les deux transistors doivent bloquer pratiquement la même tension directe (ici U) ;

– la fermeture T_1 est d'autant plus rapide que la pointe de courant de grille (d'intensité i_G) apporte plus vite la charge électrique nécessaire à sa mise en conduction (voir § **B.VI.1.c.α**) ; l'effet « Darlington » (pointe de courant dans la base d'un transistor non saturé) provoque une fermeture très rapide de T_2 (d'où réduction des pertes de commutation et extension de l'aire de sécurité) ; la rapidité de T_1 peut amener un dépassement de i_D par rapport à sa valeur finale ;

– à l'état conducteur on a :

$$i_e = i_G \text{ (négligeable devant } i_D \text{ et } i_C)$$

$$i_A = i_C + i_D \approx i_C + i_B = i_C \left(1 + \frac{1}{\beta}\right)$$

$$v_{AK} = v_{CE} = v_{DS} + v_{BE} \approx R_{DS} \cdot i_B + v_{BE} = R_{DS} \cdot \frac{i_C}{\beta} + v_{BE} > v_{BE}$$

(si R_{DS} est la résistance équivalente à T_1 à l'état passant et β l'amplification en courant de T_2). Le

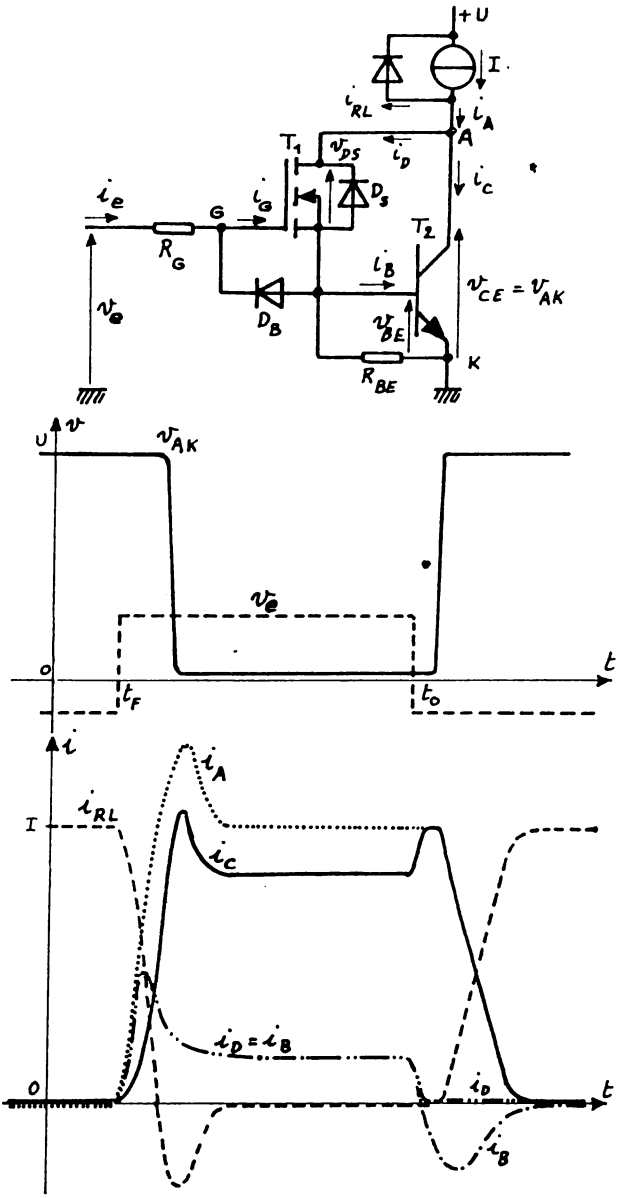


Figure B.VII.2

dispositif est donc commandé par une puissance négligeable devant celle qui est contrôlée et le transistor T_2 conduit en régime quasi saturé ;

– l'ouverture cumule les avantages du TEC pilote (transition brève si i_G évacue rapidement la charge du condensateur équivalent à l'entrée) et de l'état quasi saturé de T_2 (réduction de la durée de déstockage t_s) ; il convient souvent d'améliorer les conditions d'ouverture du transistor de sortie (et surtout la rapidité du blocage) au moyen d'une commande générant un courant de base inverse (voir § B.V.9).

Pour évaluer l'intérêt de ce montage on peut indiquer dans un tableau ses principaux avantages et inconvénients par rapport à un transistor bipolaire ou à effet de champ de mêmes performances statiques (tension directe bloquée, intensité du courant commuté) :

	AVANTAGES	INCONVÉNIENTS
Par rapport à un transistor à effet de champ	– Fermeture plus rapide ou nécessitant un courant de grille de moindre intensité du fait que le TEC pilote est de moindres dimensions (donc de plus faible capacité d'entrée) qu'un TEC commutant I. – Chute de tension plus faible à l'état conducteur, d'où moindre échauffement. – La jonction B-E de T_2 inhibe la diode de structure D_s de T_1 et lui interdit de participer aux commutations du montage.	– Ouverture plus lente que celle d'un TEC bien commandé. – Sensible au bruit de fond de l'entrée.
Par rapport à un transistor bipolaire	– Fermeture plus rapide (effet Darlington). – Ouverture de plus courte durée que pour un transistor saturé (réduction de t_s due à l'état quasi saturé en conduction).	– Chute de tension plus importante que pour un transistor bipolaire saturé, d'où échauffement supérieur.

Il va de soi que la protection et l'aide à la commutation de cette cascade s'inspirent de celles établies pour un transistor bipolaire ou un montage Darlington conventionnel tandis que les circuits de commande ressemblent à ceux qui pilotent des transistors à effet de champ.

3. Transistor à porte isolée (TPI)

Ce composant correspond à une tentative d'intégrer sur une même pastille semiconductrice un TEC pilotant un transistor de puissance, de façon à réaliser un tripôle présentant une forte impédance d'entrée et une faible chute de tension directe à l'état saturé.

Plusieurs technologies de construction ont été mises en œuvre pour y parvenir et ont donné des produits aux désignations diverses : IGT *(insulated gate transistor)*, GEMFET, COMFET,... Ces dispositifs ont en commun de pouvoir approximativement être représentés par un schéma fonctionnel du type de ceux des figures **B.VII.3.a** ou **B.VII.3.b** ; ils sont souvent cités au moyen de l'expression « Bip-MOS à réaction » pour les distinguer des Darlington TEC-Bipolaire désignés par « Bip-MOS ». Certains auteurs ont proposé de les représenter par les symboles des figures **B.VII.3.c** ou **B.VII.3.d**.

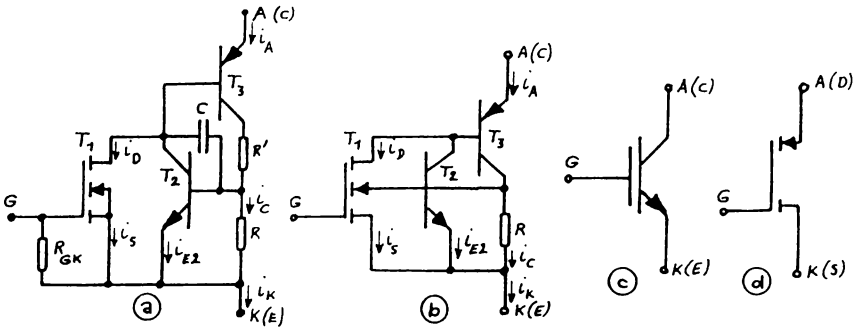


Figure B.VII.3

Les schémas fonctionnels (**B.VII.3**.a et **B.VII.3**.b) montrent le principe du pilotage du transistor bipolaire de sortie T_3 par le TEC d'entrée T_1 : la mise en conduction de T_1 provoque la circulation d'un courant dans la base de T_3 qui s'enclenche ; le blocage de T_1 prive T_3 de courant de commande.

La présence du transistor T_2 n'est pas voulue ; elle est inhérente aux technologies de réalisation du TEC de puissance T_1. Normalement, si la résistance du résistor R est suffisamment faible pour que la chute de tension $R \cdot i_C$ soit inférieure à la tension de seuil de l'entrée B-E de T_2, ce dernier transistor n'entre jamais en conduction et se comporte comme une transdiode dans le sens E-C : c'est la diode inverse de structure du TEC T_1. Toutefois, l'ensemble des fonctions transistor T_2 et T_3 constitue un thyristor (cf. figure **B.IV.1**) ; pour éviter la conduction de ce thyristor (le transistor pilote T_1 ne pourrait plus alors provoquer l'ouverture puisqu'on sait que le blocage d'un thyristor nécessite un courant d'entrée inverse très important : cf. § **B.IV.1**.a) il convient que T_2 et T_3 soient tels que

$$\alpha_2 + \alpha_3 < 1 \qquad (\text{ou } \beta_2\beta_3 < 1) ;$$

par construction on réduira donc l'amplification en courant de T_2 (en diminuant la valeur de R).

Pourtant, la structure T_2-T_3 peut présenter un inconvénient important dans la mesure où l'on sait qu'un thyristor est sensible à la vitesse $\frac{dv}{dt}$ d'établissement de la tension directe entre ses bornes ; au-delà qu'une vitesse critique $\left(\frac{dv}{dt}\right)_{cr}$ spécifiée par le constructeur les courants dus aux capacités parasites entre électrodes (condensateur équivalent C de la figure **B.VII.3**.a, par exemple) peuvent suffire à provoquer un enclenchement irréversible et souvent destructif (la conduction n'est pas nécessairement uniforme puisque ce mode de fermeture n'est pas prévu par le constructeur).

Pour réduire ce défaut, désigné par le terme de « verrouillage », le constructeur :

– tente de diminuer la capacité des condensateurs parasites ;

– réduit la valeur de la résistance équivalente R pour limiter la chute de tension entre ses bornes et augmenter la valeur maximale $\frac{dv}{dt}$ pour laquelle : $RC \cdot \left(\frac{dv}{dt}\right) > V_{BE_2\,(seuil)}$.

L'utilisateur pourra de son côté :

– limiter la vitesse de montée de la tension directe v_{AK} (par exemple au moyen d'un circuit R-D-C disposé en parallèle) ;

– réduire la température de travail (en surdimensionnant les éléments de refroidissement) pour diminuer la sensibilité des composants.

Les transistors à porte isolée (TPI) produits ont des caractéristiques de sortie (vitesses de commutation, chute de tension directe à l'état conducteur) voisines de celles d'un transistor bipolaire de mêmes performances statiques ($V_{CEO_{sus}}$, I_C) fonctionnant en régime quasi saturé de conduction. Le gain se situe uniquement du côté de l'entrée qui consomme peu d'énergie et est commandée essentiellement en tension (aux impulsions de courant près de la fermeture et de l'ouverture destinées à apporter ou à évacuer la charge électrique du condensateur équivalent à l'entrée du transistor pilote T_1).

REMARQUE. – Hormis le verrouillage déjà invoqué du thyristor T_2-T_3 lors de vitesses d'établissement de v_{AK} très élevée nul autre phénomène important n'est imputable à l'élément T_2, c'est-à-dire à la diode de structure inverse (transdiode) disposée entre le drain et la source de T_1 ; en particulier la jonction base-émetteur de T_3 interdit toute conduction de cette diode en bloquant tout fonctionnement inverse du TPI. Il ne sera donc plus nécessaire d'inhiber le service de ce composant dont on sait qu'il est en général plus lent que les autres fonctions du transistor.

4. Cascade (ou Darlington, ou distique) TPI-Bipolaire

Le montage en cascade (Darlington) d'un transistor à porte isolée (TPI) et d'un composant bipolaire (figure **B.VII.4**) permet de cumuler, comme dans le cas de la cascade TEC–bipolaire, les avantages du transistor d'entrée à effet de champ (commande en tension à très faible puissance devant celle contrôlée), ceux du transistor bipolaire de sortie (faible chute de tension à l'état conducteur, même quasi saturé, par rapport à un TEC de mêmes performances maximales statiques : V_{DS}, I_D) et ceux du montage en cascade (Darlington) : accélération de la fermeture grâce à l'injection d'un courant très intense dans la base de T_2, réduction des durées d'ouverture due au fonctionnement de T_2 en régime quasi saturé à l'état passant : $v_{CE_2} = v_{BE_2} + v_{CE_1} > v_{BE_2}$.

On retrouve l'inconvénient principal des montages Darlington conventionnel et Darlington TEC-bipolaire : chute de tension directe plus élevée que celle d'un transistor bipolaire saturé, d'où échauffement supérieur.

L'avantage essentiel de cette structure par rapport à la cascade TEC-bipolaire réside bien sûr dans la plus faible intensité du courant commuté par le TEC d'entrée (il ne contrôle que le courant de base du transistor qui pilote le composant de sortie mais il faut prévoir une surcharge importante à la fermeture) : dimensionné en conséquence, T_1 nécessitera des impulsions de courant de grille moins intense ou plus courtes lors des commutations.

REMARQUE. – Lors d'un court-circuit de la charge il vient :

$$i_{E_1} = \frac{U - v''_{CE} - v_{BE_2}}{R} \; ; \quad \text{d'où :} \quad i_{C_2} = \beta_2 \left(i_{E_1} - \frac{v_{BE_2}}{R_{BE_2}} \right) = \beta_2 \left(\frac{U - v''_{CE}}{R} - v_{BE_2} \left(\frac{1}{R} + \frac{1}{R_{BE_2}} \right) \right)$$

Un choix judicieux de R_{BE_2} permettra d'éviter que la valeur de i_{C_2} ne dépasse celle de l'intensité du courant en pointe non répétitive I_{CSM} de T_2. On pourrait aussi limiter i_{C_2} en agissant sur i_{E_1} par le choix de la tension de commande de l'entrée v_e, qui fixe l'intensité maximale du courant conduit par le TEC T'.

Le réglage de la valeur de la tension d'entrée ou de celle de la résistance R_{BE_2} permet donc d'éviter qu'un court-circuit de la charge n'amène le point figuratif de l'état de T_2 hors de son aire de sécurité en surcharge accidentelle. Ces dispositions ne constituent au mieux que la première phase d'une protection contre les court-circuits ; un défaut persistant provoquerait une désaturation des composants à courant d'intensité maximale, d'où un échauffement probablement excessif. Cette limitation du courant de sortie protégera les composants en attendant l'intervention des autres circuits de protection : fusible, ordre d'ouverture ..

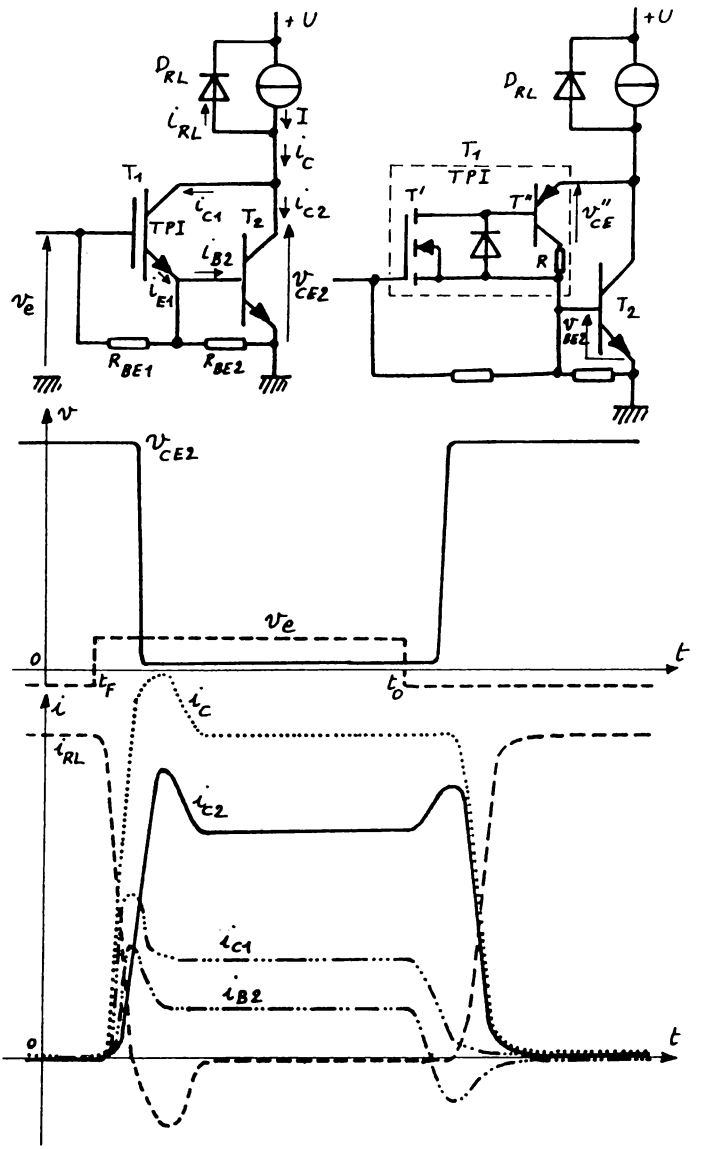


Figure B.VII.4

5. Association en série (Cascode) TEC-Bipolaire

Un tel montage (figure **B.VII.5**) est destiné à rassembler les avantages suivants :

– possibilité de bloquer des fortes tensions en disposant en série des composants de moindres performances au blocage, à condition qu'un éventuel circuit d'équilibrage des tensions (voir transistors en série, § **B.V.8**.a) assure à chacun des composants le respect de son aire de sécurité ;

– utilisation de l'effet Cascode, c'est-à-dire commande par un seul des composants et accélération de l'ouverture (voir § **B.V.8**.a) ; en effet, la montée de v_{DS} au blocage polarise en inverse l'entrée de T_1 (v'_e est négative dès que v_{DS} devient supérieure à V), d'où un fort courant inverse de base, d'autant plus intense que le blocage de T_2 amène une proportion importante du courant direct, d'intensité i_A, à s'écouler par la base de T_1 ; tout cela favorise une désaturation et une ouverture rapides du transistor bipolaire et donc une extension de l'aire de sécurité de ce composant ;

– entrée sur la grille d'un TEC, d'où commande en tension à faible puissance (devant celle contrôlée) ; il suffit de fournir les impulsions du courant de commande de T_2. Si le TEC n'est pas construit pour supporter seul la tension à bloquer il est de moindres dimensions qu'un composant à effet de champ susceptible de remplacer le montage Cascode et la génération des impulsions de commande s'en trouve simplifiée.

Le montage étudié présente bien sûr les inconvénients de la disposition en série des éléments actifs :

– chute de tension directe supérieure à celle d'un composant seul : $v_{AK} = v_{CE} + v_{DS}$. D'où un échauffement plus important du convertisseur et rendement moindre ;

– fermeture cumulant les retards à la mise en conduction de T_1 et T_2, retards relativement importants car T_2 ne se sature pas très vite (la montée du courant direct est limitée par T_1), ce qui amène v_{DS} à s'écrouler assez lentement (T_2 présente une forte résistance directe R_{DS} tant qu'il n'est pas saturé) et donc i_B à s'établir tout aussi lentement :

$$i_B = \frac{V - v_{BE} - v_{DS}}{R_1}$$

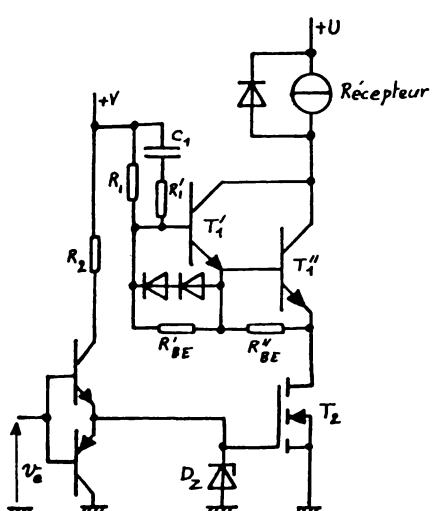


Figure B.VII.6

Il en résulte de plus longues durées de retard (t_d) et de montée du courant (t_r) que lors de la fermeture d'un transistor bipolaire seul (avec un bon circuit de commande).

Le fonctionnement de ce montage série TEC-bipolaire peut être amélioré en utilisant certains des procédés déjà élaborés pour l'aide à la commutation ou la protection des transistors bipolaires en série.

Une réduction sensible de la durée de la fermeture est obtenue en remplaçant T_1 par un montage Darlington (figure **B.VII.6**).

6. Thyristor à gâchette isolée (cascade TEC-thyristor),

On a déjà vu que l'association hybride de fonctions transistor qui constitue un TPI (cf. § **B.VII.3**) peut aussi, avec des fonctions élémentaires de performances différentes, se comporter comme un thyristor (figure **B.VII.7**) : la fermeture du TEC d'entrée T_1 provoque la mise en conduction de T_3 qui

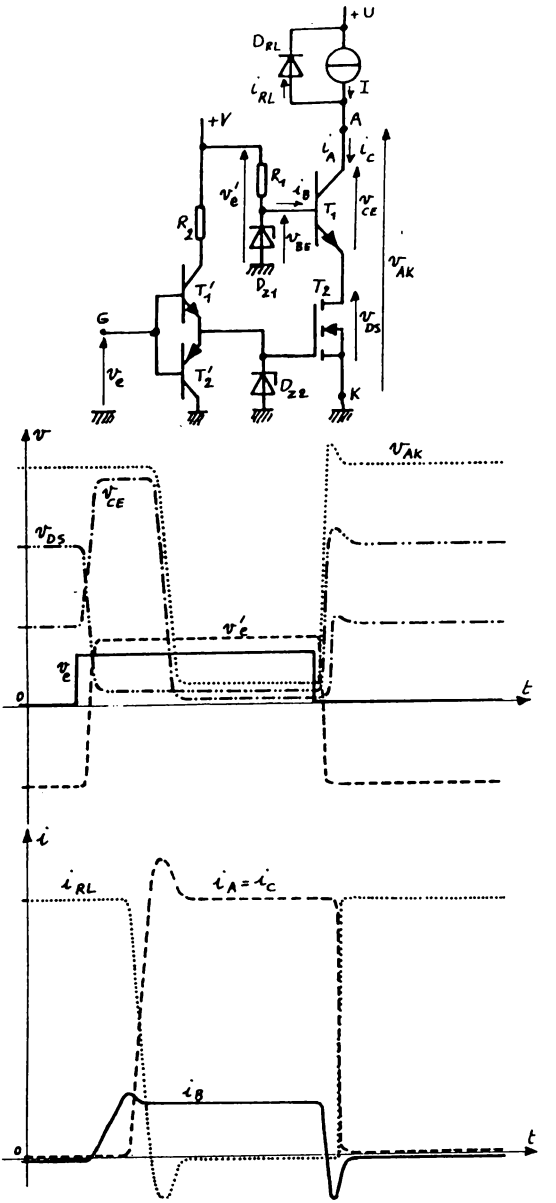


Figure B.VII.5

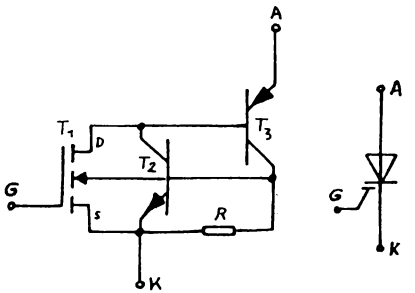


Figure B.VII.7

enclenche T_2 et le groupe T_2-T_3 se verrouille dans l'état « thyristor conducteur » si les fonctions intégrées dans le composant ont des amplifications en courant telles que :

$\beta_2 \cdot \beta_3 = 1$ (ou $\alpha_2 + \alpha_3 = 1$, cf. § **B.IV.1**.a)

Le dispositif reste fermé après le retour à zéro de la tension de commande v_{GK}, tant que l'intensité du courant direct est supérieure à celle du courant de maintien. L'enclenchement de cette structure est donc irréversible, c'est-à-dire que l'ouverture du thyristor T_2-T_3 ne peut être obtenue au moyen du TEC pilote T_1. Ce composant a les fonctions d'un thyristor et cumule les avantages :

– de la structure bipolaire T_2-T_3 qui assure une plus faible chute de tension à l'état conducteur qu'un TEC de mêmes spécifications ;

– d'un pilotage par TEC qui ne nécessite qu'une très faible puissance d'entrée et simplifie le circuit de génération des signaux de commande.

REMARQUE 1. – Le pouvoir de blocage en inverse des thyristors à gâchette isolée produits n'est pas très élevé et le courant de fuite inverse assez important ; on a donc intérêt à ajouter une diode en série ou en antiparallèle lorsqu'un fonctionnement inverse précis (bloqué ou passant) est désiré.

REMARQUE 2. – Pour accélérer la fermeture de la structure thyristor T_2-T_3 il est préférable de ne pas saturer trop vite le transistor pilote T_1, ce qui court-circuiterait T_2, réduisant la valeur β_2 de son amplification en courant et compromettant ainsi la réalisation de la condition de verrouillage : $\beta_2 \cdot \beta_3 = 1$.

PROBLÈMES CORRIGÉS

P.1. MODULATION DE LARGEUR D'IMPULSION

On se propose d'analyser les ondes produites par un onduleur de tension et en particulier l'incidence du type de commande sur le spectre de fréquences de ces ondes.

1. Soit la tension $v(t)$ dont le chronogramme est indiqué sur la figure P.1.a. Établir le spectre de la décomposition harmonique de $v(t)$ et l'expression de la valeur efficace V_n de la composante de rang n en fonction de U et des valeurs de α et α'.

Application : onduleur à commandes non décalées. Un onduleur produit la tension $v_1(t)$ (figure P.1.b). Exprimer V_n en fonction de U et de n et calculer numériquement les rapports $\frac{V_n}{U}$ et $\frac{V_n}{V_1}$ associés aux sept premières composantes harmoniques de $v_1(t)$. Conclusion.

2. Onduleur à commandes décalées. Le chronogramme de la tension de sortie $v_2(t)$ est indiqué sur la figure P.1.c. Exprimer V_n en fonction de U, de n et de α (nombre caractérisant le décalage des commandes). Montrer que le choix de α peut permettre de supprimer un des termes de la décomposition harmonique de $v_2(t)$.

En donnant à α la plus petite valeur permettant de supprimer la composante de rang 3 calculer $\frac{V_n}{U}$ et $\frac{V_n}{V_1}$ pour les valeurs de n inférieures à 13. Même calcul si on donne à α la plus petite valeur qui permet d'annuler V_5. Conclusions.

3. Montrer qu'il existe deux nombres α et α' (compris entre 0 et 1) tels que l'onde $v_3(t)$ (figure P.1.d) associée à ces valeurs soit dépourvue d'harmoniques de rangs 3 et 7. Calculer α et α'. Pour ces valeurs de α et α' calculer $\frac{V_n}{U}$ et $\frac{V_n}{V_1}$ pour les valeurs de n inférieures à 13.

4. Onduleur à modulation de largeur d'impulsion. Quelles relations doivent satisfaire les grandeurs α_1, α'_1 et α_2 pour que l'onde $v_4(t)$ (figure P.1.e) soit dépourvue d'harmoniques de rangs n_1, n_2 et n_3 ?

5. Vérifier que la MLI utilisée pour réaliser l'onde $v_5(t)$ et décrite par : $\alpha_1 = 0{,}201\,9$, $\alpha'_1 = 0{,}296$, $\alpha_2 = 0{,}409\,7$, $\alpha'_2 = 0{,}587\,8$, $\alpha_3 = 0{,}629\,9$ permet de supprimer les composantes harmoniques de rangs 3, 5, 7, 9 et 11. Calculer les rapports $\frac{V_n}{U}$ et $\frac{V_n}{V_1}$ pour diverses valeurs de n et conclure quant à l'influence de cette MLI sur le spectre de $v_5(t)$.

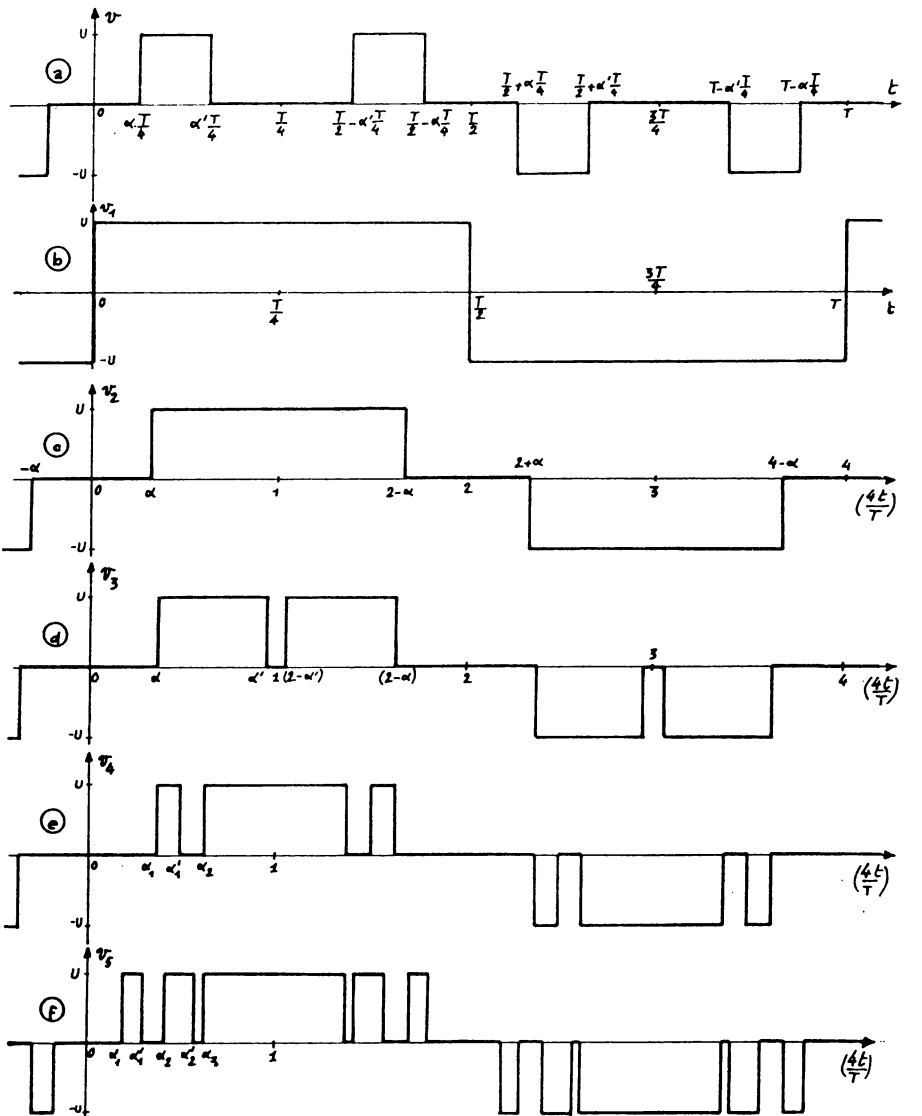

a
b
c
d
e
f
U
-U
0
t
T
$\frac{T}{4}$
$\frac{T}{2}$
$\frac{3T}{4}$
$\alpha\frac{T}{4}$
$\alpha'\frac{T}{4}$
$\frac{T}{2}+\alpha\frac{T}{4}$
$\frac{T}{2}+\alpha'\frac{T}{4}$
$T-\alpha'\frac{T}{4}$
$T-\alpha\frac{T}{4}$
$-\alpha$
$2+\alpha$
$4-\alpha$
$2-\alpha$
$1(2-\alpha')$
$(2-\alpha)$
$\frac{4t}{T}$

Figure P. 1

Solution

1. L'onde $v(t)$ définie par la figure P.1.a présente les particularités suivantes :

– antisymétries par rapport aux dates $k\frac{T}{2}$ (où k est entier) : $v(t) = -v(kT - t)$ (le graphe de $v(t)$ se conserve par symétrie par rapport aux points de l'axe des abscisses repérés par $t = 0,\ t = \frac{T}{2},\ t = T$, etc.) ;

– symétrie par rapport aux dates $\frac{T}{4} + k\frac{T}{2}$ (k entier) : $v(t) = v\left(\frac{T}{2} + kT - t\right)$.

Les termes de la décomposition en série de Fourier de $v(t)$ doivent satisfaire aux mêmes conditions de symétrie, ce qui implique que cette série ne contient que des fonctions $\sin(n\omega t)$ (si $\omega = \frac{2\pi}{T}$ est la pulsation fondamentale) de rangs n impairs :

$$v(t) = \sum_{\substack{n=1 \\ n \text{ impair}}}^{\infty} (-1)^{(n-1)/2} \cdot V_n\sqrt{2} \cdot \sin(n\omega t)$$

où $$V_n\sqrt{2} = \left|\frac{2}{T}\int_0^T v(t) \cdot \sin(n\omega t) \cdot dt\right|$$

On montre que :

$$\frac{2}{T}\int_0^T v(t) \cdot \sin(n\omega t) \cdot dt = (-1)^{(n-1)/2}\left|\cdot \frac{4U}{\pi n}\left(\cos\left(n\alpha\frac{\pi}{2}\right) - \cos\left(n\alpha'\frac{\pi}{2}\right)\right)\right.$$

ce qui justifie le facteur $(-1)^{(n-1)/2}$ présent dans l'expression de $v(t)$ et permet d'écrire V_n :

$$V_n = \frac{2\sqrt{2}}{\pi} \cdot \frac{U}{n} \cdot \left|\cos\left(n\alpha\frac{\pi}{2}\right) - \cos\left(n\alpha' \cdot \frac{\pi}{2}\right)\right|$$

$$= \frac{4\sqrt{2}}{\pi} \cdot \frac{U}{n}\left|\sin\left(n\left(\alpha + \alpha'\right)\frac{\pi}{4}\right) \cdot \sin\left(n(\alpha' - \alpha)\frac{\pi}{4}\right)\right|$$

Application : dans le cas de l'onde de tension sans décalage ni modulation de chronogramme $v_1(t)$ (figure P.1.b) la série de Fourier est obtenue en donnant à α et α' les valeurs particulières : $\alpha = 0,\ \alpha' = 1$.

Alors : $$v_1(t) = \sum_{\substack{n=1 \\ n \text{ impair}}}^{\infty} (-1)^{(n-1)/2} \cdot V_n\sqrt{2} \cdot \sin(n\omega t) \quad \text{où} \quad V_n = \frac{2\sqrt{2}}{\pi} \cdot \frac{U}{n}$$

D'où : $$\frac{V_n}{U} = \frac{2\sqrt{2}}{\pi} \cdot \frac{1}{n} = \frac{4}{\pi\sqrt{2}} \cdot \frac{1}{n}$$

ou, comme $V_1 = \frac{2\sqrt{2}}{\pi} \cdot U$ $$\frac{V_n}{V_1} = \frac{1}{n}$$

Le spectre de fréquences de $v_1(t)$ contient donc tous les multiples impairs de la fréquence fondamentale $f = \frac{1}{T}$, soit : $f,\ 3f,\ 5f,\ 7f$,...

Calculons les rapports $\frac{V_n}{U}$ et $\frac{V_n}{V_1}$ pour les sept premières composantes :

n	1	3	5	7	9	11	13
$\frac{V_n}{U} = \frac{2\sqrt{2}}{\pi} \cdot \frac{1}{n}$	0,900	0,300	0,180	0,129	0,100	0,082	0,069
$\frac{V_n}{V_1} = \frac{1}{n}$ (en %)	100	33,3	20	14,3	11	9	7,7

Conclusion : un onduleur de tension produit en général, en plus de l'onde fondamentale souhaitée, des tensions harmoniques de rangs impairs. Dans le cas d'une onde de sortie sans décalage ni modulation la valeur efficace V_n des composantes harmoniques diminue lentement (plus précisément en $\frac{1}{n}$) en fonction du rang n ; d'où deux conséquences :

– les termes de rangs faibles (3, 5, 7, 9, 11), qui peuvent produire des courants d'intensités non négligeables dans la charge car son impédance apparente augmente approximativement comme la fréquence, ont des amplitudes importantes ;

– au-delà de l'ordre 50 pour n on est assuré d'avoir des termes harmoniques d'amplitude inférieure à 2 % du fondamental.

2. Onduleur à commandes décalées. Il produit une onde de tension $v_2(t)$ dont le chronogramme est donné par la figure P.1.c. Cette forme d'onde est un cas particulier de $v(t)$ décrit par $\alpha \neq 0$ et $\alpha' = 1$; d'où la décomposition harmonique de $v_2(t)$:

$$v_2(t) = \sum_{\substack{n=1 \\ n \text{ impair}}}^{\infty} (-1)^{(n-1)/2} \cdot V_n \sqrt{2} \cdot \sin(n\omega t)$$

où : $$V_n = \frac{2\sqrt{2}}{\pi} \cdot \frac{U}{n} \left| \cos\left(n\alpha \frac{\pi}{2}\right) \right|$$

Pour éliminer l'harmonique de rang $n = n_1$ il suffit que :

$$\cos\left(n_1 \alpha \frac{\pi}{2}\right) = 0, \quad \text{soit :} \quad n_1 \alpha \frac{\pi}{2} = \frac{\pi}{2} + k\pi \quad \text{ou :} \quad \alpha = \frac{1}{n_1} + \frac{2k}{n_1}$$

Comme α est un nombre réel compris entre 0 et 1 on peut exprimer ainsi les résultats pour les premiers cas :

– pour éliminer l'harmonique de rang $n_1 = 3$ il faut : $\alpha = \frac{1}{3}$ ou $\alpha = 1$ (mais alors tous les V_n sont nuls) ;

– pour éliminer le terme de rang $n_1 = 5$ il faut : $\alpha = \frac{1}{5}$, ou $\alpha = \frac{3}{5}$, ou $\alpha = 1$ (trivial) ;

– pour $n_1 = 7$: $\alpha = \frac{1}{7}$, ou $\alpha = \frac{3}{7}$, ou $\alpha = \frac{5}{7}$, ou $\alpha = 1$;

– pour $n_1 = 9$: $\alpha = \frac{1}{9}$, ou $\alpha = \frac{1}{3}$, ou $\alpha = \frac{5}{9}$, ou $\alpha = \frac{7}{9}$, ou $\alpha = 1$.

On constate que l'on ne peut pas éliminer simultanément les trois premières composantes harmoniques indésirables (rangs 3, 5 et 7).

On ne peut supprimer en même temps, par un choix judicieux de la valeur de α, que des termes donc des rangs sont les multiples entiers du rang le plus faible ; exemple : pour $\alpha = \frac{1}{3}$ on supprime les termes de rangs 3, 9, 15, 21, 27,...

La figure P.2. montre l'évolution des rapports $\frac{V_1}{U}$, $\frac{V_3}{U}$ et $\frac{V_5}{U}$ en fonction de α. Le choix de α permet de réduire ou de supprimer certaines composantes harmoniques mais il a aussi une incidence sur la valeur efficace V_1 du terme fondamental.

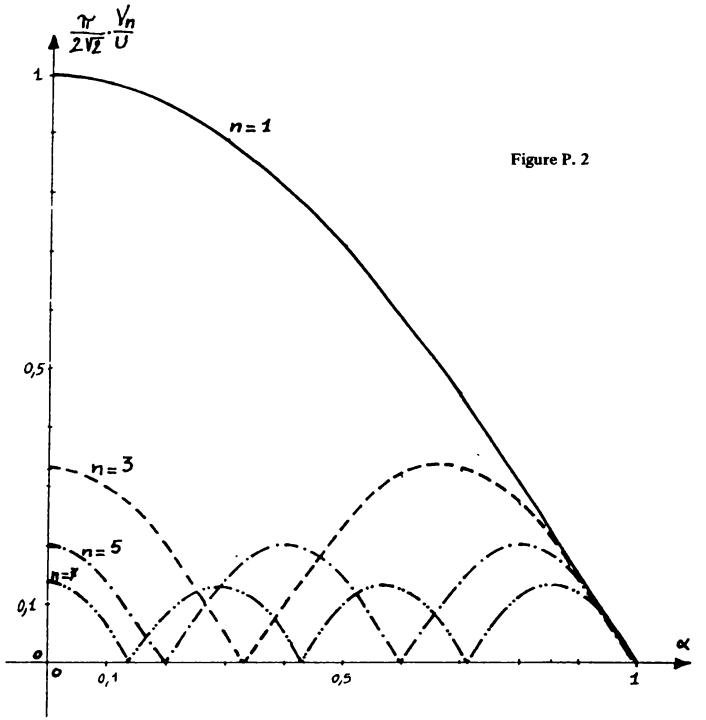


Figure P. 2

A.N. : pour $\alpha = \frac{1}{3}$. $\quad \frac{V_n}{U} = \frac{2\sqrt{2}}{\pi} \cdot \frac{\left|\cos\left(n\frac{\pi}{6}\right)\right|}{n} \qquad \frac{V_n}{V_1} = \frac{2}{\sqrt{3}} \cdot \frac{\left|\cos\left(n\frac{\pi}{6}\right)\right|}{n}$

n	1	3	5	7	9	11	13
$\frac{V_n}{U}$	0,780	0	0,156	0,111	0	0,0709	0,060
$\frac{V_n}{V_1}$ (en %)	100	0	20	14,3	0	9,1	7,7

Pour : $\alpha = \frac{1}{5}$: $\frac{V_n}{U} = \frac{2\sqrt{2}}{\pi} \cdot \frac{\left|\cos\left(n\frac{\pi}{10}\right)\right|}{n}$; $\frac{V_n}{V_1} = 1{,}05 \cdot \frac{\left|\cos\left(n\frac{\pi}{10}\right)\right|}{n}$

n	1	3	5	7	9	11	13
$\frac{V_n}{U}$	0,856	0,176	0	0,0756	0,0951	0,0778	0,0407
$\frac{V_n}{V_1}$ (en %)	100	20,6	0	8,83	11,1	9,1	4,75

Conclusions : en décalant les commutations des différentes branches d'un pont onduleur on peut réduire l'amplitude relative de certaines composantes du spectre de la tension de sortie ; on ne peut supprimer totalement qu'un des trois termes nuisibles de basses fréquences ($3f$, $5f$ et $7f$) et, alors, les amplitudes relatives des deux autres sont encore importantes. On peut aussi chercher une solution de compromis réduisant les valeurs efficaces V_n des termes de rangs 3, 5 et 7 ; la figure P.2. montre qu'un décalage α voisin de 0,268 permet de maintenir V_3 et V_5 aux environs de 11 % de V_1.

3. On a vu plus haut pourquoi le décalage α ne permet pas d'éteindre totalement deux composantes harmoniques quelconques de rangs n_1 et n_2 ; en effet le système de deux équations :

$$\begin{cases} \cos\left(n_1\alpha\frac{\pi}{2}\right) = 0 \\ \cos\left(n_2\alpha\frac{\pi}{2}\right) = 0 \end{cases}$$

à une seule inconnue α n'admet de solution que si n_1 et n_2 sont des multiples (ou des sous-multiples) l'un de l'autre.

On doit pouvoir espérer supprimer deux termes harmoniques s'il y a deux inconnues, α et α', c'est-à-dire si l'onde de sortie a l'allure $v_3(t)$ indiquée par la figure P.1.d.

On reconnaît alors un chronogramme de même forme que celui, $v(t)$, analysé à la question 1 et dont la décomposition s'écrit :

$$v_3(t) = \sum_{\substack{n=1 \\ n \text{ impair}}}^{\infty} (-1)^{(n-1)/2} \left| V_n \sqrt{2} \cdot \sin(n\omega t) \right.$$

où $$V_n = \frac{2\sqrt{2}}{\pi} \cdot \frac{U}{n} \left| \cos\left(n\alpha\frac{\pi}{2}\right) - \cos\left(n\alpha'\frac{\pi}{2}\right) \right|$$

Pour éteindre les termes de rangs n_1 et n_2 il faut donc que : $V_{n_1} = 0$ et $V_{n_2} = 0$

soit $$\begin{cases} \cos\left(n_1\alpha\frac{\pi}{2}\right) - \cos\left(n_1\alpha'\frac{\pi}{2}\right) = 0 \\ \cos\left(n_2\alpha\frac{\pi}{2}\right) - \cos\left(n_2\alpha'\frac{\pi}{2}\right) = 0 \end{cases}$$

ou bien $\begin{cases} \sin\left(n_1 (\alpha+\alpha')\frac{\pi}{4}\right) \cdot \sin\left(n_1 (\alpha'-\alpha)\frac{\pi}{4}\right) = 0 \\ \sin\left(n_2 (\alpha+\alpha')\frac{\pi}{4}\right) \cdot \sin\left(n_2 (\alpha'-\alpha)\frac{\pi}{4}\right) = 0 \end{cases}$

On montre facilement que les solutions s'expriment :

$$\begin{cases} \alpha = 2\left(\frac{k'}{n_1} + \frac{k''}{n_2}\right) \\ \alpha' = \pm 2\left(\frac{k'}{n_1} - \frac{k''}{n_2}\right) \end{cases}$$ où k' et k'' sont deux entiers relatifs

Ce type de modulation de la tension $v(t)$ ne permet pas de supprimer simultanément les composantes de fréquences $3f$ et $5f$; en effet, il n'existe pas de couple de valeurs de α et α', comprises entre 0 et 1, satisfaisant aux équations ci-dessus lorsque $n_1 = 3$ et $n_2 = 5$.

Par contre on peut trouver une solution au problème lorsque $n_1 = 3$ et $n_2 = 7$, c'est-à-dire que l'on peut étouffer les termes de rangs 3 et 7 :

– pour $k' = k'' = 0$ on trouve la solution triviale $\alpha = \alpha'$ où $V_n = 0$ quel que soit n (on supprime tous les termes harmoniques, y compris le fondamental) ;

– du fait que : $2\left(\frac{1}{3}+\frac{2}{7}\right) > 1$ et $2\left(\frac{2}{3}+\frac{1}{7}\right) > 1$ les couples de valeurs de k' et k'' tels que $k' \geqslant 2$ ou $\pm k'' \geqslant 2$ sont exclus ;

– il reste donc les solutions liées à $k' = 1$ et $k'' = -1$, soit :

$$\begin{cases} \alpha = 2\left(\frac{1}{3}-\frac{1}{7}\right) = \frac{8}{21} = 0{,}381 \\ \alpha' = 2\left(\frac{1}{3}+\frac{1}{7}\right) = \frac{20}{21} = 0{,}952 \end{cases}$$

A.N. : pour $\alpha = \frac{8}{21}$ et $\alpha' = \frac{20}{21}$

$$\frac{V_n}{U} = \frac{2\sqrt{2}}{\pi} \cdot \frac{1}{n} \cdot \left|\cos\left(n \cdot \frac{4\pi}{21}\right) - \cos\left(n \cdot \frac{10\pi}{21}\right)\right|$$

n	1	3	5	7	9	11	13
$\frac{V_n}{U}$	0,677	0	0,244	0	0,580	0,138	0,052
$\frac{V_n}{V_1}$ (en %)	100	0	36	0	85,7 %	20,4	7,7

Conclusion : on a bien éliminé les composantes harmoniques de rangs 3 et 7 mais on a considérablement renforcé les termes de fréquences $5f$, $9f$ et $11f$, ce qui peut présenter des inconvénients.

4. Pour supprimer plus de deux composantes harmoniques il faut compliquer la modulation de l'onde de sortie. L'onde $v_4(t)$ (figure P.1.e), définie par les trois nombres α_1, α_1' et α_2, doit pouvoir être exempte de trois raies du spectre habituel.

Le chronogramme $v_4(t)$ est la superposition de deux ondes de la forme de $v(t)$, l'une étant définie par les nombres α_1 et α'_1, l'autre par α_2 et $\alpha'_2 = 1$. La série de Fourier de $v_4(t)$ est donc la somme des séries de ces deux fonctions $v(t)$ élémentaires :

$$v_4(t) = \sum_{\substack{n=1 \\ n \text{ impair}}}^{\infty} (-1)^{(n-1)/2} \, V_n \sqrt{2} \cdot \sin(n\omega t)$$

où : $$V_n = \frac{2\sqrt{2}}{\pi} \cdot \frac{U}{n} \cdot \left| \cos\left(n\alpha_1 \frac{\pi}{2}\right) - \cos\left(n\alpha'_1 \cdot \frac{\pi}{2}\right) + \cos\left(n\alpha_2 \frac{\pi}{2}\right) \right|$$

Pour éliminer les composantes harmoniques de rangs n_1, n_2 et n_3 il faudra trouver trois nombres α_1, α'_1 et α_2 tels que : $0 \leqslant \alpha_1 < \alpha'_2 < \alpha_2 \leqslant 1$ et :

$$\begin{cases} \cos\left(n_1\alpha_1 \frac{\pi}{2}\right) - \cos\left(n_1\alpha'_1 \frac{\pi}{2}\right) + \cos\left(n_1\alpha_2 \frac{\pi}{2}\right) = 0 \\ \cos\left(n_2\alpha_1 \frac{\pi}{2}\right) - \cos\left(n_2\alpha'_1 \frac{\pi}{2}\right) + \cos\left(n_2\alpha_2 \frac{\pi}{2}\right) = 0 \\ \cos\left(n_3\alpha_1 \frac{\pi}{2}\right) - \cos\left(n_3\alpha'_1 \frac{\pi}{2}\right) + \cos\left(n_3\alpha_2 \frac{\pi}{2}\right) = 0 \end{cases}$$

5. La tension $v_5(t)$ est une tension modulée en largeur d'impulsion qui peut être considérée comme la superposition de trois tensions $v(t)$ définies par les couples (α, α') suivants : α_1 et α'_1, α_2 et α'_2, α_3 et $\alpha'_3 = 1$. D'où la décomposition harmonique :

$$v_5(t) = \sum_{\substack{n=1 \\ n \text{ impair}}}^{\infty} (-1)^{(n-1)/2} \, V_n \sqrt{2} \cdot \sin(n\omega t)$$

avec : $$V_n = \frac{2\sqrt{2}}{\pi} \cdot \frac{U}{n} \left| \cos\left(n\alpha_1 \frac{\pi}{2}\right) - \cos\left(n\alpha'_1 \frac{\pi}{2}\right) + \cos\left(n\alpha_2 \frac{\pi}{2}\right) - \cos\left(n\alpha'_2 \frac{\pi}{2}\right) + \cos\left(n\alpha_3 \frac{\pi}{2}\right) \right|$$

On se propose de vérifier que les solutions du problème posé par : $V_3 = V_5 = V_7 = V_{11} = 0$ s'expriment :

$\alpha_1 = 0{,}202$	soit	$\alpha_1 \frac{\pi}{2} = 0{,}317$ rad	$(18{,}17^\circ)$
$\alpha'_1 = 0{,}296$	soit	$\alpha'_1 \frac{\pi}{2} = 0{,}465$ rad	$(26{,}64^\circ)$
$\alpha_2 = 0{,}410$	soit	$\alpha_2 \frac{\pi}{2} = 0{,}644$ rad	$(36{,}87^\circ)$
$\alpha'_2 = 0{,}588$	soit	$\alpha'_2 \frac{\pi}{2} = 0{,}923$ rad	$(52{,}90^\circ)$
$\alpha_3 = 0{,}630$	soit	$\alpha_3 \frac{\pi}{2} = 0{,}989$ rad	$(56{,}69^\circ)$

Calculons pour cela les rapports $\frac{V_n}{U}$ et $\frac{V_n}{V_1}$ pour plusieurs valeurs du nombre n.

$$\frac{V_n}{U} = \frac{2\sqrt{2}}{\pi} \cdot \frac{1}{n} \cdot \left| \cos\left(n\alpha_1 \frac{\pi}{2}\right) - \cos\left(n\alpha'_1 \frac{\pi}{2}\right) + \cos\left(n\alpha_2 \frac{\pi}{2}\right) - \cos\left(n\alpha'_2 \frac{\pi}{2}\right) + \cos\left(n\alpha_3 \frac{\pi}{2}\right) \right|$$

n	1	13	15	17	19	21	23	25	27	29	31	33	35	37	39
$\frac{V_n}{U}$	0,722	0,132	0,158	0,0625	0,165	0,053	0,009	0,007	0,085	0,045	0,043	0,015	0,04	0,058	0,046
$100 \cdot \frac{V_n}{V_1}$	100	18,3	21,9	8.65	22,8	7,4	1,2	1,0	11,7	6,2	5,97	2,1	5,5	8,0	6,3

n	41	45	47	51	53	55	57	59	67	73	77	93	99	109	111
$\frac{V_n}{U}$	0,037	0,024	0,018	0,019	0,052	0,046	0,043	0,043	0.034	0,018	0,034	0,021	0,02	0,015	0,019
$100 \cdot \frac{V_n}{V_1}$	5,2	3,3	2,6	2,7	7,15	6,4	6	6,0	4.8	2,4	4.7	2,9	2,8	2,15	2,6

Conclusion : la modulation de largeur d'impulsion proposée a bien pour premier effet de supprimer les cinq premières composantes harmoniques (3, 5, 7, 9 et 11). En revanche elle augmente l'amplitude des termes de fréquence élevée (22 % de V_1 pour $n = 15$, 12 % de V_1 pour $n = 27$, 6 % de V_1 pour $n = 59$).

On peut prévoir des valeurs efficaces non négligeables jusqu'à des rangs très élevés. En effet :

$$\frac{V_n}{U} \leqslant \frac{2\sqrt{2}}{\pi} \cdot \frac{5}{n} \quad \text{et} \quad \frac{V_1}{U} = 0{,}722$$

D'où : $$\frac{V_n}{V_1} \leqslant \frac{10\sqrt{2}}{0{,}722\,\pi\,n}$$

Pour être assuré que V_n est inférieure à 2 % de V_1 il faut donc que le rang n soit supérieur à 311 (il suffisait d'avoir $n = 51$ dans le cas d'une onde ni décalée ni modulée).

P.2 DIODE DE ROUE LIBRE

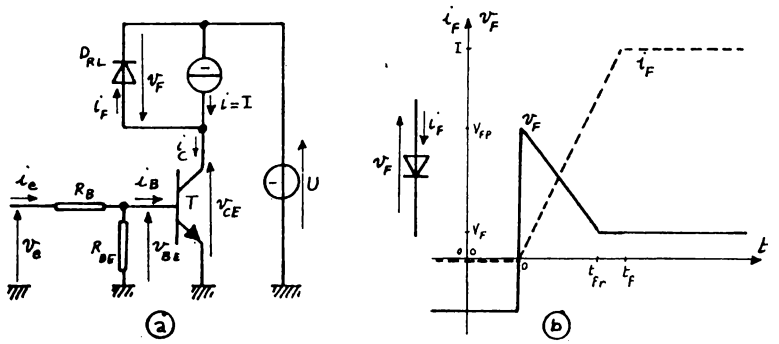


Figure P. 3

On se propose d'étudier l'incidence des caractéristiques de la diode de roue libre D_{RL} sur les pertes en commutation d'un transistor T fonctionnant en hacheur (figure P.3.a).

Le transistor bipolaire T est décrit par les éléments suivants :

- Fermeture : durée de retard t_d ; vitesse de montée de l'intensité i_c du courant collecteur :

$$\left(\frac{di}{dt}\right)_r = \frac{I}{t_r}$$

- Ouverture : durée de déstockage t_s ; vitesse absolue d'extinction du courant direct :

$$\left(\frac{di}{dt}\right)_f = \frac{I}{t_f}$$

- État saturé : tension d'entrée $V_{BE_{sat}}$; amplification forcée en courant β_f (soit $I_C \leqslant \beta_f \cdot I_B$).

La diode D_{RL} peut être décrite ainsi :

- Fermeture : elle se comporte comme l'indique la figure P.3.b ; V_{FP} est la surtension directe et t_{fr} la durée de recouvrement direct.

- Ouverture : la diode ne peut bloquer une tension inverse qu'après évacuation d'une charge stockée Q_s dont la valeur dépend de l'intensité I du courant direct.

Le hacheur fonctionne à une fréquence $f = \frac{1}{T}$ et avec un rapport cyclique α tels que l'intensité i du courant dans la charge peut être considérée comme constante : $i = I$.

Le circuit de commande assure des créneaux de tension d'entrée $v_e(t)$ d'amplitude maximale V_e.

Pour les applications numériques on prendra les valeurs suivantes : U = 300 V, I = 15 A, f = 15 kHz, $R_B = 10\ \Omega$, $R_{BE} = 2\ \Omega$.

T : $\beta_f = 10$, $t_d = 0{,}8\ \mu s$, $t_r = 0{,}3\ \mu s$, $t_s = 2\ \mu s$, $t_f = 0{,}6\ \mu s$, $V_{BE_{sat}} = 0{,}6$ V

D_{RL} : $Q_s = 1{,}2\ \mu C$ (pour I = 15 A), $V_{FP} = 40$ V et $t_{fr} = 0{,}5\ \mu s$ $\left(\text{pour } \frac{di}{dt} = 50\ A/\mu s\right)$.

I.1. Représenter, lors des commutations à la fermeture et à l'ouverture de T, les chronogrammes des grandeurs v_e, i_B, i_C, i_F, v_{CE} et v_F. On supposera que la valeur I_B de l'intensité du courant de base établi lorsque v_e vaut V_e est telle que l'intensité i_C du courant de collecteur est toujours inférieure à $\beta_f \cdot I_B$.

I.2. Exprimer littéralement en fonction des grandeurs caractéristiques de la commande (f), de la source (U), de la charge (I) et des composants D_{RL} et T la puissance moyenne dissipée dans le transistor T du fait des commutations.

Calculer numériquement la valeur de cette perte moyenne de puissance dans le transistor. Calculer séparément la portion des pertes dues aux imperfections du transistor (durées de commutation non nulles) et celle des pertes dues aux imperfections de la diode (surtension de fermeture, charge stockée).

I.3. Calculer la valeur maximale I_C de l'intensité $i_C(t)$ et la valeur minimale de V_e permettant de respecter la condition : $I_C < \beta_f \cdot I_B$.

I.4. Donner l'allure des trajets effectués lors des commutations par le point figuratif de l'état du transistor T dans le plan $v_{CE} - i_C$.

II. La sécurité du transistor T impose, lorsqu'il supporte une tension voisine de U, que l'on limite la valeur maximale de l'intensité de son courant de collecteur à : $I'_C = 20$ A.

On se propose de comparer trois moyens de respecter cette contrainte.

II.1. On remplace D_{RL} par une diode plus rapide.

Calculer la valeur maximale Q'_s de la charge que doit stocker la nouvelle diode D'_{RL}, lorsqu'elle est traversée par un courant d'intensité I, pour que l'intensité $i_C(t)$ devienne au plus égale à I'_C (avec $i_C < \beta_f \cdot I_B$).

En supposant que l'on dispose d'une diode ayant cette caractéristique, en supposant aussi que la surtension V_{FP} évolue proportionnellement à Q_s (et que t_{fr} ne change pas), quelle est la nouvelle valeur des pertes moyennes de puissance dans le transistor ?

II.2. On conserve D_{RL} mais on va limiter à I'_C la valeur maximale de $i_C(t)$ en réduisant la valeur maximale I'_B de l'intensité du courant de base.

En supposant encore valable hors des régimes saturés la relation : $i_C \leqslant \beta_f \cdot i_B$ calculer la valeur maximale V'_e de $v_e(t)$ qui permet de respecter la contrainte exposée en II. et représenter les nouveaux chronogrammes de v_e, i_B, i_C, i_F, v_{CE} et v_F. En déduire la valeur moyenne des pertes produites dans T par les commutations.

II.3. On conserve D_{RL} mais on modifie le circuit de commande de façon à diminuer la vitesse de montée $\frac{I}{t_r}$ de $i_C(t)$ à la fermeture.

Quelle nouvelle valeur t'_r faut-il donner au temps de montée, ou quelle nouvelle valeur $\frac{I}{t'_r}$ faut-il donner à la vitesse de montée, pour respecter la contrainte imposée ? Calculer dans ces conditions les pertes de puissance au niveau du transistor.

II.4. Comparer les procédés proposés.

Solution

I.1. Construction des chronogrammes (figure P.4).

• La tension de commande $v_e\ (t)$ passe de O à V_e à la date t_F (fermeture), de V_e à O à t_O (ouverture).

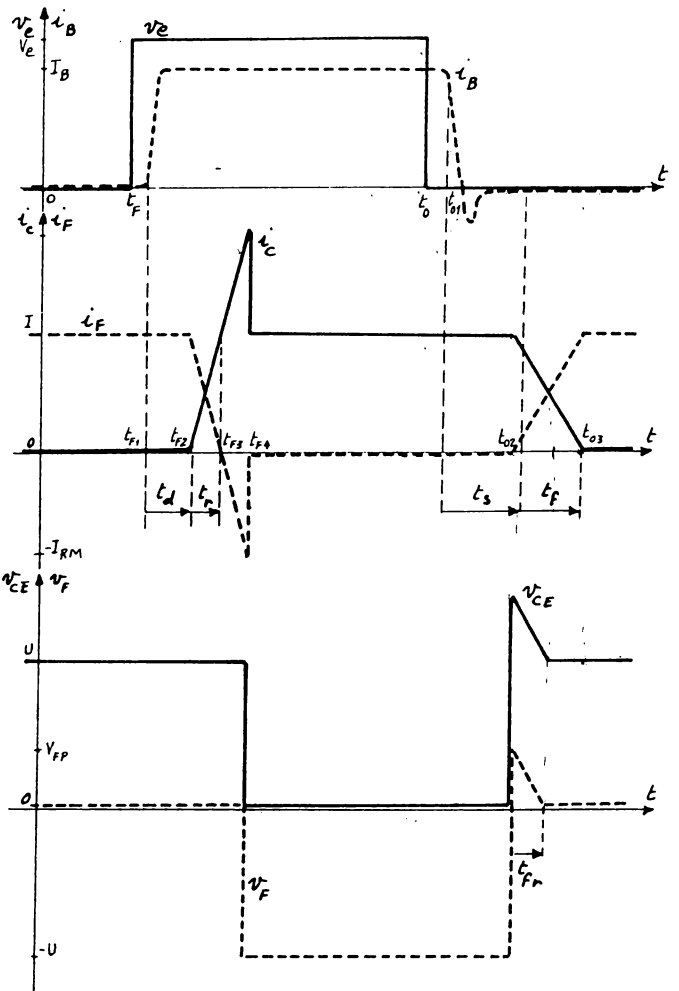


Figure P. 4

• Le courant de base, d'intensité i_B, s'établit à I_B avec un certain retard par rapport à l'établissement de V_e, du fait des inductances de la maille d'entrée ; i_B s'éteint après t_0, le résistor R_{BE} provoquant un courant inverse.

• $i_C(t)$ n'atteint 10 % de I qu'avec un retard t_d par rapport au passage de i_B à 10 % de I_B ; $i_C(t)$ monte linéairement à la vitesse $\frac{I}{t_r}$; l'intensité i_F du courant dans la diode s'éteint à la même vitesse : $i_F = i - i_C = I - i_C$.

Le blocage de D_{RL} suppose un courant inverse évacuant la charge stockée Q_s ; on a montré que si ce courant s'établit à la même vitesse il présente une intensité maximale :

$$I_{RM} = \sqrt{2\,Q_s \left(\frac{di}{dt}\right)_r} = \sqrt{2\,Q_s \frac{I}{t_r}}$$

D'où la valeur maximale I_C de i_C :

$$I_C = I + I_{RM} = I + \sqrt{2\,Q_s \frac{I}{t_r}} \qquad \text{(à condition que } I_C \leqslant \beta_f \cdot I_B\text{)}.$$

La charge électrique évacuée entre les dates t_{F_3} (où $i_F = 0$) et t_{F_4} (où $i_F = -I_{RM}$) s'exprime $Q_s = \frac{1}{2} \cdot I_{RM}\,(t_{F_4} - t_{F_3})$. D'où la durée d'évacuation de la charge stockée Q_s :

$$t_{F_4} - t_{F_3} = \frac{2\,Q_s}{I_{RM}} = \sqrt{\frac{2\,Q_s\,t_r}{I}} = t_{IRM}$$

• La diode D_{RL} restant pratiquement conductrice jusqu'à la date t_{F_4} on a jusque là : $v_F \approx 0$, $v_{CE} \approx U$; après le blocage de D_{RL} il vient : $v_{CE} \approx 0$, $v_F \approx -U$.

L'extinction de i_C ne commence qu'avec un retard t_s par rapport au passage de i_B à 90 % de I_B et $i_C(t)$ décroît linéairement jusqu'à zéro à la vitesse (en valeur absolue) $\frac{I}{t_f}$.

D_{RL} entre en conduction à la date t_{02} à laquelle $i_C(t)$ commence à diminuer : $v_F(t_{02}) = V_{FP}$, $v_{CE}(t_{02}) = U + V_{FP}$.

La tension $v_F(t)$ tend linéairement vers une valeur négligeable devant U en une durée t_{fr} tandis que v_{CE} tend linéairement vers U.

I.2. Exprimons la valeur moyenne de la puissance perdue dans le transistor lors des commutations.

• Fermeture : elle n'a d'effet énergétique sur T qu'entre les instants t_{F_2} (où i_C cesse d'être nulle) et t_{F_4} (où v_{CE} devient négligeable) ; alors :

$$v_{CE} \approx U, \qquad i_C = \frac{I}{t_r}(t - t_{F_2})$$

D'où l'énergie dissipée dans le composant :

$$W_T(F) = \int_{t_{F_2}}^{t_{F_4}} U \cdot \frac{I}{t_r}(t - t_{F_2}) \cdot dt = \frac{UI}{2\,t_r}(t_{F_4} - t_{F_2})^2$$

or : $$t_{F_4} - t_{F_2} = t_r + t_{IRM} = t_r + \sqrt{\frac{2\,Q_s\,t_r}{I}}$$

Donc : $$W_T(F) = \frac{1}{2}\,UI\,t_r \left(1 + \sqrt{\frac{2\,Q_s}{I\,t_r}}\right)^2$$

• Ouverture : elle ne s'accompagne de dissipation au niveau de T qu'entre les instants t_{02} (où v_{CE} cesse d'être négligeable) et t_{03} (où i_C devient nulle) ;

– pour : $t_{02} \leqslant t < t_{02} + t_{fr}$ on a :

$$i_C = I - \frac{I}{t_f}(t - t_{02}), \qquad v_{CE} = U + V_{FP} - \frac{V_{FP}}{t_{fr}}(t - t_{02})$$

– pour : $t_{02} + t_{fr} \leqslant t \leqslant t_{03} = t_{02} + t_f$:

$$i_C = I - \frac{I}{t_f}(t - t_{02}), \qquad v_{CE} = U$$

D'où l'énergie dissipée dans le composant T à l'ouverture :

$$W_T(O) = \int_{t_{02}}^{t_{02}+t_{fr}} \left(I - \frac{I}{t_f}(t - t_{02})\right) \cdot \left(U + V_{FP} - \frac{V_{FP}}{t_{fr}}(t - t_{02})\right) \cdot dt$$

$$+ \int_{t_{02}+t_{fr}}^{t_{02}+t_f} U\left(I - \frac{I}{t_f}(t - t_{02})\right) dt$$

$$W_T(O) = \frac{1}{2} UI t_f + \frac{1}{2} V_{FP} I t_{fr} \left(1 - \frac{t_{fr}}{3 t_f}\right)$$

La valeur moyenne de la puissance dissipée en commutation, lors d'un fonctionnement à la fréquence f, s'exprime donc :

$$P_T = f(W_T(F) + W_T(O)) = \frac{1}{2} f \cdot U \cdot I t_r \left(1 + \sqrt{\frac{2 Q_s}{I t_r}}\right)^2 + \frac{1}{2} f UI t_f$$

$$+ \frac{1}{2} f \cdot V_{FP} I t_{fr} \left(1 - \frac{t_{fr}}{3 t_f}\right)$$

Application numérique :

Pour les valeurs indiquées de f, U, I, t_r, Q_s, t_f, V_{FP} et t_{fr} on trouve :

$$P_T = 15 \cdot 10^3 (0{,}675 \cdot 10^{-3} \cdot 2{,}99 + 1{,}35 \cdot 10^{-3} + 0{,}108 \cdot 10^{-3}) = 52{,}2 \text{ W}$$

Il peut être intéressant de séparer les pertes en fonction de leur cause :

– commutation du transistor à la fermeture : $P_{T_1} = \frac{1}{2} f \cdot U \cdot I \cdot t_r = 10{,}13$ W ;

– courant inverse de D_{RL} : $P_{T_2} = \frac{1}{2} f UI t_r \left[\left(1 + \sqrt{\frac{2 Q_s}{I t_r}}\right)^2 - 1\right] = 20{,}19$ W

– ouverture du transistor : $P_{T_3} = \frac{1}{2} f UI t_f = 20{,}25$ W

– surtension à la fermeture de D_{RL} : $P_{T_4} = \frac{1}{2} f V_{FP} I t_{fr} \left(1 - \frac{t_{fr}}{3 t_f}\right) = 1{,}625$ W

On remarque que les performances du transistor T (c'est-à-dire les durées de montée et de descente du courant direct, t_r et t_f) sont responsables des pertes P_{T_1} et P_{T_3}, soit : $P_{T_1} + P_{T_3} = 30{,}4$ W tandis que les imperfections de la diode D_{RL} (courant inverse de recouvrement et surtension de fermeture) provoquent : $P_{T_2} + P_{T_4} = 21{,}8$ W.

I.3. La valeur maximale de l'intensité i_C du courant dans le collecteur de T s'exprime :

$$I_C = I + I_{RM} = I + \sqrt{2\,Q_s \frac{I}{t_r}}$$

A.N. :

$$I_C = 15 + 10{,}95 \approx 26 \text{ A}$$

L'expression de I_{RM} qui a été utilisée suppose le transistor T susceptible de conduire un courant de collecteur d'intensité $I_C = I + I_{RM}$. Donc : $I_C \leqslant \beta_f \cdot I_B$.

L'analyse du circuit d'entrée montre que $V_e = R_B \left(I_B + \frac{V_{BES}}{R_{BE}}\right) + V_{BES}$ soit :

$$I_B = \frac{V_e - V_{BES}}{R_B} - \frac{V_{BES}}{R_{BE}}$$

La condition $I_C = I + I_{RM} \leqslant \beta_f I_B = \beta_f \left(\frac{V_e}{R_B} - V_{BES}\left(\frac{1}{R_B} + \frac{1}{R_{BE}}\right)\right)$ peut donc aussi s'exprimer : $V_e \geqslant R_B \cdot \left(\frac{I + I_{RM}}{\beta_f}\right) + V_{BE_{sat}} \left(1 + \frac{R_B}{R_{BE}}\right)$.

A.N. : $V_e \geqslant 29{,}55 \text{ V} \approx 30 \text{ V}$.

I.4. Les chronogrammes établis en I.1. permettent de construire les trajets du point figuratif de l'état du transistor T dans le plan $v_{CE} - i_C$:

- Fermeture : i_C augmente de O à I_C puis revient de I_C à I alors que $v_{CE} = U = \text{Cte}$; puis v_{CE} diminue de U à O alors que $i_C = I = \text{Cte}$.
- Ouverture : v_{CE} passe de O à $U + V_{FP}$ alors que $i_C = I$; puis v_{CE} diminue linéairement (en fonction du temps) de $U + V_{FP}$ à U tandis que i_C diminue linéairement de I à O.

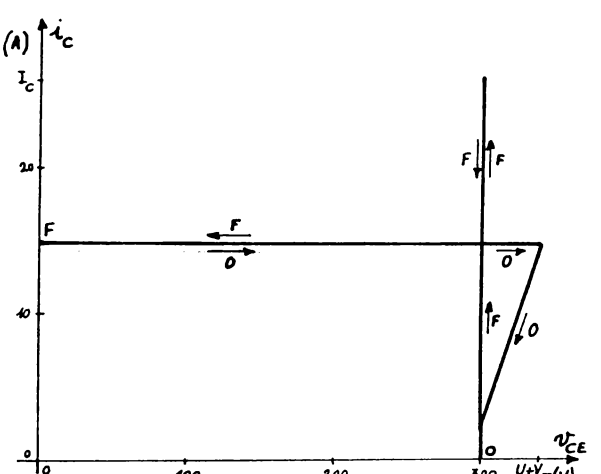


Figure P. 5

II.1. On remplace la diode de roue libre D_{RL} par une diode plus rapide, D'_{RL}, c'est-à-dire dont la charge stockée, Q'_s, à même intensité I du courant direct, est inférieure à Q_s.

Pour que l'intensité maximale du courant dans le collecteur du transistor T soit égale à I'_C il faut que :

$$I + I'_{RM} = I + \sqrt{2\,Q'_s \cdot \frac{I}{t_r}} = I'_C$$

car la vitesse d'accroissement de $i_C(t)$ ne dépend que de la forme de $i_B(t)$ et vaut donc toujours ici $\frac{I}{t_r}$ tant que $i_C < \beta_f I_B$.

Donc : $Q'_s = \frac{t_r}{2I}(I'_C - I)^2$ A.N. : $Q'_s = 0{,}25\ \mu C$

On admet qu'une diode stockant $Q'_s = 0{,}25\ \mu C$ (pour I = 15 A) présente une surtension à la fermeture V'_{FP} telle que :

$$\frac{V'_{FP}}{V_{FP}} = \frac{Q'_s}{Q_s} \quad \text{soit} \quad V'_{FP} = V_{FP} \cdot \frac{Q'_s}{Q_s} = 8{,}33\ V$$

La forme des chronogrammes et l'expression des pertes n'est pas modifiée ; d'où :

$$P'_T = \frac{1}{2} f \cdot U \cdot I \cdot t_r \left(1 + \sqrt{\frac{2\,Q'_s}{I\,t_r}}\right)^2 + \frac{1}{2} f \cdot U \cdot I \cdot t_f + \frac{1}{2} f \cdot V'_{FP} \cdot I \cdot t_{fr} \left(1 - \frac{t_{fr}}{3\,t_f}\right)$$

A.N. : $P'_T = 15 \cdot 10^3\,(0{,}675 \cdot 10^{-3} \cdot 1{,}78 + 1{,}35 \cdot 10^{-3} + 0{,}022\,6 \cdot 10^{-3}) = 38{,}6\ W$

Les pertes dues aux imperfections du transistor n'ont pas changé puisque les durées t_r et t_f n'ont pas été affectées par le changement de diode : $P_{T_1} + P_{T_3} = 30{,}4\ W$.

Les pertes dues à la diode de roue libre sont donc réduites à : $P'_T - (P_{T_1} + P_{T_3}) = 8{,}2\ W$.

II.2. On conserve la diode D_{RL} mais on limite $i_C(t)$ à I'_C en fixant $i_B(t)$ à I'_B telle que :

$$I'_B = \frac{I'_C}{\beta_f} = \frac{20}{10} = 2\ A \quad \text{or} \quad I'_B = \frac{V'_e - V_{BE_{sat}}}{R_B} - \frac{V_{BE_{sat}}}{R_{BE}}$$

D'où la valeur maximale V'_e de $v_e(t)$ qui permet de limiter l'amplitude de $i_C(t)$:

$$V'_e = R_B \cdot I'_B + V_{BE_{sat}} \left(1 + \frac{R_B}{R_{BE}}\right) = 23{,}6\ V$$

La figure P.6. montre les nouveaux chronogrammes de v_e, i_B, i_C, i_F, v_{CE} et v_F que l'on peut justifier ainsi (en s'inspirant de ceux établis en I.1.) :

- Fermeture : le courant de collecteur d'intensité $i_C(t)$ s'établit à la vitesse $\frac{I}{t_r}$ jusqu'à l'instant t_{F_4} où : $i_C(t_{F_4}) = I'_C$, $i_F(t_{F_4}) = -(I'_C - I)$.

La durée totale de la montée de $i_C(t)$ s'exprime donc :

$$t_{F_4} - t_{F_2} = \frac{I'_C}{\left(\frac{di}{dt}\right)_r} = \frac{I'_C}{I} \cdot t_r \quad \left(\text{d'où } t_{F_4} - t_{F_3} = t_r \cdot \left(\frac{I'_C}{I} - 1\right)\right)$$

Et la charge électrique évacuée de la diode D_{RL} à la date t_{F_4} s'exprime :

$$Q_{r_1} = \frac{1}{2} \cdot (I'_C - I) \cdot (t_{F_4} - t_{F_3})$$

$$Q_{r_1} = \frac{1}{2} \cdot \frac{(I'_C - I)^2}{I} \cdot t_r$$

A.N. : $Q_{r_1} = 0{,}25\ \mu C$.

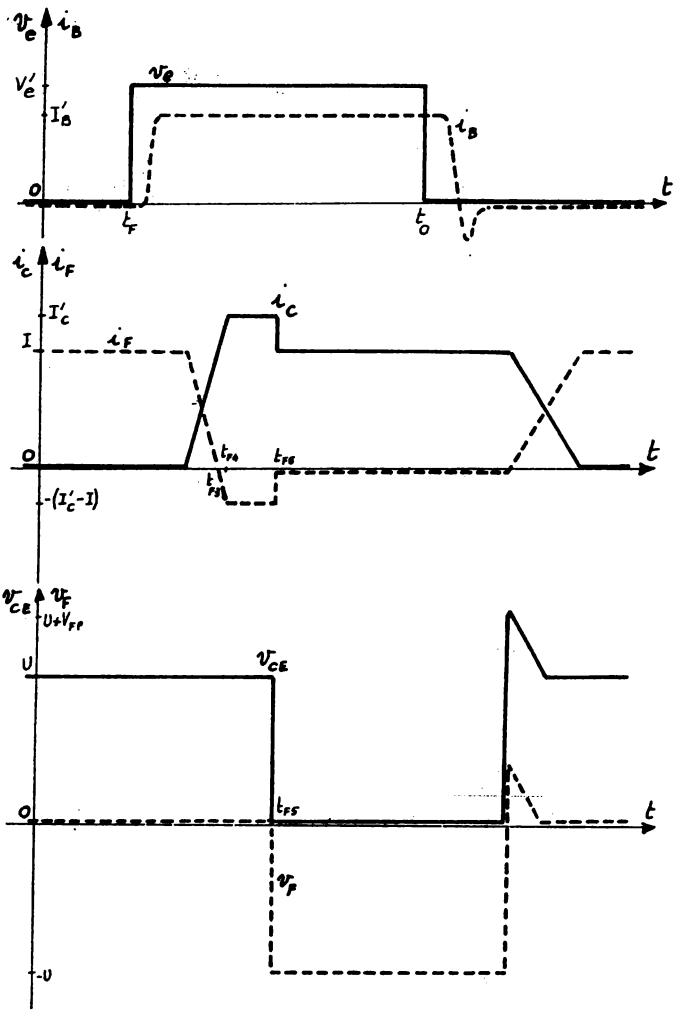


Figure P. 6

L'évacuation du reste de la charge stockée dans D_{RL} s'effectue donc à courant inverse d'intensité $i_F = -(I'_C - I)$ constante (car i_C ne peut devenir supérieure à I'_C). Pour évacuer $Q_{r_2} = Q_s - Q_{r_1}$ il faudra donc une durée :

$$t_{F_5} - t_{F_4} = \frac{Q_s - Q_{r_1}}{I'_C - I}$$

$$t_{F_5} - t_{F_4} = \frac{Q_s}{I'_C - I} - \frac{1}{2} \cdot \frac{t_r (I'_C - I)}{I}$$

La charge stockée dans D_{RL} en conduction est donc évacuée à l'instant t_{F_5} ; D_{RL} se bloque alors et T se sature.

- Ouverture : elle n'est pas modifiée par la variation imposée à la valeur maximale de $v_e(t)$.

L'énergie dissipée dans le transistor T entre les dates t_{F_2} (début de la croissance de $i_C(t)$) et t_{F_5} (v_{CE} devient nulle) s'exprime :

$$W_T(F) = \int_{t_{F_2}}^{t_{F_4}} U \cdot \frac{I}{t_r}(t - t_{F_2}) \cdot dt + \int_{t_{F_4}}^{t_{F_5}} U \cdot I'_C \cdot dt$$

$$= \frac{1}{2} U \cdot I \cdot t_r \left(1 + \sqrt{\frac{2 Q_{r_1}}{I t_r}}\right)^2 + U I'_C \left(\frac{Q_s}{I'_C - I} - \frac{1}{2} \cdot \frac{t_r (I'_C - I)}{I}\right)$$

L'expression de l'énergie perdue à l'ouverture n'a pas changé (par rapport à celle établie en I.2.) et la valeur moyenne de la puissance dissipée en commutation dans le transistor s'exprime :

$$P_T = f \cdot \left(\frac{1}{2} \cdot U \cdot I \cdot t_r \left(1 + \sqrt{\frac{2 Q_{r_1}}{I t_r}}\right)^2 + \frac{U I'_C (Q_s - Q_{r_1})}{I'_C - I} + \right.$$

$$\left. + \frac{1}{2} \cdot U \cdot I \cdot t_f + \frac{1}{2} V_{FP} I t_{fr} \left(1 - \frac{t_{fr}}{3 \cdot t_f}\right)\right)$$

A.N. : $P_T = 15 \cdot 10^3 (0{,}675 \cdot 10^{-3} \cdot 1{,}78 + 1{,}14 \cdot 10^{-3} + 1{,}35 \cdot 10^{-3} + 0{,}108 \cdot 10^{-3})$

$= 56{,}97 \text{ W} \approx 57 \text{ W}$

Les vitesses de montée et d'extinction de $i_C(t)$ n'ont pas changé, ni la tension aux bornes du transistor pendant ces transitions. Donc la puissance perdue dans T du fait de ses caractéristiques représente toujours : $P_{T_1} + P_{T_3} = 30{,}4$ W.

La limitation à I'_C de l'intensité maximale du courant de collecteur a donc augmenté la portion des pertes dues aux imperfections de la diode de roue libre : $P_T - (P_{T_1} + P_{T_3}) = 26{,}6$ W.

II.3. L'expression de l'intensité maximale du courant inverse de recouvrement d'une diode :

$$I_{RM} = \sqrt{2 Q_s \left(\frac{di}{dt}\right)_r} = \sqrt{2 Q_s \frac{I}{t_r}}$$

montre que l'on peut réduire sa valeur, pour une diode de charge stockée Q_s, en diminuant la vitesse de montée $\frac{I}{t_r}$ de l'intensité du courant direct dans le transistor.

Pour que : $i_C \leqslant I'_C$ il faut que : $i_F = i - i_C \geqslant I - I'_C = -I'_{RM}$

Donc $I'_{RM} = I'_C - I = \sqrt{2 Q_s \frac{I}{t'_r}}$ $\left(\text{si } \frac{I}{t'_r} \text{ est la nouvelle vitesse de montée de } i_C(t)\right)$.

On en tire : $t'_r = \dfrac{2\,Q_s\,I}{(I'_C - I)^2}$ A.N. : $t'_r = 1{,}44 \cdot 10^{-6}\,s = 1{,}44\,\mu s$

Les chronogrammes des grandeurs i_C et v_{CE} ne changent pas, par rapport à ceux établis en **I.1.**, et l'expression de la valeur moyenne de la puissance perdue dans T devient donc :

$$P_T = f\left(\frac{1}{2}U \cdot I \cdot t'_r\left(1+\sqrt{\frac{2\,Q_s}{I\,t'_r}}\right)^2 + \frac{1}{2}U \cdot I \cdot t_f + \frac{1}{2}V_{FP}\,I\,t_{fr}\left(1-\frac{t_{fr}}{3 \cdot t_f}\right)\right)$$

A.N : $P_T = 15 \cdot 10^3\,(3{,}24 \cdot 10^{-3} \cdot 1{,}78 + 1{,}35 \cdot 10^{-3} + 0{,}108 \cdot 10^{-3}) = 108{,}3$ W

De par ses vitesses de commutation le transistor est responsable de la dissipation de :

$$P'_T = \frac{1}{2}f \cdot U \cdot I\,t'_r + \frac{1}{2}f \cdot U \cdot I \cdot t_f = 68{,}8\ W$$

tandis que la diode de roue libre provoque (principalement du fait de son recouvrement inverse) :

$$P''_T = P_T - P'_T = 39{,}5\ W$$

II.4. On peut rassembler en un tableau les résultats précédents :

Montage	Pertes dans T	Pertes dues à T	Pertes dues à D_{RL}	Remarques
D_{RL}, T (performances optimales)	52 W	30 W	22 W	$I_C = 26$ A
D'_{RL} (rapide), T (performances optimales)	38 W	30 W	8 W	réduction de la durée de fermeture
D_{RL}, T (limitation de i_C)	57 W	30 W	27 W	augmentation de la durée de fermeture
D_{RL}, T limitation de $\dfrac{di_C}{dt}$	108 W	69 W	39 W	augmentation de la durée de fermeture

De ce tableau on peut déduire quelques conclusions :

– La meilleure solution est toujours obtenue avec une diode rapide ; on cumule alors deux effets participant à une plus grande sécurité d'emploi de T : réduction de la valeur maximale de i_C et réduction de l'échauffement du transistor. Mais il n'existe pas toujours la diode aux performances idéales recherchées et la rapidité d'une diode se paie en général d'une tenue moindre en tension inverse, donc d'une plus grande fragilité du composant.

– Si le respect de l'aire de sécurité du transistor amène à réduire l'intensité du courant inverse de recouvrement de la diode de roue libre, que ce soit en limitant l'intensité maximale du courant de collecteur ou en réduisant sa vitesse de montée, cette opération s'accompagne toujours d'une augmentation, éventuellement très importante, de l'échauffement de ce transistor et de la durée totale de la commutation à la fermeture.

P.3. HACHEURS A THYRISTORS

On se propose de réaliser un hacheur destiné à alimenter une charge très inductive.

Pour choisir un montage à thyristors parmi ceux indiqués sur la figure P.7 on va les comparer du point de vue des valeurs de la capacité C du condensateur de blocage et de l'inductance L de la bobine de retournement de la charge du condensateur.

Le convertisseur à réaliser doit travailler sous une tension : $U_a = 300$ V. Il doit commuter un courant de charge d'intensité nominale $I_n = 20$ A mais on souhaite qu'il puisse contrôler un courant d'intensité maximale $I_M = 1{,}5 \cdot I_n$ en toute sécurité (thyristor maintenu sous tension nulle ou négative pendant une durée double de son temps de recouvrement t_q).

On désire utiliser des thyristors dont les grandeurs caractéristiques principales sont : $I_o = 22{,}5$ A, $I_{TSM} = 330$ A, $V_{DRM} = V_{RRM} = 1\,200$ V, $t_q = 100\,\mu$s.

On acceptera dans tous les composants un courant de pointe d'intensité maximale égale à un tiers de I_{TSM} ; on se propose de réaliser une bobine de commutation de coefficient $Q = 20$.

Prévoir dans chacun des cas proposés par la figure P.7 les valeurs de la capacité C et de l'inductance L.

La figure P.7 indique aussi les conditions que doivent satisfaire les valeurs de C et L en fonction de la tension d'alimentation U_a, de l'intensité I_o du courant à commuter, de la durée maximale de recouvrement du thyristor, t_q, et du rapport k de l'intensité maximale admissible dans C à l'intensité du courant à commuter.

Solution

On sait que le circuit de blocage d'un thyristor doit être calculé pour l'intensité maximale du courant à commuter car la durée pendant laquelle le composant est placé sous tension nulle ou inverse diminue en fonction de l'intensité du courant à ouvrir. On va donc prendre en compte l'intensité maximale : $I_M = 1{,}5 \cdot I_n = 30$ A.

L'intensité du courant de pointe acceptable dans les composants du circuit de blocage (C, L, T_a) vaut, par choix :

$$I_{CM} = \frac{1}{3} I_{TSM} = 110 \text{ A}$$

On en déduit la valeur du coefficient k :

$$k = \frac{I_{CM}}{I_o} = \frac{I_{CM}}{I_M} = \frac{11}{3} = 3{,}67$$

A partir des valeurs :

$$U_a = 300 \text{ V}$$

$$I_o = I_M = 30 \text{ A}$$

$$k = \frac{11}{3} = 3{,}67$$

on peut calculer la valeur minimale C_{min} de la capacité du condensateur assurant le blocage du thyristor principal.

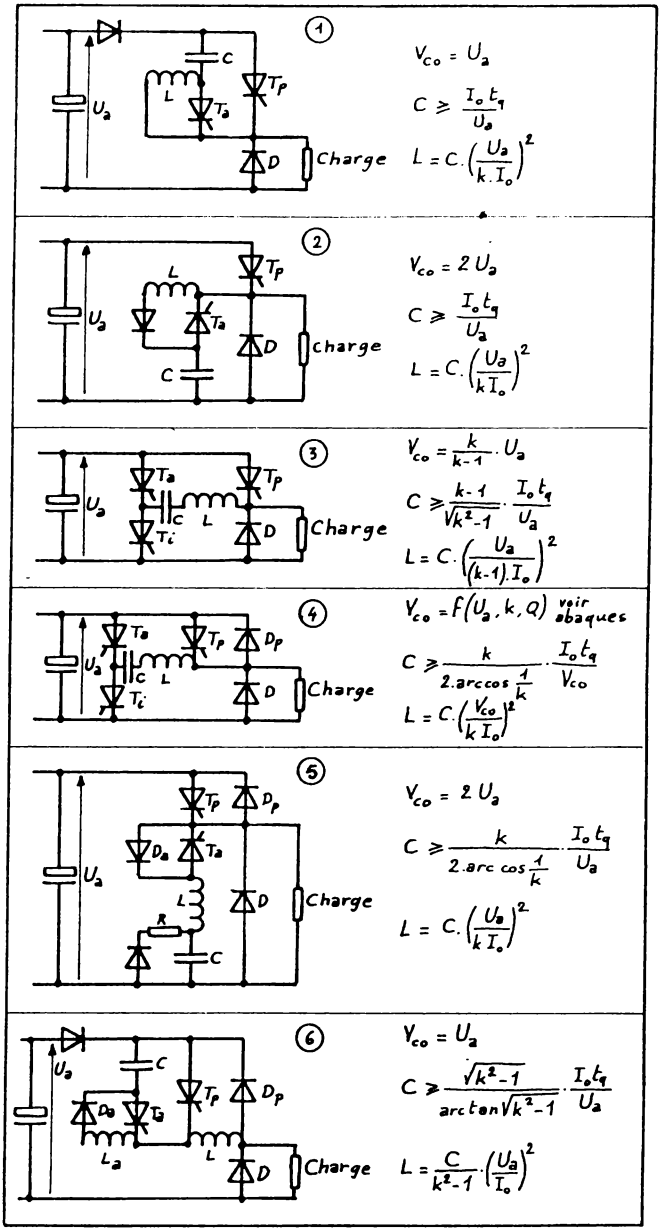

1
C
L
T_a
T_p
U_a
D
Charge
$V_{co} = U_a$
$C \geq \frac{I_o t_q}{U_a}$
$L = C.\left(\frac{U_a}{k.I_o}\right)^2$
2
L
T_p
T_a
U_a
D
Charge
C
$V_{co} = 2U_a$
$C \geq \frac{I_o t_q}{U_a}$
$L = C.\left(\frac{U_a}{k I_o}\right)^2$
3
T_a
T_p
U_a
C
L
T_i
D
Charge
$V_{co} = \frac{k}{k-1}.U_a$
$C \geq \frac{k-1}{\sqrt{k^2-1}}.\frac{I_o t_q}{U_a}$
$L = C.\left(\frac{U_a}{(k-1).I_o}\right)^2$
4
T_a
T_p
D_p
U_a
C
L
T_i
D
Charge
$V_{co} = f(U_a, k, Q)$ voir abaques
$C \geq \frac{k}{2.\arccos\frac{1}{k}}.\frac{I_o t_q}{V_{co}}$
$L = C.\left(\frac{V_{co}}{k I_o}\right)^2$
5
T_p
D_p
D_a
T_a
U_a
L
D
Charge
R
C
$V_{co} = 2U_a$
$C \geq \frac{k}{2.\arccos\frac{1}{k}}.\frac{I_o t_q}{U_a}$
$L = C.\left(\frac{U_a}{k I_o}\right)^2$
6
C
U_a
D_a
T_a
T_p
D_p
L_a
L
D
Charge
$V_{co} = U_a$
$C \geq \frac{\sqrt{k^2-1}}{\arctan\sqrt{k^2-1}}.\frac{I_o t_q}{U_a}$
$L = \frac{C}{k^2-1}.\left(\frac{U_a}{I_o}\right)^2$

Figure P. 7

On sait que la durée du blocage forcé du thyristor est proportionnelle à la valeur de la capacité du condensateur de commutation. Pour assurer dans les pires conditions ($I_o = I_M$) une durée du blocage double du temps de recouvrement maximal t_q il faut utiliser un condensateur de capacité : $C = 2 \cdot C_{min}$.

A partir des valeurs de C, U_a, $I_o = I_M$ et k on peut alors calculer l'inductance L de la bobine de commutation.

On présentera tous les résultats dans un tableau.

Dans le cas du hacheur de la figure P.7.4 utilisant un blocage en courant il convient d'abord d'établir la valeur de V_{CO}, valeur absolue de la tension initiale du condensateur, en fonction de la tension d'alimentation U_a, du rapport k et de la valeur Q du coefficient de qualité de la bobine. Les abaques de la figure B.III.53.b montrent que, pour $k = 3{,}67$ et $Q = 20$ on a : $V_{CO} \approx 1{,}25 \cdot U_a$.

Tableau des résultats

Montage	Conditions	C_{min}	$C = 2 \cdot C_{min}$	L
1	$V_{CO} = U_a = 300$ V $I_o = I_M = 30$ A $t_q = 100\ \mu s$	10 μF	20 μF	0,149 mH
2	$V_{CO} = 2\ U_a = 600$ V $I_o = I_M = 30$ A $t_q = 100\ \mu s$	10 μF	20 μF	0,149 mH
3	$V_{CO} = 1{,}37 \cdot U_a = 412$ V $I_o = I_M = 30$ A $t_q = 100\ \mu s$	7,56 μF	15 μF	0,213 mH
4	$V_{CO} = 1{,}25 \cdot U_a = 375$ V $I_o = I_M = 30$ A $t_q = 100\ \mu s$	11,3 μF	23 μF	0,263 mH
5	$V_{CO} = 2\ U_a = 600$ V $I_o = I_M = 30$ A $t_q = 100\ \mu s$	14,2 μF	28 μF	0,211 mH
6	$V_{CO} = U_a = 300$ V $I_o = I_M = 30$ A, $t_q = 100\ \mu s$	27,3 μF	55 μF	0,438 mH

Remarque : les résultats du montage n° 4 supposent une bobine de facteur de qualité $Q = 20$. Or :

$$Q = \frac{L\omega}{R} \quad \text{et} \quad \omega = \frac{1}{\sqrt{LC}} \cdot \sqrt{1 - \frac{R^2 C}{4L}}$$

D'où : $$Q = \sqrt{\frac{L}{R^2 C} - \frac{1}{4}} \quad \text{ou} \quad R = 2 \cdot \sqrt{\frac{L}{(4Q + 1)\,C}}$$

Pour réaliser les conditions permettant de prévoir : $V_{CO} = 1{,}25\ U_a = 375$ V, $C = 23\ \mu$F, $L = 0{,}263$ mH, il faut donc que la bobine présente une résistance $R = 0{,}758\ \Omega$.

P.4. TRANSISTOR EN COMMUTATION (B.T.S. Électrotechnique, 1985)

Nous nous proposons d'étudier la commutation d'un transistor de puissance, seul puis avec un circuit d'aide à la commutation.

Le schéma du montage étudié est représenté figure P.8.a où T fonctionne en commutation.

Nous supposons que la constante de temps $\tau = \frac{L}{R}$ est grande devant les temps de commutation du transistor, de sorte que la charge se comporte comme une source de courant d'intensité constante I_o pendant les commutations.

La diode D est parfaite, c'est-à-dire :

$$v_d = 0 \quad \text{quand} \quad i_d \geqslant 0$$
$$v_d < 0 \quad \text{quand} \quad i_d = 0$$

Le comportement du transistor aux moments des commutations est caractérisé par les graphes de la figure P.8.b. La croissance de i_C est supposée linéaire ainsi que la décroissance.

I. Étude de la commutation sans circuit d'aide à la commutation

I.1. *Mise en conduction de* T

I.1.1. Le courant i_C commence à croître à $t = 0$ conformément au graphe de la figure P.8.b.

Préciser les valeurs initiales de i_d et v_{CE}.

Quelle est l'évolution du courant i_d ? Tracer les graphes de $i_d(t)$ et $i_C(t)$.

Que vaut v_{CE} pendant que D conduit ? A quel instant D se bloque-t-elle ? En déduire le graphe $v_{CE}(t)$.

I.1.2. Donner l'expression de $i_C(t)$ pendant la commutation. En déduire l'expression W_1 de l'énergie perdue dans T au moment de la mise en conduction.

I.1.3. Le fonctionnement de T étant périodique, de fréquence f, établir l'expression puis calculer la puissance P_1 dissipée dans T aux moments des mises en conduction.

$E = 220$ V ; $f = 10$ kHz ; $t_r = 0{,}2\ \mu$s ; $I_o = 5$ A.

I.1.4. Indiquer clairement dans le plan (i_C, v_{CE}) le déplacement du point de fonctionnement de T pendant la commutation.

Quel risque présente ce déplacement pour T ?

I.2. *Blocage de* T

I.2.1. Le courant i_C commence à décroître à $t = t_1$, que l'on prendra comme nouvelle origine des temps, conformément au graphe de la figure P.8.b. On posera $t' = t - t_1$.

Quelles sont les évolutions de i_d et v_{CE} ?

Représenter les graphes de $i_C(t')$, $i_d(t')$ et $v_{CE}(t')$.

I.2.2. Donner l'expression de $i_C(t')$ pendant la commutation. En déduire l'expression de l'énergie W_2 perdue dans T au moment du blocage.

I.2.3. Le fonctionnement de T étant périodique de fréquence f, établir l'expression puis calculer la puissance P_2 dissipée dans T aux moments des blocages.
$E = 220$ V ; $f = 10$ kHz ; $t_f = 0{,}5\ \mu$s ; $I_o = 5$ A.

I.2.4. Indiquer le déplacement du point de fonctionnement de T dans le plan (i_C, v_{CE}).

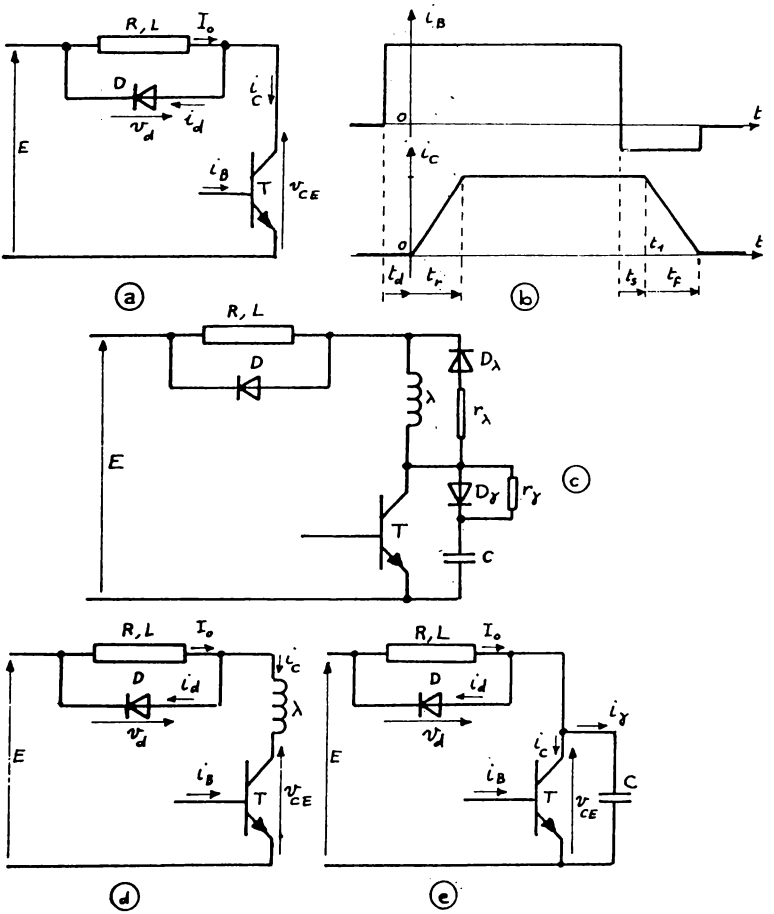


Figure P. 8

Solution

I. Étude de la commutation sans circuit d'aide à la commutation

I.1. *Mise en conduction de* T

I.1.1. L'intensité $i_C(t)$ commence à croître à la date $t = 0$.
Initialement (avant la conduction de T) le courant de charge (d'intensité I_o) passe dans la diode de roue libre D ; d'où, d'après la loi des nœuds : $i_d = I_o - i_C = I_o$.

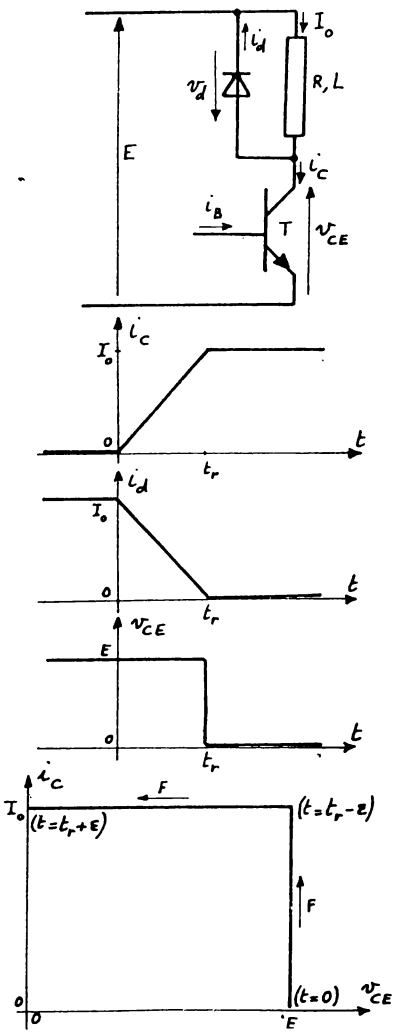


Figure P. 9

Donc D est conductrice et $v_d = 0$.
D'où (loi des mailles) : $v_{CE} = E + v_d = E$.

Pendant que $i_C(t)$ croît de O à I_o entre les dates O et t_r suivant : $i_C = I_o \cdot \frac{t}{t_r}$ la loi des nœuds impose : $i_d = I_o - i_C = I_o \cdot \left(1 - \frac{t}{t_r}\right)$.

D'où les graphes de $i_C(t)$ et $i_d(t)$ (voir figure P.9).

Tant que la diode D conduit (entre O et t_r) on a : $v_d = 0$ et donc (loi des mailles) :

$$v_{CE} = E + v_d = E$$

La diode D se bloque à l'instant t_r où $i_C = I_o$ et donc $i_d = 0$. Alors :

$$v_{CE}(t > t_r) = 0$$

D'où le graphe $v_{CE}(t)$.

I.1.2. On a vu qu'entre les dates O et t_r on a :

$$i_C(t) = I_o \cdot \frac{t}{t_r} \text{ et } v_{CE}(t) = E$$

D'où l'énergie dissipée dans T durant la mise en conduction :

$$W_1 = \int_0^{t_r} i_C(t) \cdot v_{CE}(t) \cdot dt = \int_0^{t_r} E \cdot I_o \cdot \frac{t}{t_r} \cdot dt$$

$$W_1 = \frac{1}{2} \cdot E \cdot I_o \cdot t_r$$

I.1.3. La puissance moyenne perdue à la fermeture est égale à l'énergie dissipée en une seconde. En une seconde il y a f (fréquence) fermetures et donc :

$$P_1 = f \cdot W_1 = \frac{1}{2} \cdot E \cdot I_o \cdot f \cdot t_r$$

A.N. : $E = 220$ V, $f = 10$ kHz, $t_r = 0{,}2\ \mu$s, $I_o = 5$ A.

$$P_1 = \frac{1}{2} \cdot 220 \cdot 5 \cdot 10^4 \cdot 0{,}2 \cdot 10^{-6} = 1{,}1 \text{ W}$$

I.1.4. On a vu que pendant la commutation ($0 \leqslant t < t_r$) on a :

$$i_C = I_o \cdot \frac{t}{t_r}, \qquad v_{CE} = E$$

Puis, pour : $t \geqslant t_r$ on a : $i_C = I_o$, $v_{CE} = 0$.

D'où le trajet du point figuratif dans le plan $v_{CE} - i_C$ (figure P.9).

Ce trajet éloigne le point figuratif des axes du plan, ce qui amène le transistor dans des régions de forte dissipation d'énergie ; d'où risque de destruction si la durée de commutation est trop longue (ralentissement dû aux inductances du câblage) ou si une surintensité survient (courant inverse de recouvrement de la diode de roue libre).

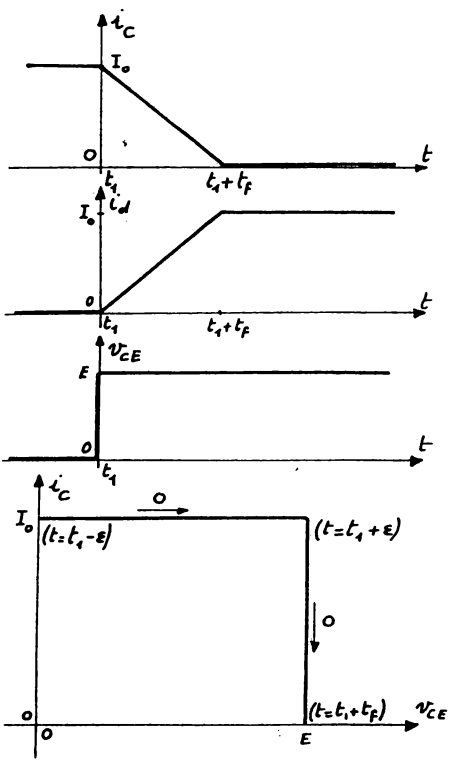


Figure P. 10

I.2. *Blocage de* T

I.2.1. L'intensité $i_C(t)$ commence à décroître à l'instant t_1 ; on note t' la durée :

$$t' = t - t_1$$

Si on admet que $i_C(t)$ décroît de façon linéaire on peut l'exprimer :

$$i_C(t) = I_o - I_o \cdot \frac{t - t_1}{t_f} \qquad \text{ou} \qquad i_C(t') = I_0 \left(1 - \frac{t'}{t_f}\right)$$

On en déduit, du fait de la loi des nœuds, l'intensité i_d du courant dans la diode D :

$$i_d = I_o - i_C = I_o \cdot \frac{t'}{t_f}$$

La diode D s'enclenche donc dès la date t_1 à laquelle $i_d(t)$ devient positive. D'où : $v_d = 0$ et, d'après la loi des mailles : $v_{CE} = E + v_d = E$.

D'où les chronogrammes $i_C(t)$, $i_d(t)$ et $v_{CE}(t)$ (figure P.10).

I.2.2. On a vu que, pour : $0 \leqslant t' < t_f$ on a :

$$v_{CE} = E \qquad \text{et} \qquad i_C = I_o \left(1 - \frac{t'}{t_f}\right)$$

L'énergie dissipée dans le transistor T durant l'ouverture s'exprime donc :

$$W_2 = \int_{t'=0}^{t'=t_f} E \cdot I_o \left(1 - \frac{t'}{t_f}\right) \cdot dt = E \cdot I_o t_f - \frac{E \cdot I_o}{t_f} \left[\frac{t'^2}{2}\right]_0^{t_f} = \frac{1}{2} \cdot E \cdot I_o \cdot t_f$$

I.2.3. Il y a f (fréquence) ouvertures de T par seconde. D'où la puissance moyenne perdue dans T à l'ouverture :

$$P_2 = f \cdot W_2 = \frac{1}{2} E \cdot I_o \cdot f \cdot t_f$$

A.N. : $E = 220\ V$, $f = 10\ kHz$, $t_f = 0{,}5\ \mu s$, $I_o = 5\ A$

$$P_2 = \frac{1}{2} \cdot 220 \cdot 5 \cdot 10^4 \cdot 0{,}5 \cdot 10^{-6} = 2{,}75\ W$$

I.2.4. La figure P.10 indique aussi le trajet du point figuratif dans le plan $v_{CE} - i_C$, trajet qui doit satisfaire à :

- pour : $t = t_1 - \epsilon : i_C = I_o,\ v_{CE} = 0$
- pour : $t_1 + \epsilon \leqslant t \leqslant t_1 + t_f$: $\begin{cases} i_C(t) = I_o - \dfrac{I_o}{t_f}(t - t_1) \\ v_{CE}(t) = E \end{cases}$

II. Étude de la commutation avec circuit d'aide à la commutation

Le circuit d'aide à la commutation complet est représenté figure P.8.c. On étudiera séparément les rôles de λ et de C (figures P.8.d et P.8.e).

II.1. *Mise en conduction de* T

Pour limiter la vitesse de croissance du courant i_C on place en série avec T une inductance λ (figure P.8.d). C'est alors elle qui impose les variations de i_C et on admet que dès que $i_C \neq 0$ la tension v_{CE} s'annule.

II.1.1. Le courant i_C commence à croître à $t = 0$. Ecrire l'équation liant i_C, v_{CE}, λ et E.

II.1.2. En déduire l'expression $i_C(t)$ pour $t > 0$. Représenter les graphes de $i_C(t)$, $v_{CE}(t)$ et $i_d(t)$.

II.1.3. Quelle est l'énergie W'_1 perdue dans T au moment de la mise en conduction ?

II.1.4. Quel est le déplacement du point de fonctionnement de T dans le plan (i_C, v_{CE}) ?

II.2. *Blocage de* T

Pour retarder la croissance de la tension v_{CE} on place un condensateur de capacité C entre collecteur et émetteur de T (figure P.8.e).

On suppose le condensateur C initialement déchargé.

II.2.1. Le courant i_C commence à décroître à un instant t_1 que l'on prendra comme nouvelle origine des temps, conformément au graphe de la figure P.8.b. On posera : $t' = t - t_1$.

Quel est l'état de la diode D à $t' = 0$? En déduire la relation liant i_C, i_γ et I_o.

II.2.2. Rappeler l'expression de i_C en fonction de t' (voir I.2.2). En déduire celles de i_γ et v_{CE} en fonction de t'.

II.2.3. Représenter pour $t' \leqslant t_f$ les graphes de $i_C(t')$, $i_\gamma(t')$, $v_{CE}(t')$ et donner les valeurs des différentes grandeurs pour $t' = t_f$.

$$C = 100 \text{ nF} ; \; t_f = 0{,}5 \; \mu\text{s} ; \; I_o = 5 \text{ A}.$$

II.2.4. Pour $t' > t_f$ que vaut i_γ ? En déduire l'expression de v_{CE} en fonction de t' pour $t' > t_f$.

Pour quelle valeur de v_{CE} la diode D devient-elle passante ?

Compléter les graphes de $i_C(t')$, $i_\gamma(t')$ et $v_{CE}(t')$ pour $t' > t_f$.

Représenter $i_d(t')$.

II.2.5. Le fonctionnement de T étant périodique de fréquence f, déterminer l'expression puis calculer la puissance P'_2 dissipée dans T aux moments des blocages.

$$C = 100 \text{ nF} ; \; t_f = 0{,}5 \; \mu\text{s} ; \; f = 10 \text{ kHz} ; \; I_o = 5 \text{ A}.$$

II.2.6. Représenter approximativement le déplacement du point de fonctionnement de T, pendant le blocage, dans le plan ($i_C - v_{CE}$).

Solution

II. Étude de la commutation avec circuit d'aide à la commutation

II.1. *Mise en conduction de* T

II.1.1. On admet que v_{CE} s'annule dès que l'intensité i_C cesse d'être nulle, c'est-à-dire que l'inductance λ est telle que :

$$\lambda \cdot \frac{I_o}{t_r} \geqslant E$$

Alors le montage se comporte comme le circuit de la figure P.11.b ; l'intensité i_C croissant à partir de $i_C(0) = 0$ de façon continue (du fait de la bobine d'inductance λ) l'intensité i_d

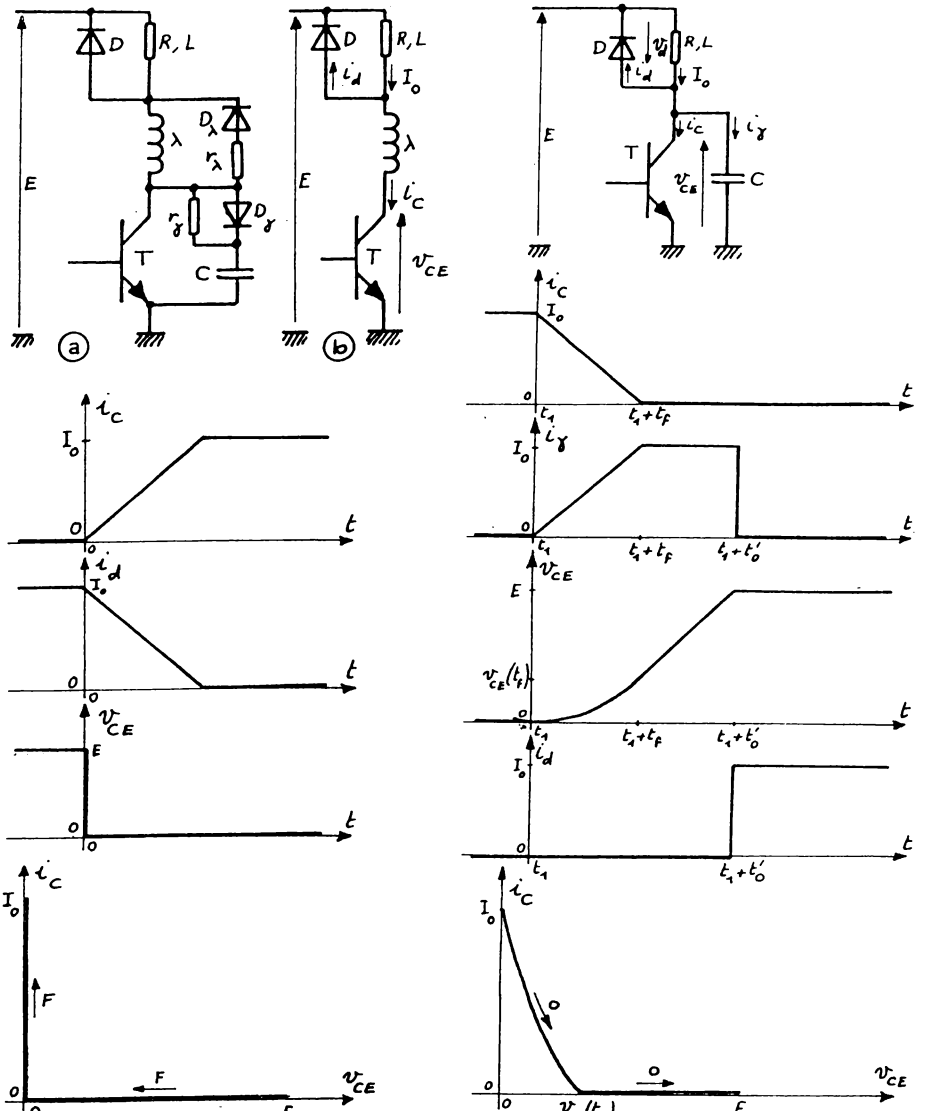


Figure P. 11

Figure P. 12

du courant dans la diode D, qui satisfait à la loi des nœuds : $i_d = I_o - i_C$ décroît continûment de I_o à O ; la diode D reste donc conductrice tant que i_C est inférieure à I_o et la loi des mailles s'exprime :

$$E = -v_d + \lambda \cdot \frac{di_C}{dt} + v_{CE}$$

Comme $v_d = 0$ (D est conductrice) et $v_{CE} = 0$ $\left(\text{si } \lambda \cdot \frac{di_C}{dt} \geqslant E\right)$ cette équation devient :

$$E = \lambda \cdot \frac{di_C}{dt} + v_{CE} = \lambda \cdot \frac{di_C}{dt}$$

II.1.2. On en déduit que $\left(\frac{di_C}{dt}\right) = \frac{E}{\lambda}$ dont la solution s'écrit $i_C(t) = \frac{E}{\lambda} \cdot t$ (car $i_C(O) = 0$).

D'où (loi des nœuds) :

$$i_d(t) = I_o - i_C(t) = I_o - \frac{E}{\lambda} \cdot t$$

On a vu par ailleurs que $v_{CE}(t) = 0$ pour : $t > 0$.

La croissance de $i_C(t)$ cesse à la date t_F telle que $i_C(t_F) = I_o$, soit : $t_F = \frac{\lambda \cdot I_o}{E}$.

Alors : $i_d(t_F) = 0$ et la diode D se bloque. Au-delà de t_F on a : $i_C(t) = I_o$, $i_d(t) = 0$, $\lambda \cdot \frac{di_C}{dt} = 0$, $v_{CE} = 0$.

II.1.3. L'énergie perdue dans T pendant la mise en conduction vaut :

$$W_1' = \int_0^{t_F} v_{CE}(t) \cdot i_C(t) \cdot dt = \int_0^{t_F} O \cdot \frac{E}{\lambda} \cdot t \cdot dt = 0$$

si on admet que $v_{CE}(t) = 0$ dès la mise en conduction de T (du fait de la bobine d'inductance λ).

II.1.4. On a vu que :

- pour : $t < 0$: $v_{CE} = E$, $i_C = 0$
- pour : $0 \leqslant t < t_F$: $v_{CE} = 0$, $i_C = \frac{E}{\lambda} \cdot t$.

D'où le trajet du point figuratif dans le plan $v_{CE} - i_C$ (figure P.11).

II.2. *Blocage de* T

On suppose que pendant le blocage de T le montage se comporte comme le circuit de la figure P.12 et que la valeur commune de $v_{CE}(t)$ et $v_\gamma(t)$ à la date t_1 est :

$$v_\gamma(t_1) = v_{CE}(t_1) = 0$$

II.2.1. L'intensité $i_C(t)$ commence à décroître à la date t_1 prise comme nouvelle origine :

$$t' = t - t_1$$

Tant que v_{CE} est inférieure à E (et on part de $v_{CE}(t_1) = 0$ et v_{CE} n'évolue que continûment du fait du condensateur C) on a $v_d = v_{CE} - E < 0$ et la diode D est bloquée : $i_d = 0$.

La loi des nœuds impose alors : $I_o = i_C + i_\gamma$ avec (propriété de C) : $i_\gamma = C \cdot \frac{dv_{CE}}{dt}$.

II.2.2. On sait que $i_C(t)$ évolue lors de l'ouverture suivant :

$$i_C(t') = I_o \cdot \left(1 - \frac{t'}{t_f}\right)$$

D'où (loi des nœuds) : $i_\gamma(t') = I_o - i_C(t') = \frac{I_o}{t_f} \cdot t'$

Or : $i_\gamma = C \cdot \frac{dv_{CE}}{dt'}$

Donc : $C \cdot \frac{dv_{CE}}{dt'} = \frac{I_o}{t_f} \cdot t'$

La solution de cette équation s'écrit : $v_{CE}(t') = A + \frac{I_o}{2\,C\,t_f} \cdot t'^2$

On sait de plus que : $v_{CE}(t' = 0) = 0$ ce qui implique que : $A = 0$.

Donc : $v_{CE}(t) = \frac{I_o}{2 \cdot C \cdot t_f} \cdot (t')^2$

II.2.3. D'où les graphes de $i_C(t')$, $i_\gamma(t')$ et $v_{CE}(t')$ (voir figure P.12) associés à :

$$i_C(t') = I_o\left(1 - \frac{t'}{t_f}\right); \quad i_\gamma(t') = I_o \cdot \frac{t'}{t_f}; \quad v_{CE}(t') = \frac{I_o}{2\,C\,t_f}(t')^2$$

On en déduit les valeurs particulières à la date : $t' = t_f$:

$$i_C(t_f) = 0; \quad i_\gamma(t_f) = I_o; \quad v_{CE}(t_f) = \frac{I_o\,t_f}{2C}$$

A.N. : $C = 100$ nF ; $t_f = 0{,}5\ \mu$s ; $I_o = 5$ A

$$i_C(t_f) = 0; \quad i_\gamma(t_f) = 5\text{ A}; \quad v_{CE}(t_f) = 12{,}5\text{ V}$$

II.2.4. Au-delà de la date $t' = t_f$ le transistor T est bloqué ; la diode D est aussi bloquée tant que v_{CE} est inférieure à E ; d'où : $i_d = 0$ et $i_C(t) = 0$.

La loi des nœuds conduit donc à :

$$i_\gamma = I_o - i_d - i_C = I_o = \text{Cte}$$

Or : $i_\gamma = C \cdot \frac{dv_\gamma}{dt} = C \cdot \frac{dv_{CE}}{dt}$ (propriété de C dans la convention des récepteurs).

Donc : $\frac{dv_{CE}}{dt} = \frac{I_o}{C}$, soit : $v_{CE} = A + \frac{I_o}{C}(t' - t_f)$

La d.d.p. $v_{CE}(t)$ évolue continûment (propriété du condensateur) et vaut à la date t_f : $v_{CE}(t_f) = \frac{I_o\,t_f}{2C} = A$.

Donc : $v_{CE}(t') = \frac{I_o\,t_f}{2C} + \frac{I_o}{C}(t' - t_f) = \frac{I_o}{C}\left(t' - \frac{t_f}{2}\right)$

La diode D devient conductrice lorsque : $v_d = v_{CE} - E$ devient nulle, c'est-à-dire à l'instant t'_0 où v_{CE} est égale à E, soit : $t'_0 = \frac{t_f}{2} + \frac{CE}{I_o}$.

Après la date t'_0 on a : $v_d = 0$ donc $v_{CE} = E + v_d = E = Cte$.

D'où : $i_\gamma = C \cdot \dfrac{dv_{CE}}{dt} = 0$ (propriété du condensateur C)

et $i_d = I_o - i_C - i_\gamma = I_o$ (loi des nœuds)

D'où la fin des graphes de $i_C(t)$, $i_\gamma(t)$ et $v_{CE}(t)$ et celui de $i_d(t)$ (figure P.12), traductions des expressions suivantes :

- pour : $0 \leqslant t' < t_f$ (ou $t_1 \leqslant t < t_1 + t_f$) :

$$i_d = 0 \qquad i_C = I_o \left(1 - \frac{t'}{t_f}\right) \qquad i_\gamma = I_o \cdot \frac{t'}{t_f} \qquad v_{CE} = \frac{I_o}{2\,C\,t_f} \cdot (t')^2$$

- pour : $t' = t_f$ (ou $t = t_1 + t_f$)

$$i_\gamma = I_o \qquad i_d = i_C = 0 \qquad v_{CE} = \frac{I_o\, t_f}{2\,C}$$

- pour : $t_f < t' < t'_0$ (ou $t_1 + t_f < t < t_1 + t'_0$) :

$$i_d = i_C = 0 \qquad i_\gamma = I_o \qquad v_{CE} = \frac{I_o}{C}\left(t' - \frac{t_f}{2}\right)$$

- pour : $t'_0 < t'$ (ou $t_1 + t'_0 < t$)

$$i_\gamma = i_C = 0 \qquad i_d = I_o \qquad v_{CE} = E$$

II.2.5. L'énergie dissipée dans le transistor T pendant l'ouverture s'exprime :

$$W'_2 = \int_0^{t'_0} v_{CE}(t') \cdot i_C(t') \cdot dt'$$

soit : $$W'_2 = \int_0^{t_f} \frac{I_o}{2\,C\,t_f}(t')^2 \cdot I_o \cdot \left(1 - \frac{t'}{t_f}\right) \cdot dt' + \int_{t_f}^{t'_0} 0 \cdot \frac{I_o}{C}\left(t' - \frac{t_f}{2}\right) \cdot dt'$$

$$W'_2 = \frac{I_o^2}{2\,C\,t_f}\left[\frac{t'^3}{3} - \frac{t'^4}{4\,t_f}\right]_0^{t_f} = \frac{1}{24 \cdot C}(I_o\, t_f)^2$$

D'où la puissance perdue en moyenne s'il y a f ouvertures par seconde :

$$P'_2 = f \cdot W'_2 = \frac{f}{24 \cdot C}(I_o\, t_f)^2$$

A.N. : $C = 100$ nF ; $t_f = 0{,}5\ \mu$s ; $f = 10$ kHz ; $I_o = 5$ A

$P'_2 = 26$ mW

En comparant à la valeur $P_2 = 2{,}75$ W des pertes moyennes à l'ouverture sans circuit d'aide à la commutation on constate que le condensateur C permet de réduire dans un rapport 100 les pertes de commutation.

II.2.6. On a aussi représenté sur la figure P.12 la trajectoire du point figuratif de l'état du transistor dans le plan $v_{CE} - i_C$.

Index

A B

ACEC (hacheur de traction), *158*
Aide à la commutation, *243, 301, 327*
Aire de sécurité (thyristor blocable), *217*
Aire de sécurité (transistor), *80, 239, 269, 270, 271, 286, 288, 291, 297, 299, 300, 312, 319, 337, 342, 346, 348*
Aire de sécurité (triac), *234*
Alternistor, *234*
Amélioré en tension (blocage), *118, 134, 195-196*
Amplification en courant, *206, 235, 277, 286, 290, 293, 300, 302, 342, 345, 350*
Amplification forcée en courant, *235, 294*
Angle de garde, *130*
Anti-saturation (circuit d'), *236, 270, 274-275, 280, 288, 293*
Arc.cos (commande en), *111*
Assisté (onduleur), *34, 118, 131*
Association de transistors, *276, 341*
Auto-commutation, *13*
Autonomes (onduleurs), *25, 118, 125, 155, 157, 174, 183, 198, 272*
Auto-protégeant (circuit), *275*
Auto-régulant (circuit), *275*
Avalanche, *326, 330*
Bedford-Mac Murray (onduleur), *112, 119, 174, 198*
Bip-MOS, *342*
Bip-MOS à réaction, *344*
BITEC, *342*
Blocage amélioré en tension, *118, 134, 195, 196*
Blocage (circuit de), *183, 194*
Blocage d'un thyristor, *117,*
  en courant, *117, 119, 146, 195, 196, 198*
  en tension, *117, 118, 119, 195, 196, 198*
  mixte, *117, 119, 162, 195, 196, 198*
  réciproque, *119, 171, 196, 198*
  (thyristor commandé au), *206*
Bobine à noyau saturable, *143, 157, 260*
Bobine d'aide à la commutation, *98, 213, 222, 242, 256, 269, 276, 284, 292*
Bobine de commutation (thyristor), *123, 133, 136, 143, 151, 157, 160, 171, 174, 190, 196, 198*
Bootstrap (montage), *340*
Borg-Warner (récupération), *119, 180*
Boucle d'asservissement de phase, *114*
BV_{DSS}, *305*

C D

CALC (Circuit d'Aide à La Commutation), *81, 222, 243, 271, 277, 278, 289, 337-338*
CALC d'un transistor, *243*
Capacités parasites, *307, 311*
Caractéristiques d'entrée, *95, 109, 110, 285*
Caractéristique d'un interrupteur, *10, 11*
Cascade, *29-31*
Cascade Darlington, *289, 341, 342, 346*
Cascade TEC-bipolaire, *342, 344*
Cascade TEC-thyristor, *348*
Cascade TPI-bipolaire, *346*
Cascode, *279, 341, 348*
CFO (fonction), *13*
Charge résiduelle, *216*
Circuits d'Aide à La Commutation, voir CALC
Circuit d'anti-saturation, *236, 270, 288, 293*
  de blocage (thyristor), *183, 194*
  de commande, *100, 109, 227, 229, 270, 271, 301, 338*
  de commande auto-protégeant, *275*
  de commande auto-régulant, *275*
  de Knoll, *263*
Circuit intégré TCA 780, *110, 200*
Circuit intégré UAA 4006 DP, *269, 275*
Circuit intégré 555, *110, 204*
Circuit R-C, *85, 97-98, 213, 229*
Circuit R-D-C-, *85, 97-98, 213, 216, 218, 222, 243, 258, 277, 289, 297, 345*
C_{iss}, *307*
CMOS, *274, 339*
Coefficient de température, *286, 304, 338*
COMFET, *344*
Commandes décalées (onduleurs à), *126, 176*
Commande de la fermeture (thyristor), *99*
Commande d'un triac, *230*
Commande en arc · cos, *112*
Commande numérique des thyristors, *114*
COMMUTATION, *7*
  d'une diode, *65*
  d'un thyristor, *92*
  d'un thyristor blocable, *206*
  d'un transistor, *235*
  d'un transistor à effet de champ, *304*
  d'un triac, *228*
  forcée, *13*
  commandée, *12*
  spontanée (naturelle), *12*
Comportement dynamique, *62, 342*
Comportement réactif, *62*
Condensateur d'aide à la commutation, *256*
Condensateur de blocage, *121, 122, 123, 133, 136, 147, 151, 154, 161, 163, 170, 174, 182, 184, 185, 190, 196, 198*
Conversion, *62*
Convertisseur, *18, 57*
Courant (blocage en), *117, 119, 144, 195, 196, 198*
Courant inverse d'un transistor, *272*
Courant (variateurs de), *58*
C_{rss}, *308*
Cycloconvertisseurs, *54*
Darlington, *69, 227, 278, 289, 341, 342, 346, 348*
  dual, *303, 341*
  REC, *303*
  triple, *302*
Démagnétisation d'un TI, *105*
Dépassement de commande, *237, 271*
Dépassement de courant, *222, 247, 292, 297, 322, 342, 346*
Dépassement de tension, *250, 328*
$\left(\frac{di}{dt}\right)_{cr}$, *94, 213, 221, 222, 228*
Diac, *230*
Diode, *11, 65*
Diodes à remontée progressive, *73*
  à remontée rapide, *75*
  d'anti-saturation, *236, 270, 274-275, 280, 288*
  de déstockage, *289, 296*
Diode de roue libre, *69, 80, 105, 124, 211, 219, 241, 277, 290, 327*
  de structure, *289, 304, 319, 322, 344-345-346*
Diodes d'isolement (onduleurs à), *125, 128, 198*
Diodes rapides, *83, 319, 327*
Diode Schottky, *322*
Diode Zéner, *108, 304, 333*
Dissymétrie des courants, *284, 338-339*
Dualité, *7, 8, 9, 10*
Durée de commutation, *187*
$\left(\frac{dv}{dt}\right)_{cr}$, *95, 213, 228*
Dynamique (comportement), *63, 342*

E F

Emballement thermique, *286, 304, 312*
Émetteur-suiveur (montage), *339*
Énergie réactive, *62*
Équilibrage des tensions, *277, 279, 346*
Équilibrage dynamique des courants, *283, 288, 341*
État fermé, *10*
État ouvert, *10*
F (état fermé ou), *10*
FBAOA, *240*
FBSOA, *240*
Fermeture d'un Darlington, *290*
Fermeture d'une diode, *65*
Fermeture d'un thyristor, *93, 100, 211*
Fermeture d'un transistor, *236, 244, 277, 283*
Fermeture d'un transistor à effet de champ (TEC), *307, 312*
Flyback, *269*
Fonction CFO (ou COF), *13*
Fonction FCO, *13*
Fonction OCF, *12*
Fourier (transformation de), *62, 278, 308*

G H

Gain de Courant à l'Ouverture (GCO), *210*
Gain forcé, *235, 294*
GCO, *210*
Galloway, *91*
GEMFET, *344*
g_{fs} (ou g_m), *305*
Gradateurs, *52*
GTO, *206*
Hacheur, *19, 20, 69, 80, 101, 118, 123, 133, 137, 138, 139, 155, 163, 196, 243, 269, 271, 319, 327*
Hacheur de traction, *118, 119, 124, 158, 196*
HEXFET, *304*
HPWR 6501, *309*

I J K

I_C, *236, 294, 298*
I_{CEO}, *235*
I_{CEX}, *235*
I_{CM}, *236, 294, 298*
I_{Cut}, *236*
I_D, *306*
I_{DM}, *306*
I_{DSS}, *305*
I_{FAV}, *65*
I_{FRMS}, *65*
I_{FSM}, *65*
I_{GSS}, *306*
I_{GT}, *94, 228*
IGT (Insulated Gate Transistor), *344*
I_H (intensité du courant de maintien), *92, 209, 213, 228*
I_L (Intensité du courant d'accrochage), *93, 210, 213, 222, 228*
Intensité du courant d'accrochage, *voir* I_L
Intensité du courant de maintien, *voir* I_H
Interrupteurs électroniques, *7, 17, 64*
Interrupteurs fondamentaux, *17*
Inverse (courant... d'un transistor), *272*
Inverses (dipôles), *12*
I_{RM} (ou I_{RR}), *71, 75-76, 80, 319*
I_{RR}, *voir* I_{RM}
Isolation galvanique, *99, 109, 282*
I^2t, *93*

I_{TAV}, *93*
I_{TORM} (ou I_{TCRM}), *215*
I_{TRMS}, *93, 228*
I_{TSM} (ou I_{TMS}), *93, 217*
JFET, *304*
Jones (hacheur de), *118, 123*
Kellog (réseau de), *285, 299, 306*
Knoll (circuit de), *263*

M N O

Mac Murray (blocage de), *119, 161, 171*
Mac Murray (hacheur de), *118, 142-143, 196*
Mac Murray (onduleur de Bedford-), *112, 119, 174-175, 198*
Mac Murray (onduleur de), *119, 157, 198*
Maintien (intensité du courant de), *92, 209, 213, 228*
Miller (effet ou théorème de), *277-278, 280, 308, 311*
Mixte (blocage), *117, 119, 161*
MLI ou Modulation de Largeur d'Impulsions, *33, 60, 223, 272, 319*
Montage bootstrap, *340*
Morgan (hacheur de), *119, 157*
MOSPOWER, *304*
Multivibrateur astable, *204*
Noyau saturable (bobine à), *143, 157, 260*
O (état ouvert), *10*
OCF (fonction), *13*
Onduleur à commandes décalées, *26, 126, 175*
  à diodes d'isolement, *125, 128, 198*
  à MLI, *33, 60, 223, 272, 319*
  assisté (non autonome), *34, 118*
  autonome, *25, 118, 125, 157, 165, 174-175, 183, 258, 271*
  autonome de Bedford-Mac Murray, *112, 119, 174-175, 198*
  autonome de Mac Murray, *119, 157, 198*
  hybride, *27, 29*
  non autonome (ou assisté), *25, 118, 131*
Ouverture d'un Darlington, *294*
  d'une diode, *69*
  d'un thyristor, *94, 117*
  d'un thyristor blocable, *213*
  d'un transistor, *237, 247, 277, 286*
  d'un transistor à effet de champ, *311, 324*
Overshoot, *237*

P Q R

PLL, *114*
Polarisation directe, *237*
Polarisation inverse, *237, 273, 274, 297*
Pont quatre thyristors, *110*
Pont triphasé tout thyristors, *113*
Protection d'un Darlington, *302*
  d'une diode, *83*
  d'un thyristor, *96, 97*
  d'un thyristor blocable, *217*
  d'un transistor, *269, 271*
Push-pull (demi-pont), *60*
Q_{GQ}, *215, 216*
Q_{RB}, *72*
Q_{RR} (ou Q_{rr}), *71, 77, 213, 320*
Q_s, *67, 70, 77*
Quantité d'électricité de blocage, *185*
Quasi saturation, *236, 239, 275, 285, 293, 344, 346*
R_{BE}, *82, 237, 289, 291, 293, 296, 346*
RBAOA, *240*
RBSOA, *240, 299*
R-C, *voir* Circuit R-C
R-D-C, *voir* Circuit R-D-C
R_{DS}, *305, 342, 348*
Réactif (comportement), *63*
Réactive (énergie), *62*
Réciproque (blocage), *117, 119, 171, 196, 198*
Recouvrement (courant inverse de), *77, 292, 303, 319*
Récupération Borg-Warner, *119, 180*
Récupération d'énergie de commutation, *176, 180, 222, 263*
Redressement, *82*
  monophasé, *40, 111*
  triphasé, *47, 113*
Refroidissement d'une diode, *84*
Régime d'avalanche, *326, 330*
Remontée progressive (diodes à), *73*
Remontée rapide (diodes à), *74*
Retard à la commande, *109*
Retournement (tension de), *230*
Réversibilité d'une structure, *60*
Roue libre, *69, 80, 105, 124, 211, 219, 241, 243, 277, 290, 327*

S T

Saturation d'un transistor, *100, 101, 235, 284*
Schottky (diode), *322*
Sécurité du thyristor, *96*
Snap off, *75*
SOA, *239, 312*
Soft recovery, *73*
Structure (diode de), *289, 304, 319, 322, 344, 345, 346*
  d'un convertisseur, *57, 58, 62*
  réversible, *60*
Surintensité à la fermeture, *222, 247, 273-274, 297*
Surtension à la fermeture d'une diode, *66, 216, 277*
TCA 780, *110, 200*
t_d, *236, 298, 309*
t_{dg}, *211*
t_{dgr}, *215*
TEC, *274, 304*
TEC HPWR 6501, *309*
Température (coefficient de), *286, 304, 338*
Temps de recouvrement direct d'une diode (t_{fr}), *67*
Temps de recouvrement inverse d'un thyristor (t_q), *94, 121, 228*
Tension (blocage en), *117, 118, 120, 195-196, 198*
Tension de retournement (V_{RO}), *230*
Tension (variateurs de), *58*
Tête-bêche, *228*
t_f (temps de descente), *237, 298, 312*
t_{fr}, *67*
t_{GT}, *93*
TGV (hacheur du), *118, 124*
Thermique (emballement), *286, 304, 312*
Thyristor, *13, 17, 29, 92, 206, 228, 235, 342, 345, 348*
  à gâchette isolée, *348*
  blocable, *206, 342*
  dual, *15, 17, 27*
t_{IRM}, *71*
TMOS, 304
t_{OFF}, *237*
t_{ON}, *237*
Totem-pôle (demi-pont en), *60, 339*
TPI, *344*
t_q, *95, 121, 228*
t_r (temps de montée), *236, 298, 309*
Traction (hacheur de), *118, 124, 158, 196*
Transconductance du TEC, *305*
Transformateur d'impulsions (TI), *99*
Transdiode, *302, 345, 346*
Transistor, *15, 17, 69, 80, 81, 100, 235, 341*
  à effet de champ (TEC), *274, 304, 342*
  à porte isolée (TPI), *344*
  (courant inverse d'un), *272*
  quasi saturé, *236, 237, 239, 285, 293, 344*
  saturé, *101, 235, 237, 344*
Transistors en parallèle, *283, 338, 341*
Transistors en série, *276, 341, 348*
Transil, *333*
Triac, *228*
t_{rq}, *215*
t_s (temps de recouvrement inverse), *77*
t_s (temps d'évacuation de la charge stockée), *236, 298, 344*
TTL, *274, 339*
t_{tq}, *216*

U V W Z

UAA 4006 DP (circuit), *269, 275*
Variateurs de courant ou de tension, *58*
Variateurs de fréquence, *58*
$V_{BE_{sat}}$, *236*
$V_{CEO_{sus}}$, *235, 298*
$V_{CE_{sat}}$, *236, 293, 298*
V_{CEX}, *235, 298*
V_{CEW}, *240, 298*
VDMOS, *304*
V_{DRM}, *92, 217, 228*
V_{DSM}, *92*
V_{EBO}, *235, 238*
Verrouillage, *345, 350*
V_{FP}, *66*
V_{GK}, *94*
V_{GS}, *305*
$V_{GS(th)}$ (Gate Treshold Voltage), *305*
V_{GT}, *228*
Vitesse critique $\left(\frac{di}{dt}\right)_{cr}$, *94, 213, 222, 228*
Vitesse critique $\left(\frac{dv}{dt}\right)_{cr}$, *95, 213, 221, 229, 345*
VMOS, *304*
V_Q, *210, 216*
V_{RM}, *73, 75, 78*
V_{RO}, *230*
V_{RRM}, *65, 92*
V_{RSM}, *92*
$V_{(TO)}$, *65*
$V_{T(TO)}$, *93*
Wagner (hacheur de), *118, 137*
Zastrow, *91*
Zéner (diode), *108, 258, 304, 333*

Imprimé en France - TARDY QUERCY S.A. - BOURGES - N° 15027
Dépôt légal : Avril 1989 - N° d'éditeur : 1043-02